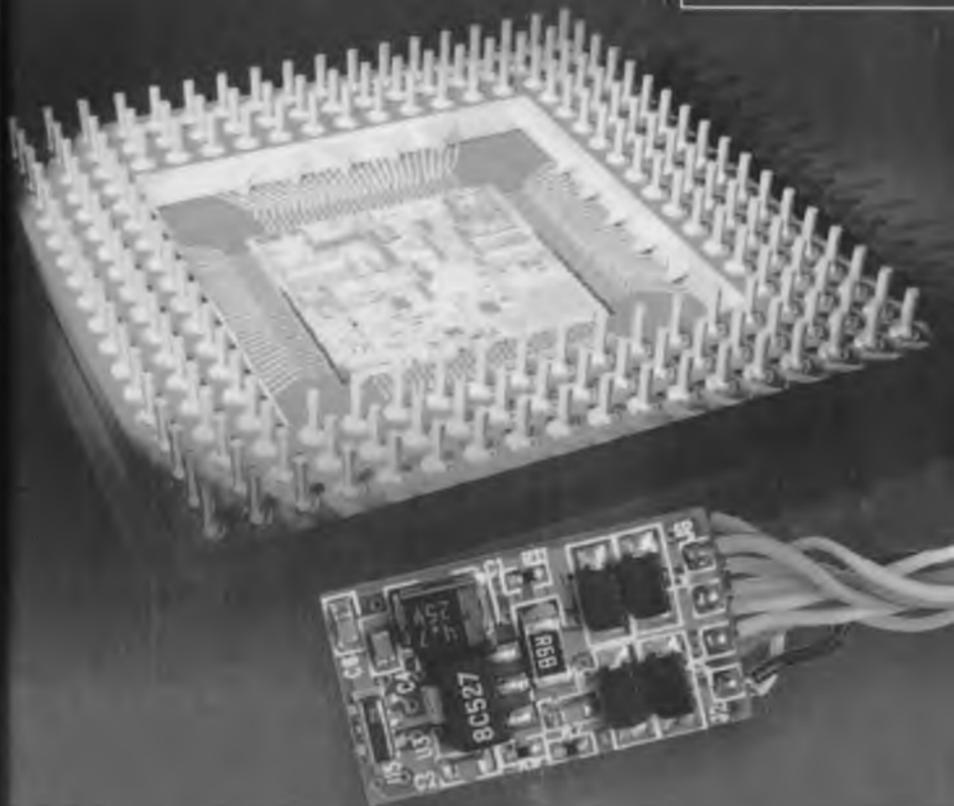


621.38
А31

ҚҰСЫП Т І К

Б І Л І М



Ғ. Айғараева, Қ. Асанова, М. Нысанов

САНДЫҚ ҚОНДЫРҒЫЛАР ЖӘНЕ
МИКРОПРОЦЕССОРЛЫҚ ЖҮЙЕЛЕР

621.38
А31

К Ә С І П Т І К
Б І Л І М

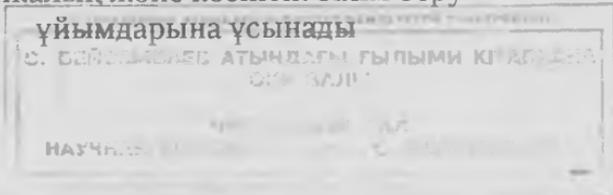


Ғ. Айғараева, Қ. Асанова, М. Нысанов

**САНДЫҚ ҚОНДЫРҒЫЛАР ЖӘНЕ
МИКРОПРОЦЕССОРЛЫҚ ЖҮЙЕЛЕР**

Оқулық

Қазақстан Республикасы Білім және ғылым министрлігі
техникалық және кәсіптік білім беру



«Фолиант» баспасы
Астана-2010

621.38.032, 842, 049, 74 (0753)

УДК 004.3 (0.75.32)
ББК 32.973.26-04 я 722
А 33

Пікір жазғандар:

Тілебаев М.Т. – техника ғылымдарының докторы, профессор;

Көксеген Ә.Е. – арнайы пәндер оқытушысы

А 33 Айғараева Ғ., Асанова Қ., Нысанов М.
Сандық қондырғылар және микропроцессорлық жүйелер: Оқулық. – Астана: Фолиант, 2010. – 240 б

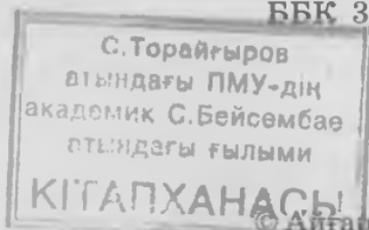
ISBN 978-601-292-179-3

Бұл оқулықта сандық қондырғыларды құру негіздері, комбинациялық сандық қондырғылар: шифраторлар, дешифраторлар, код түрлендіргіштер, қосындылағыштар, компараторлар және жадылы сандық қондырғылар: тригерлер, есептегіштер, регистрлер және әр түрлі есте сақтау қондырғылары қарастырылады.

Оқулық техникалық және кәсіптік білім беретін оқу орындарындағы «Оптикалық және электрондық жабдықтар», «Радиоэлектроника және байланыс», «Электрондық қондырғылар және құрылғылар», «Есептеу техникасымен автоматтандырылған жүйелерді бағдарламалармен қамтамасыз ету» мамандықтарында оқитын оқушылар мен студенттерге арналған.

УДК 004.3 (0.75.32)
ББК 32.973.26-04 я 722

633398



© Айғараева Ғ., Асанова Қ.,
Нысанов М., 2010

ISBN - 978-601-292-179-3

© «Фолиант» баспасы, 2010

КІРІСПЕ

Қазіргі кездегі мемлекетіміздің алдында тұрған ең негізгі мәселе – қоғамды ақпараттандыру. Бұл мәселені шешу үшін ақпаратты өңдеу және беру жабдықтарын қарқынды дамыту қажет. Ақпаратты өңдеу және беру процесін сандық сигналды пайдалана отырып іске асыруға болады, себебі сандық беру тәсілінің бөгеу тұрақтылығы, дәлдігі жоғары, сонымен қатар басқарылуы қарапайым, автоматтандырылуы жеңіл, илімділігі және беру сапасының арақатынастыққа тәуелсіздігі жоғары.

Сондықтан қазіргі уақытта кез келген байланыс техникасы: радио және теледидар, телефон, телеграф, көпарналы байланыс аппаратуралары, сонымен қатар бақылау, өлшеу және диагностикалық аппаратуралар негізінен әр түрлі сандық қондырғы микросұлбаларынан тұрады. Бұл байланыс аппаратураларын жөндеуді, эксплуатациялауды, бақылауды оқып-үйренуді талап ететін сандық құрылғы аймағында байланыс техниктерін дайындау базасының қажеттілігіне әкеп соғады. Бұл оқулық байланыс техникасында қолданылатын сандық қондырғылардың функциясы мен құрылу принциптерін оқып-үйренуге арналған.

Тәуелсіз Қазақстан Республикасында бірінші рет шығарылып отырған бұл оқулық ресейлік орта кәсіптік оқу бөлімдерінде қолданылатын «Сандық қондырғы және микропроцессорлық жүйе» пәнінің оқу әдебиеті негізінде жазылған.

Ұсынылған басылым үш тараудан тұрады: бірінші тарау оқушыларды сандық техниканың базалық элементімен және негізгі түсініктерімен таныстырады, екінші тарауда сандық қондырғылардың функциясы мен құрылу принциптері, үшінші тарауда сандық қондырғы түрлері қарастырылады. Әрбір тақырыптан алған білімдерін және

сандық микросұлбалармен жұмыс істеу қабілеттерін, шеберлігін, дағдысын пысықтау үшін тәжірибелік тапсырмалар мен зертханалық жұмыстар жүргізілуі тиіс. Осы мақсатты іске асыру үшін пән бағдарламасында және оқу жоспарында курстық жобалау қарастырылған. Оқулықта негізінен америкалық «Texas Instruments» фирмасының функционалдық сұлбалары мен ресейлік микросұлбалар КР1533 сериясы қарастырылған. Кез келген колледж тәжірибелік және зертханалық жұмыстарды жеңіл түсіндіріп, өздерінде бар материалды-техникалық базаларына сәйкес жасай алады.

Оқулықтың шағын көлемді материалдары оқушыларды жалпы микросұлбаларды құру әрекетімен және функционалды басқару жүйелерімен таныстырады. Авторлардың ойынша, осы оқулықты әр колледж жеке әдістемелік нұсқау ретінде өздеріндегі бар материалдық-техникалық базаларға сәйкестендіре, нақты жергілікті жағдайға байланыстыра отырып жазуы қажет. Себебі, Қазақстанда шет елдерден әкелінген әр түрлі аппаратуралар өндірісте орналастырылған. Бұл аппаратуралардың негізі әр түрлі құрылымды микросұлбалардан, микроконтроллер мен микропроцессорлардан тұрады.

Пән бағдарламасына байланысты бағдарламаға әр түрлі өзгерістер ендіруге болады. Сонымен қатар, сандық микросұлбалар анықтамаларының аз болуына байланысты, әрбір колледж өзінің материалдық-техникалық базасына байланысты материалдық нұсқау анықтамасын шығаруы қажет. Шығарылған анықтама міндетті түрде зертханалық және тәжірибелік, сонымен бірге курстық жобалау кезінде қолданылуы керек. Оқулықтың біраз бөлімінде жеке белгімен белгіленген бөлімі пән бағдарламасында қарастырылмаған. Себебі, бұл пәнді оқу үшін оқу жоспарында уақыт аз бөлінген. Сондықтан бұл бөлімдегі материалдар оқушылардың пәнді игеруде кең және терең білім алуларын қамтамасыз етеді. Оқулықтың әрбір тақырыбынан соң сөздік берілген, себебі сандық техниканың тарихи негізі, сандық қондырғылардың белгіленуі және олардың шығысы – ағылшын түбірі.

Авторлар ұжымы мамандар мен ұстаз өріптестерінің айттынын әрбір ескертулерін, түзетулерін және ұсыныстарын терең құрметпен қабылдайды, ол осы оқулықты сандық техникалардың дамуына байланысты өңдеу үшін пайдалы болмақ.

1-ТАРАУ. ЛОГИКАЛЫҚ ЭЛЕМЕНТТЕР

1.1. Сандық қондырғы мен сандық сигналдар жайлы мәліметтер

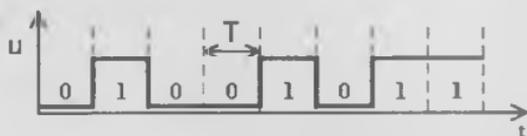
Қазіргі кезде сандық қондырғыларда тек екі сигнал түрі қолданылады: логикалық 0 және логикалық 1 . Бұл сандық сигналдар *оң логикалық* сигналмен *потенциал* түрінде көрсетіледі: логикалық 0 сигналға төменгі деңгейдегі оң тұрақты кернеу сәйкес келеді, ал логикалық 1 сигналға жоғарғы деңгейдегі оң тұрақты кернеу сәйкес келеді. Мысалы, қазіргі кезде кеңінен қолданылатын *KP1533* сериялы микросұлбада логикалық 0 сигнал $\leq 0,8$ В кернеуіне сәйкес, ал логикалық 1 сигнал ≥ 2 В кернеуіне сәйкес. *Алдағы уақытта логикалық 0 сигнал мен логикалық 1 сигналдың физикалық түсінігін естен шығармау керек: бұлар – әр түрлі шамадағы тұрақты кернеулер.*

Сандық қондырғыдағы кез келген ақпарат нақты логикалық 0 және логикалық 1 сигналдарының екі түрдегі жиынтық санын көрсетеді:

1. *Тізбекті*, бір тізбекпен бірдей T уақыт интервалы арқылы сигналдардың кезекпен өтуі (*1.1-сурет*).

2. *Параллельді*, бірнеше тізбектегі сәйкес әр түрлі сигналдардың бір уақытта өтуі, яғни әрбір сигнал өзінің тізбегінде өтеді.

Қандай-да бір ақпаратты тасымалдаушы сандық сигналдар комбинациясы *код сөзі* немесе *код* деп аталады.



1.1-сурет

Сонымен, 1.1-суретте көрсетілген сигналдар жиынтығы 01001011 код сөзін құрайды. Ағылшын және орыс алфавитіндегі «К» әрпі кеңінен қолданылатын КОИ-8 код-ында осылай көрсетіледі. Код сөзі арқылы өріптерді ғана емес, сонымен қатар белгілерді, суреттерді (соның ішінде сұлбалар мен диаграммаларды), дыбысты ақпаратты (сөз, музыка), теледидарлық бейнелерді көрсетуге болады.

Беруге, қабылдауға және сандық ақпараттарды өңдеуге (яғни, код сөзінде берілген ақпарат) арналған қондырғыларды **сандық қондырғылар (СҚ)** деп атайды.

Сандық қондырғыларды функциялауда екі әдіс қолданылады:

1. **Комбинациялық** (жалпыланған) СҚ жады қолданылмайды (яғни, орындалған операция шешімін есте сақтай алмайды). Мұндағы шығыстағы сигнал мәндері (шығыстағы код сөзі) сол уақыттағы кірістегі сигналдар жиынтығымен (кірістегі код сөзі) анықталады.

2. **Тізбектелген СҚ** орындалған операция шешімін есте сақтайды және өзінің шығысында сол ақпаратты код сөзінде сақтай алады. Шығыс код сөздерінің мәндері сол уақыттағы кіріс код сөздерінің мәндерімен ғана анықталмайды, сонымен қатар алдыңғы уақыт аралығында сақталған шығыс код сөзімен де анықталады.

Сөздік

вольт – (В) – вольт (В) – *volt (V)*

уақыт интервалы – временной интервал – *time recurrence interval*

интервал, аралық – интервал, промежуток – *interval*

қайталау – повторение – *recurrence*

кіріс – вход – *input*

кіріс коды (код сөзі) – входной код (кодовое слово) – *input code (word)*

кіріс сигналы – входной сигнал – *input signal*

шығыс – выход – *output*

шығыс коды (код сөзі) – выходной код (кодовое слово) – *output code (word)*

шығыс сигналы – выходной сигнал – *output signal*

диаграмма – диаграмма – *diagram*

дыбысты – звуковой – *sound*

интегралды – интегральный – *integrated*

интегралды микросұлба (ИМС, ИС) – интегральная микросхема (ИМС, ИС) – *integrated microcircuit (ИМС, ИС), chip*

код, код сөзі – код, кодовое слово – *code, word*

комбинация – комбинация, сочетание – *combination*

комбинациялық – комбинационный – *combinational*

логикалық 0 – логический 0 – *logic 0 (zero)*

логикалық 1 – логический 1 – *logic 1 (one)*

кернеу – напряжение – *voltage*

тұрақты кернеу – постоянное напряжение – *direct-current voltage*

өңдеу – обработка – *handling*

хабарды өңдеу – обработка информации – *information handling*

жады – память – *memory*

есте сақтап қалу – запоминать – *memorize*

есте сақтау – запоминание – *memorization*

беру – передача – *transmission*

тізбектелген – последовательность – *sequential*

тізбекті, бірінен соң бірі – последовательный, следующий друг за другом – *consecutive*

потенциалды – потенциальный – *potential*

қабылдау – прием – *reception*

сым, өзек – провод, жила – *conductor*

серия, комплект, шығуы – серия, выпуск, комплект – *series*

сигнал – сигнал – *signal*

есте сақтап қалу, ұстап қалу – сохранять, удерживать – *keep*

сұлба – схема – *scheme*

ток – ток – *current*

тұрақты ток – постоянный ток – *direct current*

деңгей – уровень – *level*

жоғарғы деңгей – высокий уровень – *high level*
төменгі деңгей – низкий уровень – *low level*
қондырғы – устройство – *device*
сандық қондырғы – цифровое устройство – *digital device*
функциялау – функционирование – *functioning*

1.2. Логикалық элементтер жайлы мәліметтер

Кез келген сандық аппаратура *логикалық элемент* деп аталатын қондырғылардан тұрады. Жалпы 5 негізгі логикалық элемент қолданылады, олардың мәліметтері 1.1-кестеде көрсетілген.

Ескерту: элементтің графикалық кескін шарттарының қатарында әрбір элементтің екі суреті көрсетілген: жоғарыда «*европалық*» стандарт бойынша, ал төменгіде «*америкалық*» стандарт бойынша алынған.

Элемент кірісі әрқашан сол жағында кескінделеді. Кіріске қосылатын сигналдар *логикалық айнымалы* немесе *логикалық аргументтер* деп аталады және «*X*» әрпімен белгіленіп, *X1, X2, X3*, т.с.с. нөмірленеді.

Элемент шығысы әрқашан оң жағында кескінделеді. Шығыста қалыптасқан сигналдар *логикалық функция* деп аталып, «*У*» немесе *f(X)* әріптерімен белгіленеді.

Логикалық элементтің кіріс сигналдары 1.1-кестеде көрсетілген операцияға сәйкес орындалады, ал орындалған операция шешімі оның шығысында қалыптасады.

НЕ элементі әрқашан бір кірісті. *И, И-НЕ, ИЛИ-НЕ* элементтері екі кірістен ғана емес, сонымен қатар (1.1-кестеде көрсетілгендей) үш, төрт (8-ге дейін) кірісті болуы мүмкін. Осыған сәйкес, элементтер екі, үш, төрт немесе одан да көп кіріс сигналдары мен операцияларды орындайды (1.5-тақырыпты қара).

ИЛИ элементі негізінде екі кірісті болады. Егер үш немесе одан да көп сигналдардың логикалық қосу операциясы орындалса, онда бірнеше *ИЛИ* элементі қолданылады. Осыдан бастап мынаны ескеру қажет: *логикалық қосу шешімі* $1\vee 1=1$ *арифметикалық қосу шешімінен* $1+1=2$

ерекшеленеді. Сол себептен екі әр түрлі қосу операцияларын шатастырып алмау керек.

1.1-кесте

Элементтер аты	Графикалық кескін шарттары	Орындалатын операциялар	Операциялардың символдық жазылуы	Ақиқат кестесі															
НЕ элементі (инвертор)	$x \rightarrow \text{NOT} \rightarrow y$ $x \rightarrow \text{NOT} \rightarrow y$	Логикалық терістеу (инверсия, НЕ операциясы)	$y = \bar{x}$	<table border="1"> <thead> <tr> <th>X</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	X	Y	0	1	1	0									
X	Y																		
0	1																		
1	0																		
И элементі (конъюнктор)	$x_1, x_2 \rightarrow \text{AND} \rightarrow y$ $x_1, x_2 \rightarrow \text{AND} \rightarrow y$	Логикалық көбейту (конъюнкция, И операциясы)	$y = x_1, x_2 =$ $= x_1 \wedge x_2$	<table border="1"> <thead> <tr> <th>x_1</th> <th>x_2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	x_1	x_2	Y	0	0	0	0	1	0	1	0	0	1	1	1
x_1	x_2	Y																	
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	
ИЛИ элементі (дизъюнктор)	$x_1, x_2 \rightarrow \text{OR} \rightarrow y$ $x_1, x_2 \rightarrow \text{OR} \rightarrow y$	Логикалық қосу (дизъюнкция, ИЛИ операциясы)	$y = x_1 \vee x_2$	<table border="1"> <thead> <tr> <th>x_1</th> <th>x_2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	x_1	x_2	Y	0	0	0	0	1	1	1	0	1	1	1	1
x_1	x_2	Y																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	1																	
И-НЕ элементі (Шеффер элементі)	$x_1, x_2 \rightarrow \text{NAND} \rightarrow y$ $x_1, x_2 \rightarrow \text{NAND} \rightarrow y$	Логикалық көбейту келесі терістеумен (И-НЕ операциясы, Шеффер штрихы)	$y = \overline{x_1, x_2} =$ $= x_1 / x_2$	<table border="1"> <thead> <tr> <th>x_1</th> <th>x_2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	x_1	x_2	Y	0	0	1	0	1	1	1	0	1	1	1	0
x_1	x_2	Y																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	
ИЛИ-НЕ элементі (Пирс элементі)	$x_1, x_2 \rightarrow \text{NOR} \rightarrow y$ $x_1, x_2 \rightarrow \text{NOR} \rightarrow y$	Логикалық көбейту келесі терістеумен (ИЛИ-НЕ операциясы, Пирс бағыты)	$y = \overline{x_1 \vee x_2} =$ $= x_1 \downarrow x_2$	<table border="1"> <thead> <tr> <th>x_1</th> <th>x_2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	x_1	x_2	Y	0	0	1	0	1	1	1	0	1	1	1	0
x_1	x_2	Y																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	

Элементтердің аталу себептері:

1. НЕ элементі. Элемент шығысында кіріске берілген сигналдың кері сигналы қалыптасады.

2. И элементі. Элемент шығысындағы логикалық 1 сигналы элементтің бірінші кірісіне де, екінші кірісіне де логикалық 1 сигнал берілгенде қалыптасады.

3. *ИЛИ* элементі. Элемент шығысындағы логикалық 1 сигнал екі кірістің біреуіне немесе екі кіріске де логикалық 1 сигнал берілгенде қалыптасады.

4. *И-НЕ* элементі. Алдымен кіріс сигналдарының логикалық көбейту операциясы (*И* операциясы) орындалады, содан соң шыққан шешім инверсияланады (*НЕ* операциясы). Бұл элементтің құрылымы 1.2, а-суретте көрсетілген.

5. *ИЛИ-НЕ* элементі. Бірінші кіріс сигналдарының логикалық қосу операциясы (*ИЛИ* операциясы) орындалады, содан соң шыққан шешім инверсияланады (*НЕ* операциясы). Бұл элементтің құрылымы 1.2, ә-суретте көрсетілген.



1.2-сурет

Логикалық элементтер жұмысын толық түсіндіретін кесте ақиқат кестесі деп аталады: бұл жерде кіріске қосылатын сигналдардың және шығысында қалыптасатын сигналдардың барлық мүмкіндік комбинациясы көрсетілген.

Ақиқат кестесіндегі логикалық элементтердің операциясын жаттау қажет емес, элементтің орындайтын операциясын түсіну қажет.

1.1-ақиқат кестесіндегі *И*, *И-НЕ*, *ИЛИ-НЕ* элементтері екі кірісті элементтерден құрастырылған. Оқушыларға өз беттерімен осы элементтердің үш, төрт немесе одан да көп кірістері бар ақиқат кестесін құру ұсынылады.

Ескеру қажет: осы жағдайда кіріс сигналдарының жалпы мүмкін болатын комбинация саны көбейеді және ол 2^n анықталады, мұндағы n – кіріс саны.

Техникалық және анықтама оқулықтарындағы ақиқат кестелерінде логикалық 0 және логикалық 1 сигналдарының орнында белгілер болуы мүмкін:

– логикалық 0 : H (төменгі) немесе L (low – төменгі) кернеу деңгейі;

– логикалық 1 : V (жоғарғы) немесе H (high – жоғарғы) кернеу деңгейі.

Бұл элементтердің ішкі құрылымын біз қарастырмаймыз, өйткені оны элементтерді құрастырушылар өздерінің тәжірибелік көзқарастарын дамыту үшін қарастыруы мүмкін. Біз тек мынаны білуіміз қажет:

– оқушылар білетін барлық элементтер интегралды технология компоненттерінен (резистор, транзистор, диод, т.с.с.) құралғанын;

– бізді қызықтыратын элементтер қандай транзисторлардан құралғанын және қандай сұлба арқылы қосылғанын.

Ал элементтердің ішкі құрылымын білу қажет болған жағдайда анықтама немесе оқу әдебиеттерін қарастыру керек.

Логикалық элементтерден құралған сандық қондырғылар екі режимде жұмыс істейді:

– статикалық – элементтің кіріс және шығыс сигналдары ұзақ уақыт өзгермей тұруы;

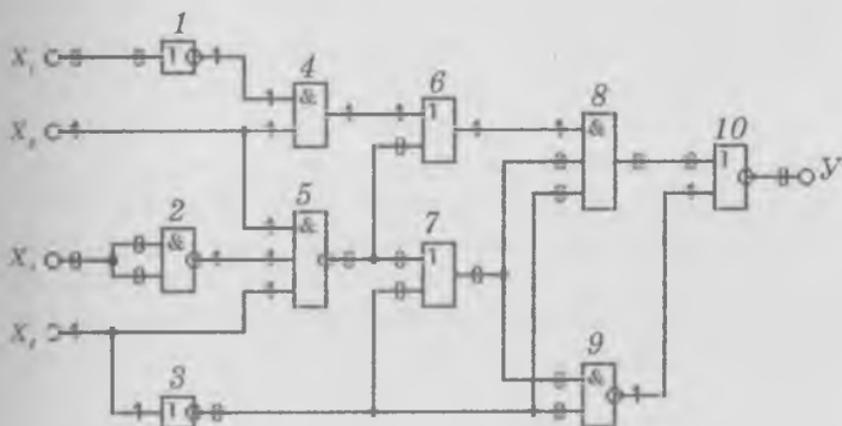
– динамикалық – элементтердің кіріс және шығыс сигналдары $СҚ$ кіріс сигналдарының өзгеруіне байланысты өзгереді (қазіргі кездегі қондырғыларының жиілігі бірнеше ГГц дейін өзгереді).

Статикалық режимде жұмыс істейтін $СҚ$ элементтерін, олардың кіріс және шығысындағы кернеу деңгейін қарапайым вольтметрмен (немесе осциллографпен) өлшеу арқылы бақылайды. Ал динамикалық режимде жұмыс істейтін $СҚ$ элементтерін тек осциллограф көмегімен, яғни алынған осциллограмманы эталонды *уақыт диаграммасымен* салыстыру арқылы бақылайды. Сандық техникада қондырғының немесе элементтің кіріс сигналының немесе шығыс сигналының уақытқа тәуелді графигі *уақыт диаграммасы* деп аталады (ескерту: сигналдың кез келген мәні сол уақыттағы тұрақты кернеу болады).

Тақырыптың соңында оқушылар негізгі логикалық элементтерді анықтауды; аттарын, шартты графикалық кескінін, символдық таңбалары мен олардың орындау опе-

рацияларын; статикалық режимде элементтің шығысындағы мәнін анықтауды; динамикалық режимде элементтің уақыт диаграммасын сызуды білуі қажет.

Мысалы, логикалық элементтен тұратын СК сұлбасы берілген (1.3-сурет).



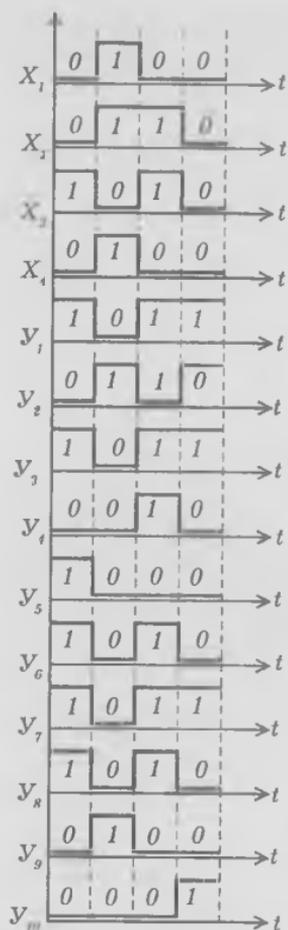
1.3-сурет

Оқушылардың білуі керек:

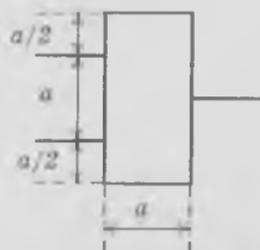
– сұлбадағы барлық элементтерді атап, олардың қандай операцияны орындайтынын анықтауды;

– сұлбаның статикалық режиміндегі жұмысын зерттеуді, берілген СК кірісіндегі сигналдың мәні бойынша барлық элементтердің кіріс және шығыс сигналдар мәнін анықтауды;

– сұлбаның динамикалық режиміндегі жұмысын талдау: берілген кіріс сигналдарының өзгерулерінде (1.4-сурет, $X1, X2, X3, X4 = f'(t)$) барлық элементтердің уақыт диаграммасын құруды.



1.4-сурет



1.5-сурет

Жауаптары

1. Элементтер аты мен олардың орындайтын операциялары (әрбір элементтің нөмірі сұлбадағы элемент кескінінің үстінде көрсетілген):

1, 3 – НЕ элементтері, логикалық терістеу операциясын орындайды;

4, 8 – И элементтері, логикалық көбейту операциясын орындайды;

6, 7 – ИЛИ элементтері, логикалық қосу операциясын орындайды;

2, 9 – И-НЕ элементтері, шыққан шешімнің логикалық терістеу операциясынан соң логикалық көбейту операциясын орындайды;

5, 10 – ИЛИ-НЕ элементтері, шыққан шешімнің логикалық терістеу операциясынан соң логикалық қосу операциясын орындайды.

2. Әрбір элементтердің кіріс, шығыс сигналдарының мәні осы элементтердің орындайтын операциялары арқылы анықталады және (1.3-сурет) сұлбада көрсетілген.

3. Барлық элементтердің өзгертіліп берілген X кіріс сигналдарының және Y шығыс сигналдарының уақыт диаграммалары 1.4-суретте келтірілген. СҚ сұлбада құрылатын логикалық элементтердің «еуропалық» стандартының негізгі шарттарымен танысалық:

– кез келген элементтің кескіні тік бұрышты болуы шарт. Олардың өлшемдері кіріс, шығыс сигналдар санына байланысты (2 және 3-пунктті қара);

– әрбір элементтің «а» екі көрші қосылыстардың шығыстарының арақашықтығы (1.5-сурет) еселенген 5 мм болуы керек (негізінде – 5 мм) және сұлбадағы барлық элементтердің кескіні бірдей болуы шарт;

– ең соңғы қосылыс шығысы мен элемент шетінің арақашықтығы « $a/2$ » шамасына тең (1.5-сурет);

– элемент ені еселенген 5 мм және ішкі белгі шарттарының санына сәйкес;

– сұлбадағы әр түрлі сызықтардың арақашықтығы 3 мм аспауы керек.

Сөздік

талдау – анализировать – *analyse*

аппаратура, жабдық – аппаратура, оборудование – *equipment*

арифметикалық – арифметический – *arithmetik*

блок, түйін, элемент тобы – блок, узел, группа элементов – *block*

қосу – включать – *switch*

қосылу – включение – *switching on*

- вольтметр** – вольтметр – *voltmeter*
- уақыт диаграммасы** – временная диаграмма – *time diagram*
- шығыс, клемма** – вывод, клемма – *terminal*
- шығыс, аяқ, штырь** – вывод, ножка, штырь – *pin*
- график** – график – *graph*
- жұмыс істеу, функционалдау** – действовать, работать, функционировать – *operate*
- іс-қимыл, операция** – действие, операция – *operation*
- диод** – диод – *diode, clamp*
- өлшеу** – измерение – *measurement*
- инверсиялау (терістеу)** – инвертировать – *invert*
- инверсия (теріс)** – инверсия – *inversion*
- инвертор** – инвертор – *inverter*
- компонент, элемент** – компонент, элемент – *component*
- бақылау** – контроль – *control*
- логикалық айнымалы** – логическая переменная – *logic variable*
- логикалық функция** – логическая функция – *logic function*
- логикалық аргумент** – логический аргумент – *logic argument*
- логикалық элемент** – логический элемент – *logic element, functor, gate*
- И элементі** – элемент И – *AND gate (conjunction functor)*
- И-НЕ элементі** – элемент И-НЕ – *AND-NOT, NAND gate*
- ИЛИ элементі** – элемент ИЛИ – *OR gate (disjunction functor)*
- ИЛИ-НЕ элементі** – элемент ИЛИ-НЕ – *OR-NOT, NOR gate*
- НЕ элементі (инвертор)** – элемент НЕ (инвертор) – *NOT gate (inverter)*
- екі кірісті элемент** – элемент с двумя входами – *double-input gate*
- бір кірісті элемент** – элемент с одним входом – *single-input gate*
- нөмірлеу, сандармен белгілеу** – нумеровать, обозначать цифрами – *numerate*
- нөмірлеу** – нумерация – *numeration*

осциллограмма – осциллограмма – *oscillogram*
осциллограф – осциллограф – *oscillograph*
теріс – отрицать – *negate*
терістеу – отрицание – *negation*
тікбұрыш – прямоугольник – *rectangle*
өздеген, құраған – разработчик, создатель – *creator*
өлшем – размер – *dimension*
режим, жағдайы – режим, состояние – *mode*
динамикалық режим – динамический режим – *dynamic mode*
жұмыс режимі – режим работы – *operation mode*
статикалық режим – статический режим – *steady-state mode*
резистор – резистор – *resistor*
символ, белгі, шарттары – символ, знак, обозначение – *symbol*
символикалық жазылу – символическая запись – *symbolic record*
қосу – складывать – *add*
қосылу – сложение – *addition*
құру (кестені) – составлять таблицу – *compile*
анықтама – справочник – *reference book*
Пирс стрелкасы – стрелка Пирса – *Peirce function*
құрылым, құрылу – структура, строение – *structure*
сұлбатеchnикалық құрылымы – схемотехническая структура – *circuit configuration*
ақиқат кестесі – таблица истинности – *truth table*
технология – технология – *technology*
техника – техника – *technics*
көбейту – умножение – *multiply*
көбейтілу – умножать – *multiplication*
графикалық бейнелеу шарттары – условное графическое изображение – *conventional graphic image*
жиілік – частота – *frequency*
қисық сызу, диаграмманы құру – чертить кривую, строить диаграмму – *plot*
Шеффер штрихы – штрих Шеффера – *Sheffer (stroke) function*

электронды – электронный – *elektronic*.

атындағы ПМУ-дің
академик С.Бейсембаев
атындағы ғылыми

КІТАПХАНАСЫ

1.3. Интегралды микросұлбалар (ИМС).

ИМС таңбалау

Логикалық элементтер интегралды микросұлба (ИМС немесе қарапайым ИС) түрінде шығады. ИМС сұлбасы деп барлық қондырғылардың компоненттер байланысы және электрлік байланысы өзара біріккен бір бүтін сұлбаны атайды. Кез келген ИМС сұлбасының функционалды күрделілігін интеграция дәрежесі сипаттайды, микросұлбадағы N -компонент саны. Интеграция дәрежелері арқылы ажыратылады:

- $N \leq 10$ ИМС (кіші дәрежелі интегралды сұлба);
- $10 << N \leq 100$ ИМС (орта дәрежелі интегралды сұлба);
- $100 << N \leq 1000$ БИС (үлкен дәрежелі интегралды сұлба);
- $N >> 1000$ СБИС (өте үлкен дәрежелі интегралды сұлба).

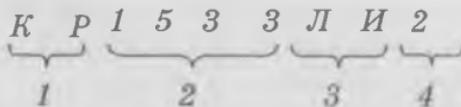
Қазіргі уақытта бір ИМС микроэлектроника құрамына бірнеше миллиардтаған компонент кіреді.

Бұл кітапта негізінде орта дәрежелі ИМС және БИС сандық қондырғы мен сандық техника элементтері қарастырылады.

Ескеру керек: Сандық техникалар және әр түрлі СҚ орта дәрежелі жеке микросұлбалардан және БИС-тен, сонымен қатар көп функционалды БИС пен СБИС-тен құралады. БИС, СБИС-тер кіші және орта дәрежелі микросұлбалардан құрастырылған. Мысалы: АЛУ, микропроцессорлар, интерфейстер және т.б. мамандандырылған жеке техника саласына арналған микросұлбалар осы пәнде, сонымен қатар басқа да арнайы курстарда оқытылады. Барлық жағдайларда олардың жұмыс әрекеті, құрылымы және шығыс қызметі бірдей болып қалады.

Ресей шығарған ИМС түрлерін қарастырайық (басқа елде микросұлбаларды шығаратын әрбір фирма өздерінің белгілеу шарттарын қолданады, мысалы, 1-қосымша).

ИМС корпусындағы жазылған таңба:



Таңбалауды 4 бөлікке бөлуге болады:

1 – бір немесе екі әріп (олар болмауы да мүмкін);

Мұндағы *K* әрпі *ИМС* сұлбасының кең қолдануға арналғанын көрсетеді. Егер басқа әріп болса, онда ол материал және корпус түрін немесе олардың жоқ екенін көрсетеді;

M – керамикалық микрокорпус;

P – 2 түрдегі пластмассалық корпус;

2 – үш немесе төрт сан *ИМС* құрылымын анықтайтын серия нөмірін көрсетеді (1.4-тақырыпты қараңыз).

Серияның *бірінші саны ИМС конструкторлы-технологиялық орындалуын* көрсетеді.

1, 5, 7 – жартылай өткізгіш (7 – корпуссыз);

3 – тағы басқалар (пленкалы, керамикалық, т.с.с);

2, 4, 6, 8 – гибриді, компоненттері әр түрлі технологияда жасалған.

Сандық *ИМС* көбіне жартылай өткізгіштен жасалады, сол себептен серияның бірінші саны 1 немесе 5 болады.

Ескерту: *ИМС* конструкторлы технологиясының орындалуын «Оқу-электрмонтаждық тәжірибе» пәні қарастырады және олар жайлы материалдарды *ИМС* анықтамасынан алуга болады.

3 – екі сан *ИМС* функционалды қызметін көрсетеді.

Әр түрлі логикалық элементтерден тұратын микросұлба әріптері 1.5-тақырыпта келтірілген. Негізгі *СҚ* топтарын осы пәнді оқып игергеннен соң оқушылар *ИМС* таңбаларын білуі қажет.

4 – бір-үш сандары *ИМС функционалды белгісі* бойынша серияның *кезектілік нөмірін* көрсетеді.

Таңбаланудың соңында параметрді анықтайтын тағы да бір әріп көрсетіледі (нақты параметрдің шашыраңқы сандық мәндері анықтама бойынша анықталады). Ол екі немесе бірнеше бірдей микросұлба серияларын анықтауда қолданылады.

Сөздік

корпус – корпус – *package*

корпус материалы – материал корпуса – *package substance*

ИМС корпуссыз – бескорпусная ИМС – *unpackaged chip*
керамикалық микрокорпус – керамический микрокорпус – *ceramik micropackage*

пластмассалық корпус – пластмассовый корпус – *plastik package*

таңбалану – маркировка – *marking*

микросұлбаны таңбалау – маркировка микросхемы – *chip marking*

микроэлектроника – микроэлектроника – *microelectronics*
серия нөмірі – номер серии – *series number*

параметр – параметр – *parameter*

параметрлерді шашу – расброс параметров – *straggle parameters*

шашылған топ – разбросанная группа – *straggle*

тығыздау – плотность – *density*

ИМС компоненттерін тығыздап жинау – плотность упаковки компонентов в ИМС – *component density*

күрделілік – сложность – *complexity*

жалғастыру, байлау – соединять, связывать – *connect*

дәреже – степень – *degree*

интеграция дәрежесі – степень интеграции – *degree of integration*

саты – ступень – *scale*

интеграция сатысы – ступень интеграции – *scale of integration*

кіші дәрежелі интеграция ИМС – ИМС малой степени интеграции – *SI (small integrated) chips*

орта дәрежелі интеграция ИМС – ИМС средней степени интеграции – *MSI (medium-scale integrated) chips*

үлкен интегралды сұлба БИС – БИС большой степени интеграции – *LSI (large-scale integrated) chips*

өте үлкен интегралды сұлба СВИС – СВИС – *VLSI (very large-scale integrated) chips*

технология – технология – *technology*
вакуумды технология – вакуумная технология – *vacuum technology*
гибридті технология – гибридная технология – *hybrid technology*
пленкалы технология – пленочная технология – *film technology*
жартылай өткізгішті технология – полупроводнико-
шыя технология – *semiconductor technology*
электрлік – электрический – *elektrical*
электрлі – электрический – *elektrically*

1.4. ИМС құрылымы

Қазіргі кезде сандық технологиядағы кремнийден құралған ИМС құрылу әдістері мына құрылымнан тұрады:

1. ТТЛ (*транзисторлы-транзисторлық логика*). Мұнда кең қолданылатын ортақ эмиттерлі (ОЭ) сұлба бойынша қосылған кәдімгі биполярлы транзистор қолданылады. Мұндай құрылымды сұлбаға, мысалы, ИМС 133, КМ133, К155, КМ155 сериялары жатады.

2. ТТЛШ (*Шоттки диодты ТТЛ*). Транзистордағы корректор мен база аралығында Шоттки диодының қолданылу салдарынан транзистор қанығу режиміне түсе алмайды. Бұл транзистордың қосып-ажыратылуын жылдамдатады, сонымен қатар ИМС іс-әрекетін жоғарылатады. ТТЛШ құрылымды микросұлба екі топқа бөлінеді:

– аз қуатты (мысалы: ИМС 533, КМ533, К555, КМ555, КР1533 сериялары);

– шапшаң (мысалы: ИМС 530, КР531, КР1531).

3. ЭСЛ (*эмиттерлі байланысқан логика*). Мұнда ТТЛ және ТТЛШ ИМС құрылымынан басқа кәдімгі биполярлы транзистор қолданылады. ЭСЛ құрылымды микросұлбада ортақ эмиттер жүктемесіне жұмыс істейтін транзистордағы токтың қосып-ажырататын принципі қолданылады (өсідан құрылым аты пайда болған). Басқа сөзбен айтқанда, мұнда базалық элемент дифференциалды күшейткіш болып

габылады. Мұндай құрылымы бар ИМС мысалы: К500, К1500 сериялары.

4. МОП (*металл-тотық (окисел)-жартылай өткізгіш*) немесе МДП (*металл-диэлектрик-жартылай өткізгіш*). Бұл сұлбалар p және n толық арналы өріс транзисторларында, КМОП (*комплементарлы МОП*) қосымша транзисторларында қолданылады. Мысалы, ИМС 176, 561, К561, 564, К564, КР1554, КР1561, К1564 сериялары.

Бұдан басқа, қазіргі кезде өріс транзисторларының Шоттки затворымен қолданылуында GaAs галлий арсенид негізіндегі микросұлбалар өңделуде. Мысалы: ИМС К6500 сериясы.

Сөздік

қосымша – дополнительный – *complementary*
затвор (өріс транзисторының), басқару электроды – затвор (полевого транзистора), управляющий электрод – *gate конструкция, қондырғы* – конструкция, устройство – *construction*

кремнийлі – кремниевый – *silicic*

жүктеме – нагрузка – *load*

толықтырылған – обогащенный – *enhancement*

толықтырылған арна – обогащенный канал – *enhancement channel*

қанығу режимі – режим насыщения – *saturation mode*

жылдамдық – скорость – *speed*

жылдамдату – ускорение – *speeding-up*

құрылым – структура – *stucture*

ТТЛ – TTL (*transistor-transistor logic*)

ТТЛШ – STTL (*Schottky TTL*)

азқуатты ТТЛШ – маломощные ТТЛШ – *slow-powered STTL*
шапшаң ТТЛШ – быстродействующие ТТЛШ – *high-speed STTL*

ЭСЛ – ECL (*emitter-coupled logic*)

МДП немесе МОП ток өткізбейтін материал – МДП или МОП диэлектрик – MIS – (*metal-insulator-semiconductor*) or MOS (*metal-oxide-semiconductor*)

КМОП – CMOS (complementary MOS)

галлий арсениді негізіндегі ИМС – ИМС на основе арсенида галлия – *GaAs (gallium arsenide) chips*

ортақ эмиттерлі сұлба – схема с общим эмиттером – *common-emitter circuit*

ортақ – общий – *common*

транзистор – транзистор – *transistor*

битаңбалы транзистор – биполярный транзистор – *bipolar transistor*

өріс транзисторы – полевой транзистор – *field-effect (unipolar) transistor*

Шоттки затворлы өріс транзисторы – полевой транзистор с затвором Шоттки – *Schottky gated transistor*

күшейткіш – усилитель – *amplifier*

дифференциалды күшейткіш – дифференциальный усилитель – *differential amplifier*

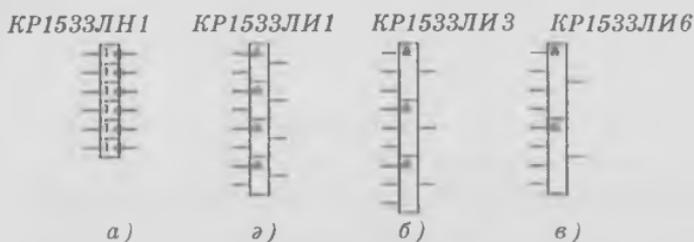
1.5. Логикалық элементтердің ИМС-ы

Ескерту: Төмендегі келтірілген микросұлбалардың аналогі американдық «Texas Instruments» фирмасының микросұлбалары болып табылады, 2-қосымшада көрсетілген.

Логикалық элемент микросұлбасындағы таңбаланудың үшінші бөлімі Ләрпінен басталады, ал екінші әрпі осы ИМС қандай нақты логикалық элементтен құралатынын анықтайды.

ЛН-НЕ элементі. Мысалы, *КР1533ЛН1* микросұлбасы (1.6, а-сурет) 6 **НЕ** элементінен құралады.

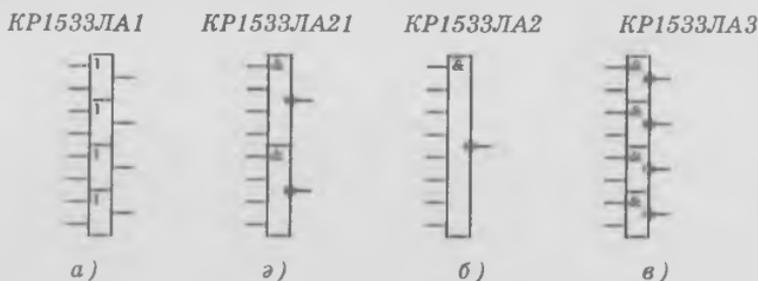
ЛИ-И элементі. Мысалы, *КР1533ЛИ1* микросұлбасы (1.6, ә-сурет) әрқайсысы екі кірістен тұратын 4 **И** элементінен



1.6-сурет

құралады (айтылғанда, жазылғанда – 4 элементті *2И*); *КР1533ЛИЗ* микросұлбасы (1.6, б-сурет) 3 элементті *3И* құралады; *КР1533ЛИ6* микросұлбасы (1.6, в-сурет) 2 элементті *4И* элементінен құралады.

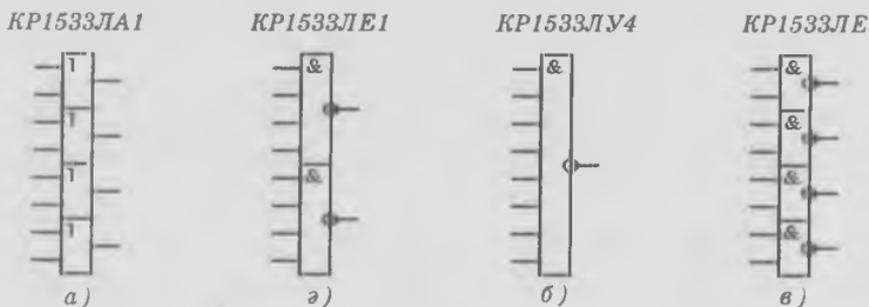
ЛА-И-НЕ элементі. Мысалы, *КР1533ЛА1* микросұлбасы (1.7, ә-сурет) 2 элементті *4И-НЕ*; *КР1533ЛА2* микросұлбасы



1.7-сурет

(1.7, б-сурет) 1 элементті *8И-НЕ*; *КР1533ЛА3* микросұлбасы (1.7, в-сурет) 4 элементті *2И-НЕ*; *КР1533ЛА4* микросұлбасы (1.8, а-сурет) 3 элементті *3И-НЕ* құралады.

ЛЕ-ИЛИ-НЕ элементі. Мысалы, *КР1533ЛЕ1* микросұлбасы (1.8, ә-сурет) 4 элементті *2ИЛИ-НЕ* құралады; *КР1533ЛЕ4* микросұлбасы (1.8, б-сурет) 3 элементті *3ИЛИ-НЕ* құралады; *КР1531ЛЕ7* микросұлбасы (1.8, в-сурет) 2 элементті *5ИЛИ-НЕ* құралады (1.8-сурет).



1.8-сурет

ЛР, ЛБ-аралас *ИМС* әр түрлі логикалық элементтерден құралады, сонымен қатар микросұлбаның ішінде осы эле-

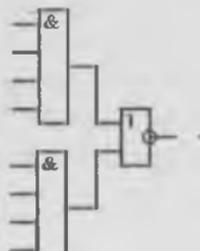
менттердің байланысы орындалған. Мысалы, КР1533ЛР4 микросұлбасы (1.9, а-сурет) екі 4И элементінен және бір ИЛИ-НЕ элементінен (1.9, ә-сурет) тұрады. Микросұлбаның ішінде И элементінің шығысы ИЛИ-НЕ элементінің кірісімен жалғасқан.

ЛП, т.б. элементтер 1.1-кестеде көрсетілмеген логикалық элементтерді құрайды. Мысалы, КР1533ЛП5 микросұлбасы (1.10-сурет) «ИЛИ элементінсіз» логикалық операцияны орындайтын элементтерден тұрады («тұрақсыз мөнді» немесе «2 модуль бойынша қосу» деп аталады): (1.2-кесте) кірістің біреуінде 1 сигналы болса, онда шығыста 1 логикалық деңгей қалыптасады.



а)

1.9-сурет



ә)



1.10-сурет

Операцияның символдық жазылуы:

$$Y = X1 \vee X2 = X1 \oplus X2$$

1.2-кесте

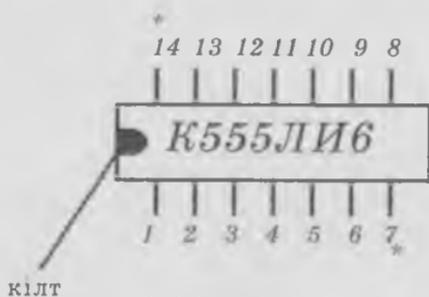
X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0

Берілген элементтің бір ерекшелігі (1.2-кесте): кірістің біреуінде 0 сигналының тұрақтылығынан екінші кірістегі сигнал элемент шығысында сол қалпында өзгермей шығады, ал кірістің біреуінде 1 сигналы болса, онда элемент

екінші кірістегі сигналды инверсиялайды. Бұл ерекшелік хабарды беру кезіндегі сұлбадағы қатені түзету үшін корректрлеуші Х эмминг коды пайдаланылады (3.24-тақырыбын қараңыз).

Анықтама материалдары бар әдістемелік нұсқаулар әрбір оқу орындарында өздерінің материалды-техникалық базаларына сәйкес қосымша шығарылуы қажет. Әрбір микросұлба корпусының сол және оң шығыстарында олардың нөмірлері көрсетілген. Нөмірленудің басы сұлбада көрсетілген таңбадан басталып, сағат бағытына қарама-қарсы өседі (микросұлбаның жоғарғы корпусында орналасқан таңбалаудың сол жағында таңба ретінде нүкте немесе басқа белгілер қазаншұңқыр немесе қиық түрінде көрсетіледі) (1.11-сурет).

Логикалық емес шығыстар, микросұлбада креспен белгіленеді (1.12-сурет). Оларға қоректендіру шығыстары жатады, олардың белгіленуі: оң болғанда +Ucc, теріс болғанда – GND (ground – «жерлендіру») жатады. Бірақ олар микросұлбада өте сирек белгіленеді.



1.11-сурет



1.12-сурет

КР1533 сериялы орта дәрежелі интеграция және көптеген басқа микросұлбаларды қоректендіру үшін тек бір ғана кернеу қажет, бірақ олар тек бір және сол шығысқа ғана қосылады: соңғысына (+) және диагональ бойынша қарама-қарсысына (-) жұлдызша түрінде (1.12-сурет) белгіленген. Нақты білу үшін анықтамадан қарау қажет.

Сөздің

ИЛИ элементінсіз – ИЛИ исключяющее – *exclusive OR, exclusive disjunction*

кілт – ключ – *key*

аралас – комбинированный – *combined*

логикалық емес – не логический – *unlogical*

қорек, беру – питание, подача, подвод – *supply*

қорек кернеуі – напряжение питания – *supply voltage*

жалғасу – соединение – *connection*

үшбұрыш – треугольник – *triangle*

қазаншұңқыр – углубление – *hollow*

қиық – вырез – *cut*

«ИЛИ элементінсіз» функциясын орындайтын элемент – элемент, выполняющий функцию «исключяющее ИЛИ» – *ELSE-OR, EITHER-OR, XOR*

4-кіріс элементі – 4-входовой элемент – *tetra-input ele*

1.6. ИМС жұмысын сипаттайтын негізгі параметрлер

Сандық аппаратураларды жөндеу мен қайта өңдеуде және эксплуатациялауда мәні бар ИМС-тің негізгі параметрлерін қарастырайық.

U_{cc} – **қорек кернеуі**. КР1533 сериялы және кейбір ИМС микросұлбалары үшін $5\text{ В} \pm 10\%$ құрайды.

U_l – (*l* – *low* – төмен) – **төменгі деңгейдегі кернеу** (логикалық 0 деңгейі) U_{ii} кірісіндегі (*i* – *input* – кіріс) және U_{ol} шығысындағы (*o* – *output* – шығыс). ИМС КР1533 сериясы үшін мөлшері: $U_{ii} \leq 0.8\text{ В}$, $U_{ol} \leq 0.5\text{ В}$.

U_H – (*H* – *high* – жоғарғы) – **жоғарғы деңгейдегі кернеу** (логикалық 1 деңгейі) U_{in} – кірісіндегі және U_{on} – шығысындағы. ИМС КР1533 сериясы үшін мөлшері: $U_{in} \geq 2.0\text{ В}$; $U_{on} \geq 2.7\text{ В}$.

I_l – **төменгі деңгейлі ток** I_{ii} – кірісіндегі және I_{ol} – шығысындағы төменгі деңгейлі ток. ИМС КР1533 сериясы үшін мөлшері: $I_{ii} = -200\text{ мкА}$, $I_{ol} = 8\text{ мА}$.

$I_{\text{н}}$ – жоғарғы деңгейлі ток. $I_{\text{н}}$ кірісіндегі және $I_{\text{он}}$ – шығысындағы ИМС КР1533 сериясы үшін мөлшері: $I_{\text{н}} = 20 \text{ мкА}$; $I_{\text{он}} = 0,1 \text{ мА}$.

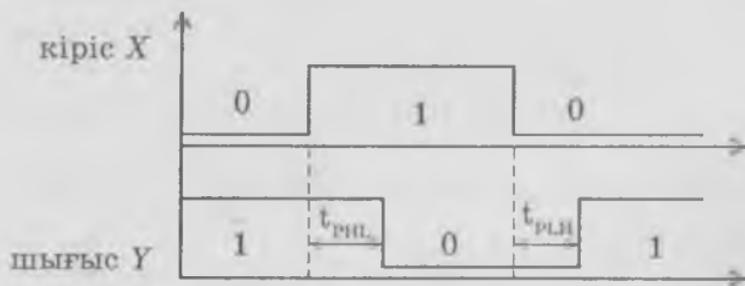
$P_{\text{с}}$ – бір вентильде пайдаланылатын (таратылатын) қуат (логикалық элемент НЕ): $P_{\text{с}} = (P_1 + P_{\text{н}})/2$, мұндағы P_1 және $P_{\text{н}}$ – элемент шығысындағы жоғарғы логикалық 1 деңгейі және төменгі логикалық 0 деңгейіне сәйкес пайдаланылатын қуат. Статикалық режимдегі ИМС КР1533 сериясы үшін мөлшері: $P_{\text{с}} = 1,2 \text{ мВт}$.

Ескеру қажет: Биполярлы транзистор микросұлбалары үшін P_1 және $P_{\text{н}}$ шамаларында маңызды ерекшелік бар, сонымен $P_{\text{н}}$ кіші шама болып табылады. Өріс транзисторларының микросұлбалары өте аз қуатты пайдаланады, сондықтан іс жүзінде P_1 және $P_{\text{н}}$ шамаларының арасындағы айырмашылықтарды есептемесе де болады.

Динамикалық режимдегі микросұлбалардың пайдаланылатын қуаты жиілік өскен сайын өседі.

t_p – сигналдың таралудағы кешігу уақыты. Бұл шама кірістегі өзгеру сигналы және сәйкес шығыстағы өзгеру сигналының арасындағы уақыт аралығын анықтайды. t_p ИМС жұмысының динамикалық сипаттамасы болып табылады, ол арқылы микросұлбаның шапшаңдығы анықталады. t_p кеміген сайын іс-әрекет жылдамдығы өседі.

Сигналдың таралудағы кешігу уақыты екіге бөлінеді: $t_{\text{pн1}}$ (элемент шығысындағы сигнал 1-ден 0-ге дейін өзгереді) қосылғанда және $t_{\text{p1н}}$ (элемент шығысында сигнал 0-ден 1-ге дейін өзгереді) ажыратылғанда. Бұл шамалар 1.13-суреттегі НЕ элементінде көрсетілген.



1.13-сурет

Мысал ретінде *KP1533ЛН1* микросұлбасында t_{pH1} және t_{pH2} шамаларын қарастырамыз: $t_{pH1} \leq 11 \text{ нс}$; $t_{pH2} \leq 8 \text{ нс}$.

K_n – жүктемені қабілеттілік немесе шығыс бойынша таралу коэффициенті. Берілген микросұлбаның өрбір элементінің шығысына қанша тах элемент санын қосуға болатынын анықтайды. Мысалы, 1.13-сурет үшінші элемент шығысына үш басқа элемент – 7, 8, 9 қосылған. Микросұлба *TТЛШ* құрылымы $K_n = 10$ болады.

U_n – бөгеу тұрақтылығы, динамикалық және статикалық режимде бағаланады. Статикалық бөгеу тұрақтылығы шығыстағы сигналды өзгертпей, кірістегі кернеудің өсу тах шамасымен (0 деңгейімен салыстырғанда) немесе кернеудің кему шамасымен (1 деңгейімен салыстырғанда) анықталады. *KP1533* сериялы микросұлба үшін $U_n = 0,4 \text{ В}$. Динамикалық бөгеу тұрақтылығы бөгеу сигналының амплитудасы және формасына, сонымен қатар микросұлбаның қосып-айыру жылдамдығына (жылдам іс-әрекеті) және оның статикалық бөгеу тұрақтылығына байланысты.

N – сенімділік. Бірлік уақыт аралығындағы максималды мүмкін болатын қабыл алмау санымен анықталады. Қабыл алмау саны *KP1533* сериялы микросұлба үшін $N = 10^6$.

Сөздік

ампер (А) – ампер (А) – *ampere (A)*

миллиампер (мА) – миллиампер (мА) – *milliampere (mA)*

микроампер (мкА) – микроампер (мкА) – *microampere (mkA)*

амплитуда – амплитуда – *amplitude*

шапшаң әрекетті – быстродействие – *speed characteristic*

ватт (Вт) – *watt (W)*

милливатт (мВт) – *milliwatt (mW)*

вентиль – *valve*

өлшем бірлігі – единица измерения – *unit*

ұстап қалу, кешігу – задержка – *delay*

уақытқа кешігу – время задержки – *time delay*

қосылыс кезіндегі кешігу уақыты – время задержки при включении – *turn-off delay*

- ажыратылу кезіндегі кешігу уақыты** – время задержки при выключении – *turn-on delay*
- қуат** – мощность – *power*
- пайданылатын қуат** – потребляемая мощность – *power consumption*
- таратылатын қуат** – рассеиваемая мощность – *power dissipation*
- жүктеме қабілеттілігі** – нагрузочная способность – *fan-out capability*
- веер** – веер – *fan*
- веермен орау** – разворачивать веером – *fan-out*
- сенімді** – надежный – *reliable*
- сенімділік** – надежность – *reliability*
- кернеу** – напряжение – *voltage*
- жоғарғы деңгейлі кернеу** – напряжение высокого уровня – *high level voltage*
- төменгі деңгейлі кернеу** – напряжение низкого уровня – *low level voltage*
- логикалық 1 кернеуі** – напряжение логической 1 – *logical 1 voltage*
- логикалық 0 кернеуі** – напряжение логического 0 – *logical 0 voltage*
- қайтару, зақым болған, бұзылған** – отказ, повреждение, неисправность – *failure*
- бөгеу** – помеха – *interference*
- бөгеу тұрақтылық** – помехоустойчивость – *interference immunity*
- пайдалану** – потреблять – *consume*
- қолданылу** – потребление – *consumption*
- тарату** – рассеивать – *dissipate*
- таратылу** – рассеяние – *dissipation*
- реттеу** – регулировка – *regulating*
- жөндеу** – ремонт – *repair*
- секунд (с)** – *second (s)*
- наносекунд (нс)** – *nanosecond (ns)*
- ток** – ток – *current*
- жоғарғы деңгейлі ток** – ток высокого уровня – *high level current*

төменгі деңгейлі ток – ток низкого уровня – *low lever current*

логикалық 1 тогы – ток логической 1 – *logical 1 current*

логикалық 0 тогы – ток логического 0 – *logical 0 current*

сипаттама – характеристика – *characteristic*

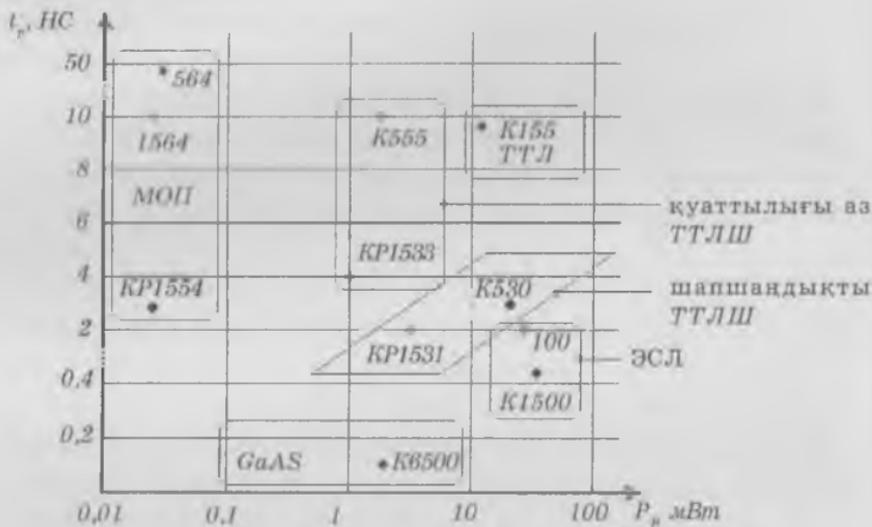
эксплуатация – эксплуатация – *exploitation*

1.7. Әр түрлі құрылымдағы ИМС салыстырмалы сипаттамалары

Әр түрлі құрылымды және сериялы микросұлбаларды сапасына байланысты салыстыратын негізгі параметрлері статикалық пайдалану қуаты және сигналдың бір вентильге таратылған уақыттағы орташа кешігу уақыты, P_0 және t_p типтік мәндері 1.14-суреттегі графикте көрсетілген.

Бұл графикте көрсетілгендей, *ТТЛ* құрылымды микросұлба ең нашар параметрлермен сипатталады. Сол себептен қазіргі уақытта басқа құрылымды микросұлбалар шығарылуда. Бірақ *ТТЛ* құрылымды микросұлба қазіргі өндірістердегі аппаратураларда кең таралған және бұл аппаратуралар әлі көп уақыт жұмыс істейді. Алғаш рет «Texas Instruments» фирмасы *ИМС SN74* сериясын (аналогты – *K155* серия) *ТТЛ* технологиясы бойынша өндеп шығарған.

Шоттки диодын және жетілдірілген технологияны қолдану *ТТЛШ* – құрылымды микросұлбалардың басқа *ИМС ТТЛ* құрылымды микросұлбалармен салыстырғанда пайдаланылатын қуатты азайтуға және шапшандығын ұлғайтуға мүмкіндік тудырды. Өрісті транзисторлардан тұратын *МОП құрылымды* микросұлбалар басқа *ИМС* құрылымды микросұлбаларға қарағанда *пайдаланатын қуаты төмен*. Олардың артықшылығымен қатар кемшілігі де бар: статикалық электрге сезімділігі, барлық параметрлерінің шашырауы, шығыс кедергісінің көтеріңкілігі (1кОМ дейін). Алғашқы *МОП CD1000* сериялы микросұлбаны (аналогі – *K561* серия) *RCA* фирмасы шығарған.



1.14-сурет

Жоғарғы шапшаңдық ЭСЛ құрылымды микросұлбада іске асырылады. Себебі, мұндағы транзистрлар қанығу (сызықты) режимінде жұмыс істейді. Бірақ пайдаланылатын қуаттың жоғары және бөгеу тұрақтылығының төмен болуына байланысты қолданылмайды. ЭСЛ құрылымды микросұлбалар тек шапшаңдықты қажет ететін жағдайда қолданылады (мысалы, есте сақтау құрылғыларында). Алғаш рет ЭСЛ құрылымды *MC10000* сериялы (аналог – *K500* серия) микросұлбаларды *Motorola* фирмасы шығарған.

Келтірілген талдау нәтижесі қазіргі уақытта *ИМС ТТЛШ* және *МОП* құрылымды микросұлбалар кеңінен қолданылатындығын айқындайды.

Өте жоғары шапшаңдық басқа құрылымды микросұлбаларға қарағанда галлий арсениді негізінде құрылған микросұлбада жүзеге асырылады, бірақ оның жоғарғы құндылығы, технологияның нашар жетілдірілуінен және басқа да кемшіліктерден кең өндіріс көлемінде берілген микросұлбаларды пайдалану мүмкіндігі болмай отыр.

Сөздік

талдау – анализ – *analysis*

аналог – аналог – *analogue*

шеттету, біреудің орнын алу – вытеснять, занимать чье-либо место – *oust*

шеттету – вытеснение – *ousting*

есте сақтау құрылғысы – запоминающее устройство (ЗУ) – *memory device*

жоғарылату, күшейту – повышать, усиливать – *heighten*

жоғарылатылған, күшейтілген – повышенный, усиленный – *heightened*

кедергі (электрлік) – сопротивление (электрическое) – *resistance*

орташа (мат.) – средний (мат.) – *mean*

сезімді – чувствительный – *sensibility*

электр – электричество – *electricity*

статикалық электрлі – статическое электричество – *static electricity*

1.8. Анық коллекторлы шығысты элементтер

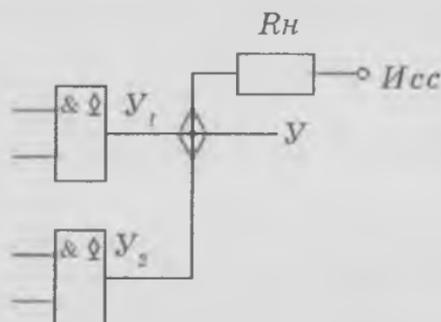
Кейбір *ТТЛ* және *ТТЛШ* құрылымды микросұлбалар ашық коллекторлы шығысты болады (*ОК*), олардың транзистор шығысында коллекторлы жүктемелі резисторы жоқ. *ОК* шығысты элемент шығысына кернеудің шығыс түсуін қалыптастыру үшін (шығыста логикалық 0 және логикалық 1 орнату мүмкіндігі болуы керек) жүктеме кедергісін қосу қажет. Сол себептен мұндай микросұлбалар *ИМС* коллекторлы жүктемені көрсететін қондырғыларға қызмет етеді. Оларға индикаторлар, сигнал шамдары, светодиодтар, коаксиальды кабельдер, электрмеханикалық орамды құрылғылар, т.с.с. жатады. Осындай микросұлбаның шартты кескініне тиісті белгілер қойылады.

Мысалы, логикалық элементтерді құрайтын ортақ коллекторлы *ИМС*-қа жататын мына элементтердің: *КР1533ЛН2, КР1533ЛИ2, КР1533ЛИ4, КР1533ЛА7,*

КР1533ЛА9, КР1533ЛА10, КР1533ЛП12 құрылымдық сұлбалары мына микросұлбаларға **КР1533ЛН1** (1.6, а-сурет), **КР1533ЛИ1** (1.6, ә-сурет), **КР1533ЛИЗ** (1.6, б-сурет), **КР1533ЛА1** (1.7, ә-сурет.), **КР1533ЛАЗ** (1.7, в-сурет), **КР1533ЛА4** (1.8, а-сурет), **КР1533ЛП5** (1.10-сурет) сәйкес.

Ортақ коллекторлы бірнеше элементтер шығыстарын R_n ортақ жүктемеге қосуға болады (1.15-суретті қараңыз).

Мұндай қосылыстың логикалық *И* функциясын таратуға мүмкіндігі бар, сол себептен «*И* монтаждау» деп аталады және 1.15-суретте көрсетілгендей кескінмен көрсетіледі. Шынында, Y_1 және Y_2 сигналдарының топтастырылған «*У*» нүктесінде кернеудің жоғарғы деңгейі (логикалық 1 сигналы) тек $Y_1 = 1, Y_2 = 1$ болғанда және екі элементтің ашық коллекторлы шығысында пайда болады. «*И* монтаждау» жиілік қасиетінің нашарлауынан логикалық *И* жиі қолданылмайды, бірақ *БИС* жадында және екі бағытта сандық шиналарды (магистральды) құруда кеңінен қолданылады.



1.15-сурет

Сөздік

аналогты – аналогичный – *analogous*

индикатор – индикатор – *indicator*

кабель – кабель – *cable*

коаксиальды кабель – коаксиальный кабель – *coaxial cable*

коллектор (транзистор) – коллектор (транзистор) – *collector*

магистраль, магистральды желі – магистраль, магистральная линия – *trunk line*

монтажды И – монтажное И – *wired AND*

жүктеме кедергісі – нагрузочное сопротивление – *load resistance*

орам (электр.) – обмотка (электр.) – *winding*

ашық – открытый, разомкнутый – *open*

кернеудің төмендеуі – перепад напряжения – *voltage swing*

құлаш, максималды бұрылу – максимальное отклонение, размах – *swing*

сигнал шамы – сигнальная лампа – *pilot light*

құру, құрастыру – строить, конструировать – *construct*

электр механикалық – электромеханический – *electromechanical*

1.9. Буферлі элементтер, қайталағыштар, шиналы қалыптастырғыштар

Кейбір элементтер логикалық операциядан басқа да функцияларды орындайды. Мұндай элементтерді буферлі деп атайды. Олар көбіне екі мақсатта қолданылады:

1. Кәдімгі микросұлбалардан K_n саны көп элементтерді қосу үшін. Олардың таралу коэффициенті жоғары, мысалы КР1533 сериялы микросұлбаның шамасы $KN = 30$. Мұндай логикалық интегралды микросұлба мына белгімен кескінделеді. Оларға аналог болатын мына микросұлбалардың КР1533ЛН1 (1.6, а-сурет), КР1533ЛИ1 (1.6, ә-сурет), КР1533ЛИ3 (1.6, б-сурет), КР1533ЛЛ1 (1.7, а-сурет), КР1533ЛА3 (1.7, в-сурет), КР1533ЛА1 (1.7, ә-сурет), КР1533ЛА4 (1.8, а-сурет), КР1533ЛЕ1 (1.8, ә-сурет) құрылымдық сұлбасына сәйкес КР1533ЛН8, КР1533ЛИ8, КР1533ЛИ10, КР1533ЛЛ4, КР1533ЛА21, КР1533ЛА22, КР1533ЛА24, КР1533ЛЕ10 микросұлбалары жатады.

Буферлі элементтердің жоғарғы жүктеме қабілеттілігімен ешқандай логикалық операцияларды орындамауы мүмкін (олар $Y=X$ логикалық операцияны орындайды, яғни

Х кірісіне қандай сигнал берілсе, У шығысында сол сигнал орындалады) және қосылған элементтердің санын ұлғайту үшін қойылады. Мұндай элементтер қайталағыш деп аталады. Мысал ретінде *KP1533ЛП16* микросұлбаны келтіруге болады (1.16-сурет).

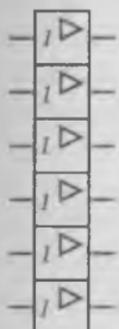
Кейбір жоғарғы жүктеме қабілеттегімен микросұлбалар ашық коллекторлы шығысты болуы мүмкін. Мысалы, микросұлбалардың құрылымдық сұлбалары: *KP1533ЛН1* (1.6, а-сурет), *KP1533ЛА3* (1.7, в-сурет), *KP1533ЛЕ1* (1.8, з-сурет), *KP1533ЛП16* (1.16-сурет) мына көрсетілген микросұлбаның құрылымдық сұлбаларына сөйкес – *ИМС KP1533ЛН10, KP1533ЛА23, KP1533ЛЕ11, KP1533ЛП17*.

2. Кейбір жұмыс режимінде сандық аппаратуралардың өзара әсерін болдырмау үшін сандық аппаратуралардың жеке түйіндерін өзара ажырату қажет. Мұндай элементтер басқа элементтерге қарағанда үш жағдайда болады: бірінші жағдайда шығыста логикалық 1 деңгейі орнатылады, екінші жағдайда логикалық 0 деңгейі орнатылады, үшінші жағдайда **Z-жағдайы** деп аталатын жоғарғы омды жағдай немесе жоғарғы импедансиалды жағдай элемент шығыстары ажыратылады, яғни қосылған сандық қондырғылар өшіріледі. Соңғы жағдайда элемент кедергісін шығыста өлшейтін болса, онда ол іс жүзінде өте үлкен болады. Сондықтан бұл жағдай **жоғарғы омды** деп аталады.

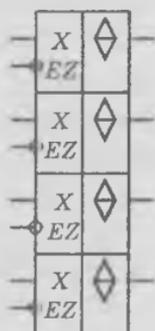
Мұндай *ИМС* – интегралды микросұлбаның шартты белгісі.

Мысал ретінде *KP1533ЛП8* (1.17-сурет) микросұлбаны келтіруге болады. Ол 4 буферлі қайталағышты құрайды. Олардың әрқайсысы *EZ* кірісті басқару жағдайынан тұрады (әр түрлі шарттардағы әріптер ағылшын терминдерінен алынған, сол себептен талдау барысында сол тараудың сөздігін қарау керек). *EZ* кірісіне логикалық 0 берілгенде элемент кәдімгі қайталағыш ретінде жұмыс істейді, ал кіріске логикалық 1 берілгенде, онда элемент **Z** жағдайына ауысады және оның шығысы ажыратылады (шығысы ажыратылған жағдайда **Z** немесе **Roff** деп белгіленеді). Кірісті басқару жағдайы кейбір уақытта шығыс бойынша рұқсат етілген деп аталып, **EO** түрінде белгіленеді.

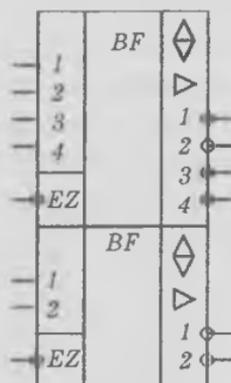
Кейбір жағдайда *EZ* кірісі жалпы бірнеше элементтерге арналады. Мысалы, *KP1533ЛН7* микросұлба (1.18-сурет) 4 және 2 элементтен тұратын екі топқа бөлінген, жоғарғы жүктеме қабілеттілігі және үш шығыс жағдайындағы алты буферлі *HE* элементін құрайды. Әрбір элемент тобы өздерінің *EZ* кірісті басқару жағдайынан тұрады. Кірісіне 1 сигналы берілгенде тиісті топтағы барлық элементтер *Z* жағдайына ауысады.



1.16-сурет



1.17-сурет



1.18-сурет

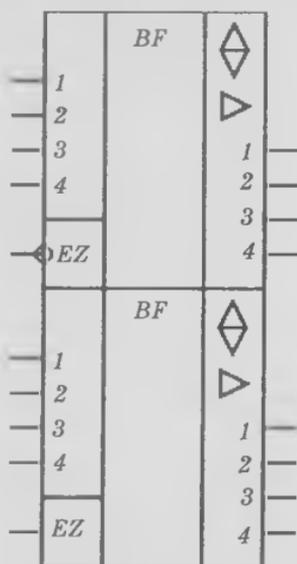
Жоғарғы жүктеме қабілеттілігі бар үш жағдайдағы қайталағыштар немесе *HE* элемент топтарынан құралған ұқсас микросұлбаларды шиналық қалыптастырғыш немесе магистральды қабылдап-бергіш деп атайды.

Ескерту: Функционалды қызметтері бойынша топтастырылған желі бөлігін шина деп атайды. Мысалы, барлық желіде берілетін ақпараттарды ақпаратты шина, ал басқару сигналдары берілетін желілерді басқару шинасы деп атайды, т.с.с. Ал олардың жиынтықтарын магистраль деп атайды.

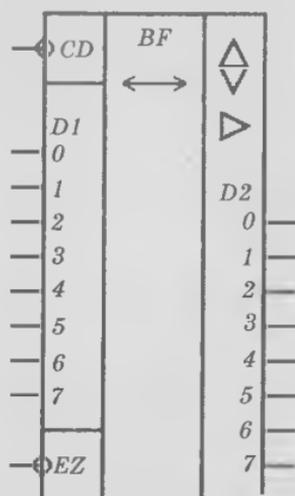
Мұндай *ИМС* таңбалануының үшінші бөлігіне *АП* әріптері қойылады, кейбір уақытта *ЛП* немесе *ЛН* деп таңбаланады (мысалы, қарастырып өткен микросұлба). Қалыптастырғыштарды графикалық кескін шарт ережесі бойынша *BF* әрпімен белгілейді (ағылшынша *buffer* – буфер). Олар көбіне микропроцессорлық жүйеде және ақпараттарды алмасуды ұйымдастыратын магистральды мәліметтерді өңдейтін жүйеде қолданылады.

Тағы бір шиналық қалыптастырғыш мысалын қарастырайық: *KP1533АП4* (1.19-сурет). Бұл ИМС екі төртразрядты магистральды бергішті құрайды. Олардың әрқайсысы жоғарғы тарамдалу коэффициентті, үш жағдайлы төрт буферлі қайталағыштан тұрады.

Кейбір қалыптастырғыштар ақпаратты екі бағытта беруі мүмкін. Мысалы, сегіз разрядты екі бағытты қабылдап-бергіш *KP1533АП6* (1.20-сурет) жоғарғы жүктемелі қабілетті үш жағдайлы 8 буферлі қайталағыштан және микропроцессордан құралады. Олардағы ақпаратты берудегі бағыттың өзгерілуі *CD* қосымша кірісінде 1 сигналын беру арқылы орындалады: $CD = 1$ болғанда ақпарат D_1 -ден D_2 -ге беріледі, ал $CD = 0$ болғанда керісінше.



1.19-сурет



1.20-сурет

Сөздік

өзара – взаимный – *mutual*

қарым-қатынасы, өзара әсері – взаимодействие, взаимное влияние – *mutual effect*

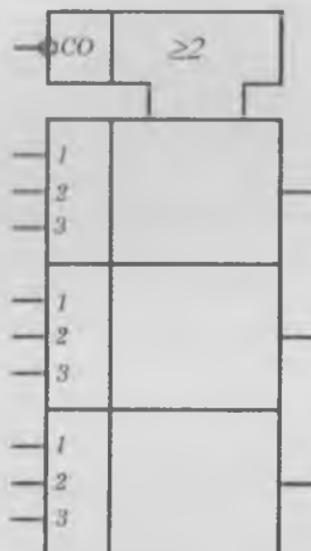
жоғарғы олды – высокоомный – *highohm*

мәлімет, хабар – данные, информация – *data*
мәліметті, хабарды өңдеу – обработка данных, ин-
формации – *data processing*
екі бағытты – двунаправленный – *two-forked*
таралу – разветвляться – *fork*
өлшем, өлшем бірлігі; өлшеу – мера, единица измере-
ния; мерить, измерять – *measure*
микروпроцессор (МП) – *microprocessor (MP)*
микروпроцессорлы жүйе (МПС) – микропроцессорная
система (МПС) – *microprocessor system (MPS)*
хабар алмасу – обмен информацией – *information*
interchange
өшіру, ажырату – отключить, разъединить – *disconnect*
беру – передавать – *transmit*
бергіш – передатчик – *transmitter*
қайталагыш – повторитель – *repeater*
қабылдап бергіш – приемопередатчик – *transceiver*
магистральды қабылдап бергіш – магистральный
приемопередатчик – *trunk transceiver*
разряд, хабар санын өлшеу бірлігі – разряд, единица
измерения количества информации – *bit*
n-разрядты – n-разрядный – *n-bit*
жағдай – состояние – *state, station*
шина – шина – *bus*
шиналы сигналды қалыптастырғыш – шинный фор-
мирователь сигналов – *bus signal conditioner*
басқару шинасы – шина управления – *control bus*
ақпаратты шина – информационная шина – *data bus*

1.10. Мажоритарлы элементтер

Мажоритарлы элементтің шығысында қалыптастыры-
латын сигнал оның көптеген кірістеріне берілетін сигналға
сәйкес.

Мысал ретінде *КР1533ЛПЗ (1.21-сурет)* микросұлбаны
қарастырайық.



1.21-сурет

Ол «2/3 үш мажоритар» элементті құрайды (яғни, үш кірістің екі кірісіндегі сигнал бірдей болса, шығыста сол сигнал қалыптасады). Олардың әрқайсысының жұмысы ақиқат кестесінде көрсетілген (1.3-кесте).

Интегралды микросұлба үш элементтің жұмысын басқару үшін ортақ CO кірісінен тұрады. Элемент дұрыс жұмыс істеуі үшін логикалық 0 деңгейі ұсталуы қажет. $CO = 1$ болғанда, шығыс сигналының мәні үшінші кіріс сигналымен анықталады.

1.3-кесте

кірістер			шығыс
1	2	3	
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Сөздік

мажоритарлы элемент – мажоритарный элемент – *majoriti element*

1.11. Деңгей түрлендіргіш

Аппаратураларда әр түрлі құрылымды микросұлбаны қолданғанда, олардың негізгі параметрлерін – сигнал деңгейі мен пайданылатын қуатын келістіру қажет.

Бұл мәселені логикалық сигналдардың деңгей түрлендіргіш деп аталатын арнайы *ИМС* шешеді.

Кез келген түрлендіргіш микросұлбалардың үшінші топ таңбалауындағы бірінші әрпі *П*, ал екінші әрпі нақты түрлендіргішті көрсетеді. *ИМС* деңгей түрлендіргішінің белгілену шарты – *ПУ*.

Мысал ретінде *K564ПУ9* микросұлбасын қарастырайық (*1.22-сурет*). Ол 8 сигналды *ТТЛ* (*ТТЛШ*) деңгейінен *МОП* деңгейіне және *МОП* деңгейінен *ТТЛ* (*ТТЛШ*) деңгейіне түрленуді бір уақытта орындай алады.

– *EZ* және *DEZ* кірістері жұмыс режимдерін басқаруға арналған.

– *DEZ* кірісіне 0 сигналы берілгенде, микросұлба кез келген сигналды *EZ* кірісіне берілгенінде де *МОП* сигнал деңгейін *ТТЛ* (*ТТЛШ*) деңгейіне түрлендіре алады.

– *EZ* және *DEZ* кірістеріне бір уақытта 1 сигналы берілгенде микросұлба *ТТЛ* (*ТТЛШ*) сигнал деңгейін *МОП* сигнал деңгейіне түрлендіреді;

– *EZ* кірісіне логикалық 0 деңгейі, ал *DEZ* кірісіне 1 берілсе, онда микросұлба *Z* жағдайына ауысады.

Ескеру қажет: Шығыстарында логикалық терістеу операциясының белгісі болғандықтан, шығыс сигналдары инверсияланады.

Сөздік

келісілген – согласование – *agreement*

түрлендіру – преобразовывать – *convert*

түрлендіргіш – преобразователь – *converter*

деңгей түрлендіргіш – преобразователь уровней – *level converter*

арнайы – специальный – *special*

Бақылау сұрақтары және тапсырмалар

Сұрақ белгісімен көрсетілген тапсырманы оқушыларға жеке нақты мазмұнды тапсырма ретінде беруі керек, ал тапсырма әр оқу орындарында әр түрлі болады, себебі оқытушылар оны өздерінде бар материалдық-техникалық базаға және жергілікті жағдайға сәйкес құрастыруы қажет. Оны оқушы үй тапсырмасы ретінде немесе тәжірибе сабағы ретінде мұғалімнің бақылауымен орындауы тиіс.

1. Логикалық 0 және логикалық 1 сигналдарының физикалық түсінігі.

2. Код дегеніміз не?

3. Логикалық айнымалы және логикалық функция туралы түсінік.

4. Логикалық элементтерден құрылған сандық қондырғы берілген:

– әрбір элементтің, орындайтын операциясының атын және символикалық жазылуын көрсету;

– статикалық режимдегі берілген кіріс сигналдарының мәндері бойынша сұлба жұмысына талдау жасау: барлық элементтердің кіріс және шығыстарындағы сигнал мәндерін көрсету;

– динамикалық режимдегі сұлба жұмысын зерттеу: барлық элементтердің кіріс сигналдарының берілген деңгей өзгерістерінің уақтылы диаграммасын құру.

5. Берілген микросұлбаның таңбалануын ашып оқу.

6. Сандық қондырғы микросұлбасы қандай құрылымда болады?

7. Логикалық элемент микросұлбалары қандай параметрлермен сипатталады? Негізгі параметр бойынша әр түрлі құрылымды сұлбаларды бағалау.

8. Ашық коллекторлы шығысты микросұлбаның ерекшелігі, қолданылу аймағы және графикалық кескіні.

9. Буферлі элементтің ерекшелігі, қолданылу аймағы және графикалық кескіні.

10. Қайталағыштар, шиналы қалыптастырғыштың қызметі және қолданылу аймағы.

11. Деңгей түрлендіргішінің қызметі және оның графикалық кескіні.

2-ТАРАУ. САНДЫҚ ҚОНДЫРҒЫЛАР

Екінші бөлім мазмұнының мақсаты оқушылардың логикалық элементтер мен олардың талдауларын (дұрыстығын тексеру), сандық қондырғы синтездеу негіздерін (сұлбаны құру мен құрылымын талдау) оқып-үйренуі болып табылады.

2.1. Логикалық функция

Мысалы, СК жұмысын анықтайтын үш кіріс X_1, X_2, X_3 және бір шығыс Y_1 (2.1-кесте) ақиқат кестесінде берілген.

Мақсаты: кестеде көрсетілген көрсеткіштердің жұмыс істеуі үшін логикалық элементтердің көмегімен сұлба құру қажет.

Бірінші кезең бойынша шығыс логикалық функция (шығыс сигналының мәні) Y_1 -дің логикалық айнымалы X_1, X_2, X_3 (кіріс сигналдарының мәндері) тәуелділігін *И*, *ИЛИ*, *НЕ* (логикалық көбейту, қосу және кері операцияларды орындау) арқылы жазу. Мұндай жазу екі форматта орындалады:

1. **СДНФ** (совершенная дизъюнктивная нормальная форма – жетілген дизъюнктивті қарапайым түрі) логикалық қосу операцияларының жиынтығынан тұратын бірнеше (многочленов – минтермов) көпмүшелілігін көрсетеді, сол себептен дизъюнкция формасы деп аталады. Ол Y функциясының мәні үшін 1-ге тең, оның саны көпмүше санын анықтайды. Әрбір көпмүше барлық айнымалылардың логикалық көбейтуін көрсетеді (қазіргі жағдайда үш айнымалыны – X_1, X_2, X_3), сонымен қатар кез келген айнымалының нөлдік мәнінің инверсиясы алынады.

Берілген логикалық Y_1 функциясының **СДНФ** мәнін жазамыз:

$$y_1 = X_1 \cdot X_2 \cdot X_3 \vee \bar{X}_1 \cdot X_2 \cdot X_3 \vee X_1 \cdot X_2 \cdot \bar{X}_3 \vee X_1 \cdot \bar{X}_2 \cdot X_3$$

X_1	X_2	X_3	Y_1
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Тағы да 2.2-кестеде берілген Y_2 және Y_3 логикалық функцияларға СДНФ құру үшін екі мысал келтіреміз.

X_1	X_2	X_3	Y_2	Y_3
0	0	0	1	1
0	0	1	0	0
0	1	0	1	1
0	1	1	0	1
1	0	0	0	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	0

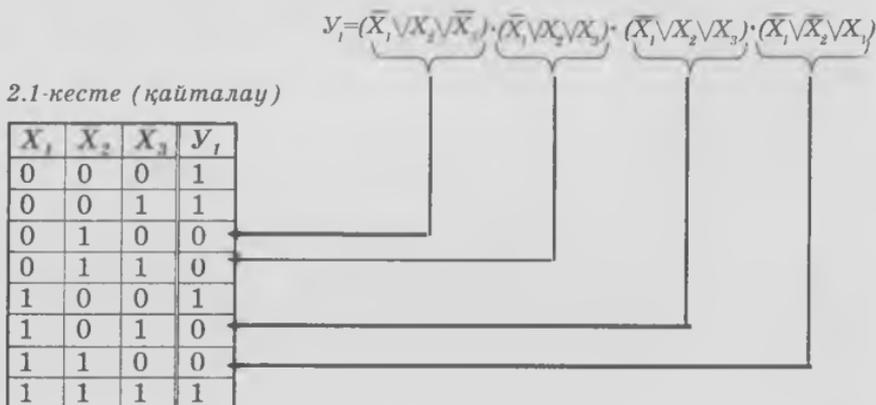
$$Y_2 = \bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee X_1 X_2 X_3$$

$$Y_3 = \bar{X}_1 \bar{X}_2 \bar{X}_3 \vee \bar{X}_1 X_2 \bar{X}_3 \vee \bar{X}_1 X_2 X_3 \vee \\ \vee \bar{X}_1 \bar{X}_2 X_3 \vee X_1 \bar{X}_2 X_3$$

2. СКНФ (совершенная конъюнктивная нормальная форма – жетілген конъюнктивті қарапайым түрі) логикалық көбейту операцияларының жиынтығынан тұратын бірнеше (многочленов) көпмүшені көрсетеді, сол себептен конъюнкция формасы деп аталады. Ол Y функциясының мәні үшін

0-ге тең, олардың саны көпмүшенің санын анықтайды. Әрбір көпмүше барлық айнымалылардың логикалық қосуларын көрсетеді (қазіргі жағдайда үш айнымалыны – X_1, X_2, X_3), сонымен қатар кез келген айнымалының $X=1$ мәнінің инверсиясы алынады.

2.1-кестеде берілген логикалық Y_1 функциясының СКНФ мәнін жазамыз:



Тағы да 2.2-кестеде берілген Y_2 және Y_3 логикалық функцияларға СКНФ құру үшін екі мысал келтіреміз.

$$Y_2 = (X_1 \vee X_2 \vee X_3) \cdot (X_1 \vee X_2 \vee X_3)$$

$$Y_3 = (X_1 \vee X_2 \vee X_3) \cdot (X_1 \vee X_2 \vee X_3) \cdot (X_1 \vee X_2 \vee X_3)$$

Сөздік

кіріс – вход – *input*

кіріс сигнал 1, кірістегі бірлік сигналы – входной сигнал 1 – *one input*

кіріс сигнал 0, кірістегі нөлдік сигналы – входной сигнал 0 – *zero input*

шығыс – выход – *output*

шығыс сигнал 1, шығыстағы бірлік сигналы – выходной сигнал 1 – *one output*

шығыс сигнал 0, шығыстағы нөлдік сигналы – выходной сигнал 0 – *zero output*

көпмүше – многочлен – *multinomial, minterm*

дұрыстығы – правильность – *accuracy*

дұрыстықты бақылау – контроль правильности – *control accuracy*

жетілген конъюнктивті қарапайым түрі – СКНФ совершенная дизъюнктивная нормальная форма – *PCNF (perfect disjunctive normal form)*

жетілген дизъюнктивті қарапайым түрі – СДНФ совершенная конъюнктивная нормальная форма – *PDNF (perfect conjunctive normal form)*

кезең, фаза, стадия – этап, фаза, стадия – *stage*

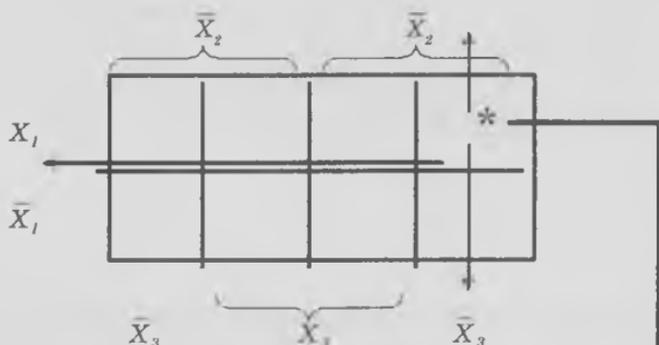
2.2. Вейч әдісімен логикалық функцияны минимизациялау

Кез келген жетілген қарапайым түрі (СДНФ немесе СКНФ) өте үлкен логикалық операциялар санын құрайды, сол себептен СКНФ немесе СДНФ бойынша СҚ сұлбалық құрылуы үшін тек тиісті орындалатын логикалық операциялар алынады. Операция саны аз болуы үшін (СҚ сұлбасында да логикалық элемент саны аз болуы үшін) СДНФ немесе СКНФ түрлері логикалық мәндерді қысқартуға болады. Жетілген қарапайым форманы қысқарту процесі СКНФ немесе СДНФ – минимизация деп аталады (латынша – *minimum*). Минимизацияның бірнеше әдісі бар, соның ішінде ең көп қолданылатыны – Вейч (Карно) әдісі. Оның бір кемшілігі – 5 айнымалыдан көп логикалық мәндерді минимизациялаудың қиындығында, бірақ мұндай жағдай өте аз кездеседі.

Бұл әдістің маңызы Вейч картасы деп аталатын кестелерді (клеткаларға бөлінген тікбұрыш) құрайды (Карно картасының Вейч картасынан өзгешелігі бар, бірақ мағынасы бір). Картадағы клетка саны терілген айнымалы санымен (кіріс сигналдарының комбинация сандарымен) анықталады $N = 2^n$, мұндағы n – айнымалы саны; әрбір клеткаға кәдімгі координаттық жүйе бойынша өзінің терілген айнымалысы сәйкес келеді.

Ең жиі кездесетін екі жағдайды қарастырамыз:

1. $n = 3$ кірісті СҚ үшін айнымалы жиынтығының максимал саны (2.1 және 2.2-кестелер) сегізге тең, $N = 2^3 = 8$, сондықтан Вейч картасы да 8 клеткалы болады (2.1-сурет):



2.1-сурет

Клеткадағы «*» шартына тиісті айнымалы былай жазылады:

$$\bar{X}_1 \bar{X}_2 X_3$$

Сол сияқты картаның басқа клеткаларындағы айнымалылар да осындай болып жазылады.

2. $n = 4$ кірісті СҚ үшін айнымалы жиынтығының максимал саны он алтыға тең, $N = 2^4 = 16$, сондықтан Вейч картасы да 16 клеткалы болады (2.2-сурет):

Клеткадағы «*» шартына тиісті айнымалы былай жазылады (2.2-сурет):

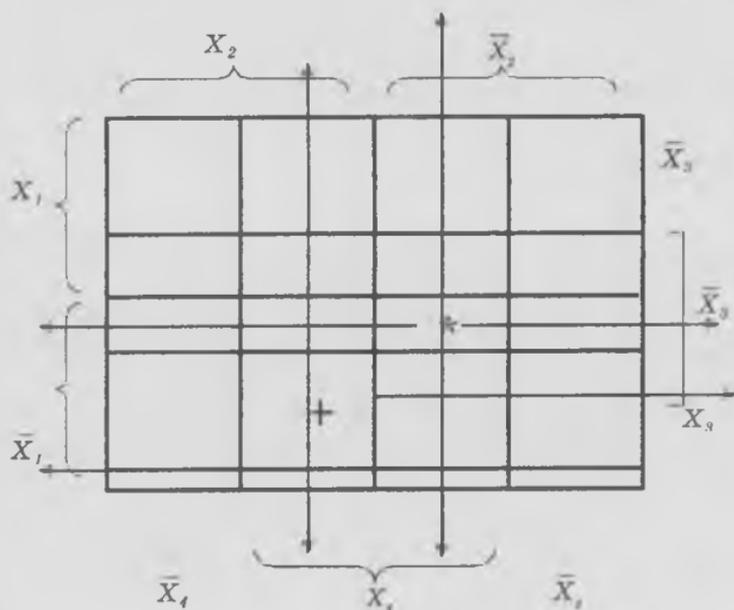
$$\bar{X}_1 \bar{X}_2 X_3 X_4$$

Клеткадағы «+» шартына тиісті айнымалы былай жазылады (2.2-сурет):

$$\bar{X}_1 X_2 \bar{X}_3 X_4$$

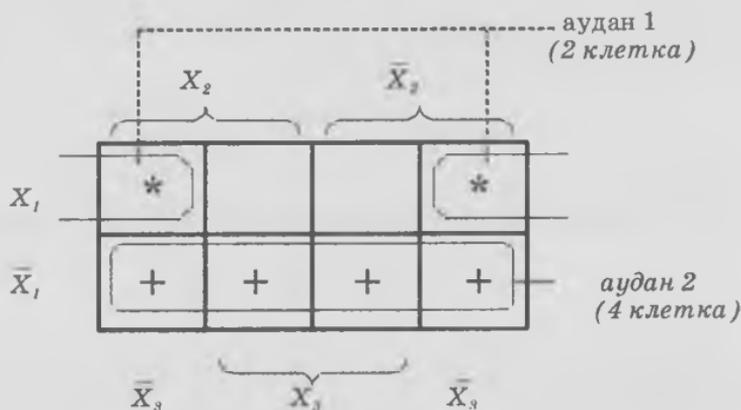
Әр түрлі Вейч картасының негізгі ерекшелігі картаның көрші клеткаларын топтастыру болады. Топтастырылған об-

лыс төрт бұрышты және 2^N (2, 4, 8, 16) клетканы құрайды. Көрші қабырғаларды біріктіріп, картаны цилиндрге айналдыруға болады; мысалы 2.3-суретте 1 облыс және 2.4-суретте 3 аудан көрсетілген. Бос клеткаларды қосуға болмайды.



2.2-сурет

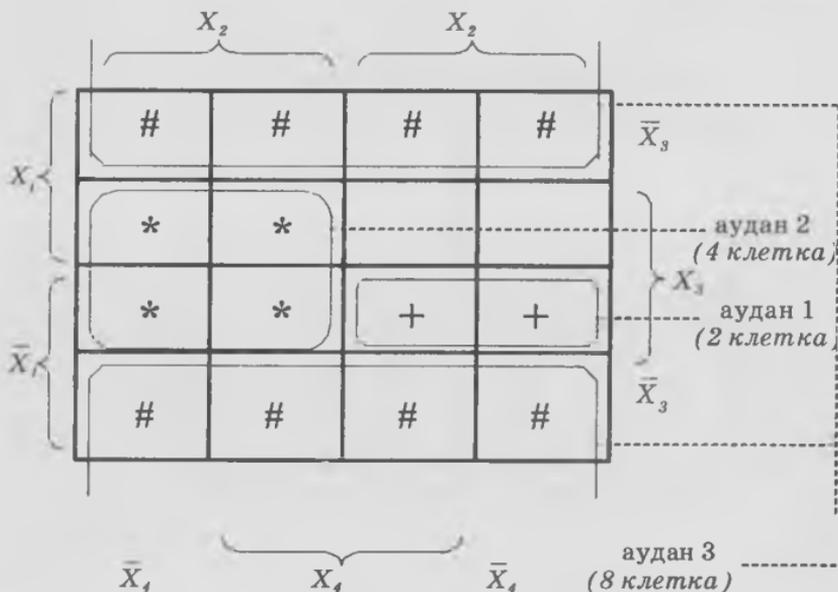
Клеткаларды топтастыруды қарастырамыз. 1.8 клеткалы Вейч картасы (2.3-сурет).



2.3-сурет

2.16 клеткалы Вейч картасы (2.4-сурет).

Топтастырылған әрбір ауданда «қосылу» операциясы орындалады, нәтижесінде барлық топтастырылған клеткада орналасқан айнымалысы бар бір көпмәнді қалады.



2.4-сурет

X_1 және X_1 , X_2 және X_2 , X_3 және X_3 , X_4 және X_4 айнымалы түрлері «қысқартылады». Мұны келесі мысалда келтіруге болады: 1 ауданға кіретін екі клеткадағы екі СДНФ көпмүшені қарастырайық (СКНФ формуласы да дәл осылай орындалады) (2.3-сурет).

$$X_1 \cdot X_2 \cdot X_3 \vee X_1 \cdot X_2 \cdot X_3;$$

Бірдей мәнді айнымалыларды жақша сыртына шығарамыз:

$$X_1 \cdot X_3 \cdot (X_2 \vee X_2);$$

Жақша ішіндегі X_2 кез келген мәні (0 немесе 1) 1 болады, сонда:

$$X_1 \cdot X_3 \cdot 1 = X_1 \cdot X_3.$$

Сонымен, 1 аудандағы екі клетканың «қосылу» нәтижесінде $X_1 X_3$ шығады (2.3-сурет).

2 аудандағы 4 клетканың «қосылу» нәтижесінде не шығатынын көрейік (2.3-сурет). Бұл үшін төрт клеткаға тиісті көпмәндінің формуласын жазайық:

$$\left. \begin{array}{l} \bar{X}_1 X_2 \bar{X}_3 \\ \bar{X}_1 X_2 X_3 \\ \bar{X}_1 \bar{X}_2 X_3 \\ \bar{X}_1 \bar{X}_2 \bar{X}_3 \end{array} \right\} = \bar{X}_1$$

Бұл жерде X_2 және \bar{X}_2 , X_3 және \bar{X}_3 қысқартылады.

«Қосылу» нәтижесінде айнымалы \bar{X}_1 шығады.

Вейч картасының клеткаларына «қосылу» мысалын (2.4-сурет) келтірейік:

1 аудан 1, 2 клетканы топтастырамыз:

$$\left. \begin{array}{l} \bar{X}_1 \bar{X}_2 X_3 X_4 \\ \bar{X}_1 \bar{X}_2 X_3 \bar{X}_4 \end{array} \right\} = \bar{X}_1 \bar{X}_2 X_3 (X_4 \text{ және } \bar{X}_4 \text{ қысқартылады}).$$

2 аудан 2, 4 клетканы топтастырамыз:

$$\left. \begin{array}{l} X_1 X_2 X_3 \bar{X}_4 \\ X_1 X_2 X_3 X_4 \\ \bar{X}_1 X_2 X_3 \bar{X}_4 \\ \bar{X}_1 X_2 X_3 X_4 \end{array} \right\} = X_2 X_3 (X_1 \text{ және } \bar{X}_1, X_4 \text{ және } \bar{X}_4 \text{ қысқартылады}).$$

3 аудан 3, 8 клетканы топтастырамыз:

$$\left. \begin{array}{l} X_1 X_2 \bar{X}_3 \bar{X}_4 \\ X_1 X_2 \bar{X}_3 X_4 \\ X_1 \bar{X}_2 \bar{X}_3 X_4 \\ X_1 \bar{X}_2 \bar{X}_3 \bar{X}_4 \\ \bar{X}_1 X_2 \bar{X}_3 \bar{X}_4 \\ \bar{X}_1 X_2 \bar{X}_3 X_4 \\ \bar{X}_1 \bar{X}_2 \bar{X}_3 X_4 \\ \bar{X}_1 \bar{X}_2 \bar{X}_3 \bar{X}_4 \end{array} \right\} = \bar{X}_3 (X_1 \text{ және } \bar{X}_1, X_2 \text{ және } \bar{X}_2, X_4 \text{ және } \bar{X}_4 \text{ қысқартылады}).$$

Әртүрлі картаның барлық клеткаларын топтастырғанда барлық айнымалылар қысқартылады, ал «қосылу» қорытындысында 1 шығады.

Алынған қорытындыларды салыстырғанда мынандай шешімге келеміз: *клеткалар көп біріккен сайын «қосылу» нәтижесі оңай болады*, яғни қорытынды логикалық мән аз операцияны құрайды және СК сұлбасында логикалық элементтер саны да аз болады.

Минимизациялау тәртібі:

1. Тиісті клеткалар саны бар Вейч картасы сызылады.

2. СДНФ (немесе СКНФ) мүшелеріне сәйкес карталар «1» деп белгіленеді.

3. «1» деп белгіленген клеткалар жабық аудандарға бірігеді. Біріккен клеткалар саны максималды, ал біріккен аудандар аз болуы керек.

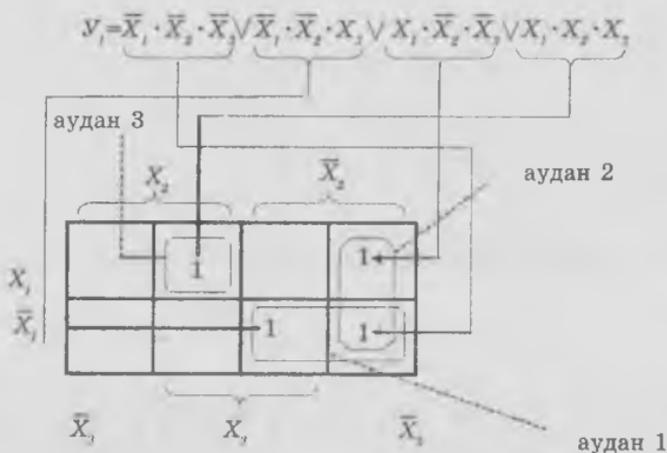
Ескерту: кез келген «1» бар клетка бір немесе бірнеше біріккен аудандарға енуі мүмкін.

4. Әрбір ауданда «қосылу» операциясы орындалады, қорытындысында көпмүшенің *минималды* формасы МДНФ немесе МКНФ жазылады.

Бірнеше минимизациялау мысалдарын қарастырайық:

1-мысал. СДНФ (2.1-тақырыпты қараңыз):

Аудан 1:



Аудан 1:

$$\left. \begin{array}{l} \bar{X}_1 \cdot \bar{X}_2 \cdot X_3 \\ \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \end{array} \right\} \bar{X}_1 \cdot \bar{X}_2 \text{ (} X_3 \text{ және } \bar{X}_3 \text{ қысқартылады).}$$

Аудан 2:

$$\left. \begin{array}{l} X_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \\ \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \end{array} \right\} \bar{X}_2 \cdot \bar{X}_3 \text{ (} X_1 \text{ және } \bar{X}_1 \text{ қысқартылады).}$$

Аудан 3: Бұл клетка жалғыз өзі қалады. Ол «1» бар клетканың ешқайсысымен бірікпейді. Сол себептен ол клеткаға тиісті көпмүше $X_1 \cdot X_2 \cdot X_3$ қысқартылмайды және дизъюнктивті қарапайым формаға (МДНФ) өзгеріссіз енеді.

Қорытындысында МДНФ жазылады:

$$Y_1 = \bar{X}_1 \cdot \bar{X}_2 \vee \bar{X}_2 \cdot \bar{X}_3 \vee X_1 \cdot X_2 \cdot X_3$$

2-мысал. СДНФ (2.1-тақырыпты қараңыз):

$$Y_2 = \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \vee \bar{X}_1 \cdot X_2 \cdot \bar{X}_3 \vee X_1 \cdot X_2 \cdot X_3;$$

	X_2		\bar{X}_2	
X_1		1		
\bar{X}_1	1			1
	\bar{X}_3	X_3		\bar{X}_3

МДНФ:

$$Y_2 = \bar{X}_1 \cdot \bar{X}_3 \vee X_1 \cdot X_2 \cdot X_3$$

3-мысал. СДНФ (2.1-тақырыпты қараңыз):

$$Y_3 = \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \vee \bar{X}_1 \cdot X_2 \cdot \bar{X}_3 \vee \bar{X}_1 \cdot X_2 \cdot X_3 \vee X_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \vee X_1 \cdot X_2 \cdot \bar{X}_3;$$

	X_2		\bar{X}_2	
X_1	1			1
\bar{X}_1	1	1		1
	\bar{X}_3	X_3		\bar{X}_3

МДНФ:

$$Y_3 = X_3 \vee X_1 \cdot X_2$$

Дәл сол сияқты СКНФ түрінде де логикалық функцияларды минимизациялау орындалады. Мысалдарды қарастырайық:

4-мысал. СКНФ (2.1-тақырыпты қараңыз):

$$Y_1 = (X_1 \vee \bar{X}_2 \vee X_3) \cdot (X_1 \vee \bar{X}_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee \bar{X}_2 \vee X_3)$$

	X_2		\bar{X}_2	
X_1			1	1
\bar{X}_1	1		1	
	\bar{X}_3	X_3		\bar{X}_3

МКНФ:

$$Y_1 = (X_1 \vee \bar{X}_2) \cdot (\bar{X}_2 \vee X_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3)$$

5-мысал. СКНФ (2.1-тақырыпты қараңыз):

$$Y_2 = (X_1 \vee X_2 \vee \bar{X}_3) \cdot (X_1 \vee \bar{X}_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee X_2 \vee X_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee \bar{X}_2 \vee \bar{X}_3)$$

	X_2		\bar{X}_2	
X_1	1			1
\bar{X}_1	1	1	1	
	\bar{X}_3	X_3		\bar{X}_3

МКНФ:

$$Y_2 = (X_1 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee X_3) \cdot (\bar{X}_1 \vee X_2)$$

6-мысал. СКНФ (2.1-тақырыпты қараңыз):

$$Y_3 = (X_1 \vee X_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee \bar{X}_2 \vee X_3)$$

	X_2		\bar{X}_2	
X_1	1			
\bar{X}_1	1			1
	\bar{X}_3	X_3		\bar{X}_3

МКНФ:

$$Y_3 = (X_2 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee \bar{X}_3)$$

Сөздік

мән – выражение – *expression*

логикалық мән – логическое выражение – *logic expression*

карта – карта – *map*

Карно картасы – карта Карно – *Karnaugh map*

Карта сызу – чертит карту – *to make a map*

клетка, квадрат, тікбұрыш – клетка, квадрат, прямо-
угольник – *square*

Карно әдісі – метод Карно – *Karnaugh method*

Вейч әдісі – метод Вейча – *Veitch method*

минимизация – минимизация – *minimization*

комплект, топ (жинау) – комплект, набор – *set*

айнымалылар тобы – набор переменных – *variable set*

зона, аудан – область, район, зона – *area*

біріккен аудан – область объединения – *unification area*

қолмен (машинаның көмегінсіз) – ручной (без помо-
щи машин) – *manual*

оралу – свернуть(ся) – *roll (itself) into*

жабысу – слипание – *conglutination*

жақша (дөңгелек жақша) – скобки (круглые скобки) –
parentheses

жақшаның сыртына шығару – выносить за скобки –
take out of context

қысқарту – (дробь), сокращать – *cancel*

сұлбалық – схемный – *diagrammatic*

цилиндр – цилиндр – *cylinder*

2.3. И, ИЛИ, НЕ базисіндегі СҚ сұлбалар

Сұлбаларды құру кезіндегі операцияның орындалу тәртібі қарапайым элементарлы ережесімен келісілген логикалық мазмұны мен алгебралық логиканы ескеру қажет.

МДНФ бойынша СҚ сұлбаларын құру операциялары келесі тәртіппен орындалады:

1. Бірінші *НЕ* элементі тұруы керек, яғни *X* кіріс сигналын логикалық терістеу.

2. Логикалық көбейту (*И* элементі).

3. Логикалық қосу (*ИЛИ* элементі).

1-мысал. *МДНФ* (2.2- тақырыптағы 1-мысалды қараңыз):

$$Y_1 = \overline{X_1} \cdot \overline{X_2} \vee \overline{X_1} \cdot \overline{X_3} \vee \overline{X_1} \cdot X_2 \cdot X_3$$

Терістеу қайталанады

Осы логикалық мәннің операция санын анықтаймыз (және тиісті логикалық элемент санын):

1. X_1 , X_2 және X_3 үш айнымалының теріс логикалық операциясын орындауда 3 *НЕ* элементі қажет.

2. Бірінші көбейтуді орындауда ($\overline{X_1} \cdot \overline{X_2}$) бір *2И* элементі қажет, өйткені бұл операцияда екі сигнал қатысады: X_1 және X_2 .

3. Екінші көбейтуді орындағанда да ($\overline{X_1} \cdot \overline{X_3}$) бір *2И* элементі қажет.

4. Үшінші көпмүшеде ($\overline{X_1} \cdot X_2 \cdot X_3$) үш сигналдың көбейтіндісі орындалады. Сол себептен бұл жерде бір *3И* элементі қажет.

Сонымен, көбейту операциясын орындауда екі *2И* элементін және бір *3И* элементін қолданамыз.

5. Үш көпмүшенің логикалық қосу операциясы ($X_1 \cdot X_2$; $X_2 \cdot X_3$ және $X_1 \cdot X_2 \cdot X_3$) бір *3ИЛИ* элементін қолдануды талап етеді. *КР1533* сериялы және басқа микросұлбаларда *3ИЛИ* элементі қолданылмайды, сондықтан тиісті қосуды орындау үшін екі *2ИЛИ* элементі қажет.

МДНФ түрінде жазуда бірінші *НЕ* логикалық теріс, сонан соң *И* логикалық көбейту, соңында *ИЛИ* логикалық қосу операциялары орындалады.

Біздің мысалға тиісті микросұлбаны таңдаймыз:

1. Алты *НЕ* элементі бар бір *КР1533ЛН1* микросұлба (1.6, а-сурет). Бізге үш *НЕ* элементі қажет, микросұлбаның қалған 3 элементі қолданылмайды.

2. Төрт *2И* элементі бар (бұл жерде екі элемент артық) бір *КР1533ЛИ1* (1.6, ә-суретті қараңыз) және үш *3И* элементі бар (бұл жерде 2 элемент қолданылмайды) бір *КР1533ЛИ3* (1.6, б-суретті қараңыз) микросұлбалар.

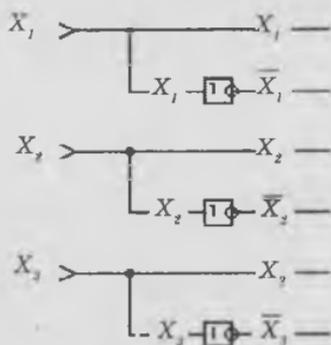
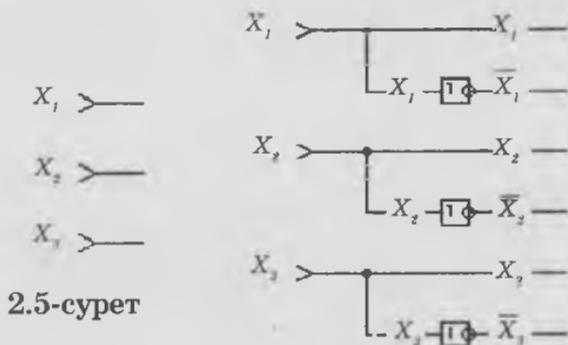
3. Төрт *2ИЛИ* элементі бар (бұл жерде 2 элемент артық) бір *KP1533ЛЛ1* (1.7, а-суретті қараңыз) микросұлба *И*, *ИЛИ*, *НЕ* базистік *СҚ* сұлбасын құрамыз («базис *И*, *ИЛИ*, *НЕ*» термині осы сұлбада тек *И*, *ИЛИ*, *НЕ* элементтерінің қолданылатынын түсіндіреді). Операция басында айтылғандай, тәртіппен орындалады: бірінші *НЕ*, содан соң *И*, соңында *ИЛИ*.

а) X_1, X_2 және X_3 (2.5-сурет) кіріс сызылады.

ә) *МДНФ* түріне қарасақ, *НЕ* операциясы үш айнымалыда да орындалады, өйткені бұл мәнде X_1, X_2 және X_3 шамалары бар. Сол себептен барлық үш кіріске де *НЕ* элементін қоямыз (2.6-сурет).

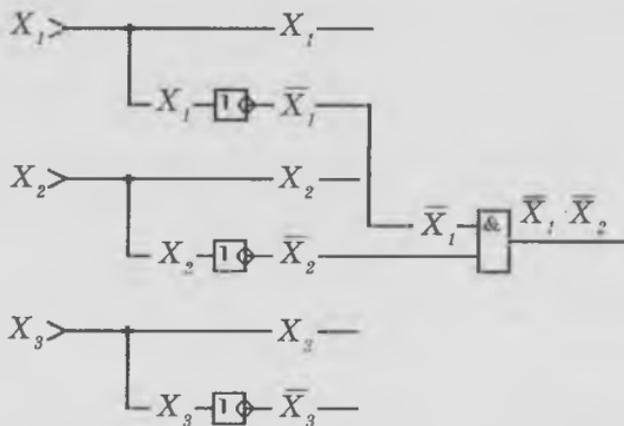
Элемент кірістерін X_1, X_2 және X_3 , кіріс сұлбаларына қосамыз, ал шығыстарында кіріс сигналдарының инверсиясы \bar{X}_1, \bar{X}_2 және \bar{X}_3 қалыптасады.

МДНФ құрғанда тағы бір нәрсені ескеру қажет: Барлық сигналдардың инверсиясымен X_1, X_2 және X_3 қатар, олардың тура мәндері керек. Сол себептен сұлбаға тура сымдар сызылуы қажет.



б) Енді логикалық көбейту операциясын орындаймыз.

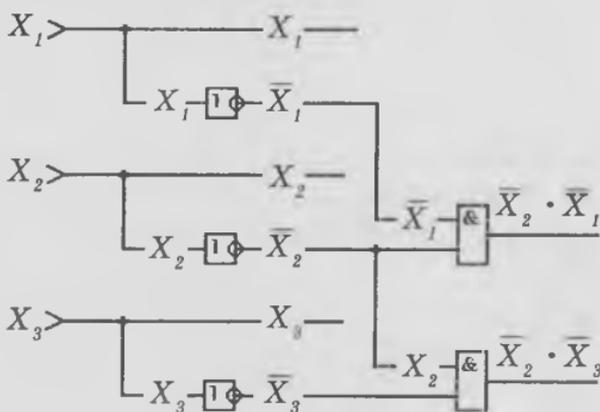
$X_1 \cdot X_2$ операциясынан бастаймыз (*МДНФ* қара). *2И* элементін сызамыз, оның бір кірісіне X_1 беріледі, ал екінші кірісіне X_2 беріледі. Шығысында $X_1 \cdot X_2$ көбейтудің шешімін аламыз (2.7-сурет).



2.7-сурет

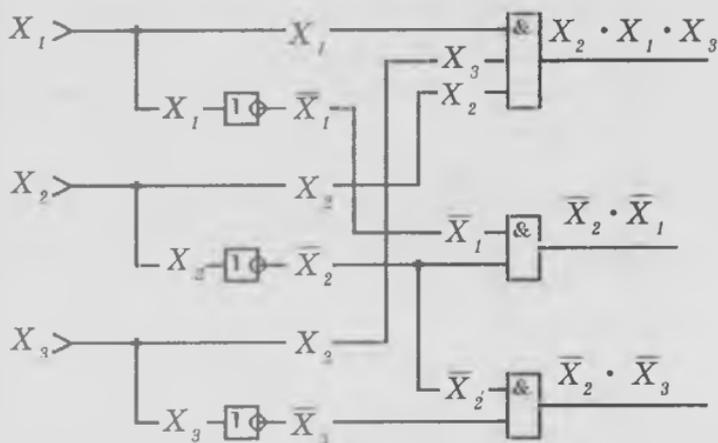
в) $X_2 \cdot X_3$ келесі көбейту операциясын (МДНФ қараңыз) орындайық.

Тағы бір 2И элементін сызамыз; бір кірісіне X_2 , ал екінші кірісіне X_3 ; шығысында $X_2 \cdot X_3$ шешімін аламыз. Енді сұлба мына түрде болады (2.8-сурет).



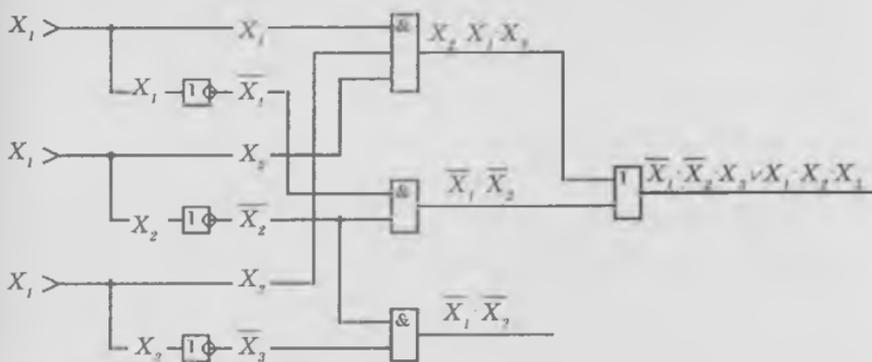
2.8-сурет

г) Келесі көбейту операциясын қарастырайық: $\bar{X}_2 \cdot \bar{X}_3$ (МДНФ қараңыз). Тағы бір 2И элементін сызайық; бір кірісіне \bar{X}_2 , ал екіншісіне \bar{X}_3 берейік; сонда шығысында $\bar{X}_2 \cdot \bar{X}_3$ көбейтіндісін аламыз. Сұлба 2.9-суреттегідей болады.



2.9-сурет

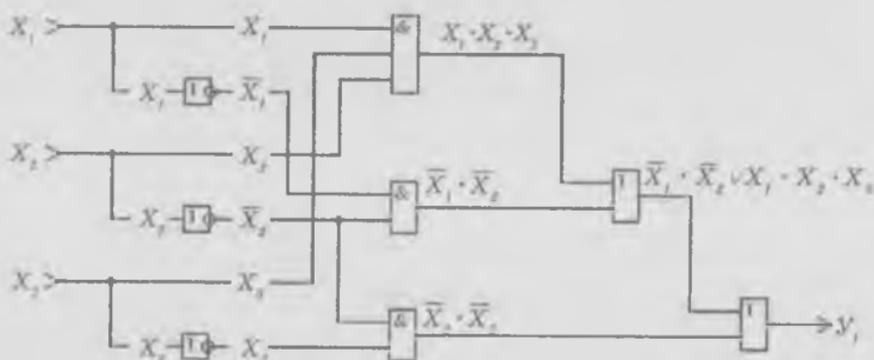
МДНФ соңғы көпмүшесінде ($X_1 \cdot X_2 \cdot X_3$) үш сигналдың көбейту операциясын орындаймыз. Ол үшін ЗИ элементін сызамыз. Оның бір кірісіне X_1 , екінші кірісіне X_2 және үшінші кірісіне X_3 беріледі. Шығысында $X_1 \cdot X_2 \cdot X_3$ шешімін аламыз. Сонда сұлба мына түрде болады (2.10-сурет).



2.10-сурет

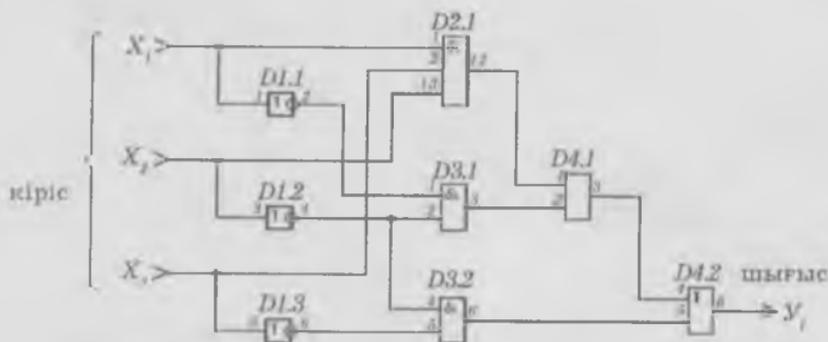
Алынған көпмүшелердің: $\bar{X}_1 \cdot \bar{X}_2$, $\bar{X}_2 \cdot \bar{X}_3$ және $X_1 \cdot X_2 \cdot X_3$ логикалық қосу операциясын екі ЗИЛИ элемент көмегімен көрсетейік. Қосылғыштардың орны ауысқанымен, қосынды өзгермейді, сол себептен операцияны қандай кезекпен орындасақ та бәрібір. $\bar{X}_1 \cdot \bar{X}_2$ және $X_1 \cdot X_2 \cdot X_3$

көпмүшенің логикалық қосындысынан бастайық. **2ИЛИ** элементін сызамыз; оның бір кірісіне $\bar{X}_1 \cdot \bar{X}_2$, екіншісіне $X_1 \cdot X_2 \cdot X_3$ береміз; шығысында келесі қосындыны аламыз: $\bar{X}_1 \cdot \bar{X}_2 \vee X_1 \cdot X_2 \cdot X_3$. Сонда сұлба 2.11-суреттегідей болады.



2.11-сурет

г) $(\bar{X}_1 \cdot \bar{X}_2 \vee X_1 \cdot X_2 \cdot X_3)$ мәніне $\bar{X}_2 \cdot \bar{X}_3$ көпмүшені қосамыз. Соңғы **2ИЛИ** элементін сызамыз; оның бір кірісіне $(\bar{X}_1 \cdot \bar{X}_2 \vee X_1 \cdot X_2 \cdot X_3)$, ал екіншісіне $\bar{X}_2 \cdot \bar{X}_3$ береміз; шығысында (ол соңғы болғандықтан) шығыс Y_1 функциясының мәнін аламыз. Сонда сұлба мына 2.12-суреттегідей болады.



2.12-сурет

Қосымша жазуларды алып тастаймыз, кірістер мен шығыстарды көрсетеміз, сұлбадағы барлық элементтерді

нөмірленуіне сәйкес позициялық шарттарын қоямыз.

Тиісті нөмірге байланысты микросұлбаларды D өрпімен белгілейміз, мысалы, $D1, D2, D3$, т.с.с. Егер сұлбада екі түрлі микросұлба болса, позициялық шарттарға екінші өрпі қосуға болады: A – аналогты микросұлба (DA), D – сандық микросұлба (DD). Бізде тек сандық микросұлба болғандықтан, екінші өрпі қойылмайды. Микросұлба және басқа элементтер сұлбаның сол жағынан және жоғарыдан төменге қарай «бағаншамен» нөмірленеді.

Біздің мысалымызда бірінші бағаншада $KP1533ЛН1$ микросұлбаның HE элементі орналасқан, сол себептен $D1$ шартымен белгіленеді. $ИМС$ -ның қалған басқа элементтерін белгілейтін мынадай шарттар бар: Егер микросұлба бірнеше элементтен тұрса, онда олар нүкте арқылы екі рет нөмірленеді. Бірінші сан микросұлбаның нөмірін, ал екінші сан микросұлбадағы элемент нөмірін анықтайды. Біздің мысалымыздағы $KP1533ЛН1$ – микросұлбаның бірінші элементі HE (біз оны $D1$ шартымен белгіледік), сол себептен оны $D1.1$, екінші элементті $D1.2$, үшінші элементті $D1.3$ деп белгілейміз.

Екінші қатарда $KP1533ЛИЗ$ микросұлбаның $ЗИ$ элементі бірінші тұр, сол себептен оны $D2$ деп белгілейміз. Көрсетілген микросұлбада тағы бір $ЗИ$ элементі бар, сол себептен оны біз $D2.1$ деп белгілейміз.

Осы қатарда $KP1533ЛИ1$ микросұлбаның екі $ЗИ$ элементі бар, оларды біз $D3.1$ және $D3.2$ деп белгілейміз.

Сұлбаның ең соңында $KP1533ЛЛ1$ микросұлбаның екі $ЗИЛИ$ элементі орналасқан, оларды біз $D4.1$ и $D4.2$ деп белгілейміз.

Сонымен қатар, микросұлба корпусындағы сұлбаның барлық элементінің шығыстарын нөмірлеу керек (1.5-тақырыпты және 1-қосымшаны қараңыз).

Соңында шешуші ең соңғы сұлбаны аламыз (2.12 -сурет).

Ескерту:

– сызбаны (чертеж) шимайламау үшін микросұлба корпусындағы шығыс нөмірін жазбаймыз.

– оқушылардың сұлба құрылысын түсінуі үшін қосымша жазуларды қалдырамыз.

– кейбір сызбадағы ТЭЛ (типті элементтерді алмастырғыш) пен жеке платалардың кіріс және шығыстары басқаша белгіленеді. Оларды курстық жобалауда қарастырамыз.

Кез келген сұлбадағы қолданылатын элементтер жайлы түсініктер «Элементтер түрлері (перечень)» кестесі түрінде беріледі (2.3-кесте). Көрсетілген кесте стандарт бойынша сұлбаның соңында немесе сұлбадан соң беріледі.

Кестеге ескерту:

1. Тақырып аты стандарт бойынша беріледі және 2.3-кестеде көрсетілгендей қысқартылады.

2. Кесте өлшемі де стандарт бойынша беріледі:

– қатар ені солдан оңға қарай алынады: 20 (позиция шарты), 110 (аты), 10 (саны), 45 (ескерту) мм;

– қатардағы тақырыптың бойы (ұзындығы) – 15 мм;

– қалған қатар бойы (ұзындығы) – 8 мм аспауы керек.

– «Ескерту» қатарында, осы сұлбада қолданылмайтын микросұлбаның саны көрсетіледі.

Бір статикалық режиміндегі СҚ жұмысына талдау жасаймыз (2.13-сурет). Кіріске сандық сигнал беріледі, мысалы, $X_1 = 1, X_2 = 0, X_3 = 0$. Сұлбадағы барлық элементтің кіріс және шығыстарына сигнал мәндерін тізбектей көрсетеміз (1.2-тақырыпты қараңыз), СҚ шығысында $Y_1 = 1$ сигналы қалыптасады. Шыққан шешімді берілген СҚ ақиқат кестесімен салыстырып, қорытынды жасаймыз (2.1-кесте).

2.3-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	3 элем. колданылмайды
D2	КР1533ЛИЗ	1	2 элем. колданылмайды
D3	КР1533ЛИ1	1	2 элем. колданылмайды
D4	КР1533ЛЛ1	1	2 элем. колданылмайды

Жоғарыда жасалған талдау бойынша сұлбаның дұрыс құрылғаны туралы қорытынды жасауға болмайды. Мұндай

шешім тек ақиқат кестесімен келісілген (2.1-кестені қара) барлық 8 статикалық режимде жұмыс істейтін СҚ-ға, яғни кіріс сигналдарының барлық комбинациясына тиімді.

Қажет болған жағдайда динамикалық режимде СҚ жұмысына талдау жасалады. Талдау 1.2-тақырыпта жазылғандай орындалады.

Сұлба сапасын бағалау екі параметр бойынша орындалады: W аппаратура шығынымен (затрата) және T (задержка) уақытқа кешігуі.

Аппаратураның шығыны W -қолданылатын микросұлба корпусының санымен анықталады (басқа параметрлердің мәні – қолданылатын қуат, сенімділігі және т.с.с. W пропорционалды жуық деп есептеуге болады). Осы жағдайда алатынымыз:

– КР1533ЛН1 микросұлбасының толық 6 элементтен тұратын үш НЕ элементін, яғни ИМС корпусының $3/6 = 0,5$ қолданамыз;

– КР1533ЛИ3 микросұлбасының бір ЗИ элементін (мұнда барлығы – 3 элемент), яғни ИМС корпусының $1/3 = 0,33$ қолданамыз;

– КР1533ЛИ1 микросұлбасының толық 4 элементін құрайтын екі 2И элементін, яғни ИМС корпусының $2/4 = 0,5$ қолданамыз;

КР1533ЛЛ1 микросұлбасының толық 4 элементін құрайтын екі 2ИЛИ элементін, яғни ИМС корпусының $2/4 = 0,5$ қолданамыз.

Сонымен, аппаратура шығыны мына мәнге тең болады:

$$W = 0,5 + 0,33 + 0,5 + 0,5 = 1,83 \text{ корпусның бөлігіне.}$$

Ескерту: микросұлба корпусындағы артық элементтер есептелмейді, өйткені олар басқа түйіндерде қолданылуы мүмкін.

Аппаратура шығынымен қатар, сұлбаның сапасын бағалайтын T кешігуі қолданылады. Орта дәрежелі интеграция көмегімен құралған сұлбада кешігуі, кірістен шығысқа жүретін сигналдың максималды ұзын жолындағы элементтің

t_p сигнал таралуының орташа уақытқа кешігуімен бағаланады (1.6-қара).

Бір серияның ішінде кез келген логикалық элементтің кешігуі, элемент аралығындағы байланыс желісінің жақындаған кешігуін қосатын тікелей элементтің t_p мәнімен бірге берілген серия шамасының t орташа мәніне тең. КР1533 сериялы микросұлба үшін t мәні 8 нс .

Сұлба бойынша сигналдың кірісінен шығысына дейін жүріп өтетін жолын қарастырайық (2.13-сурет) және тиісті кешігу мәнін анықтайық:

– X_1 кірісінен 3 элемент арқылы – $D2.1, D4.1$ және $D4.2$ (бұл жол 2.13-суретте қалың сызықпен көрсетілген), сондықтан $T = 3t = 3 \cdot 8 = 24 \text{ нс}$;

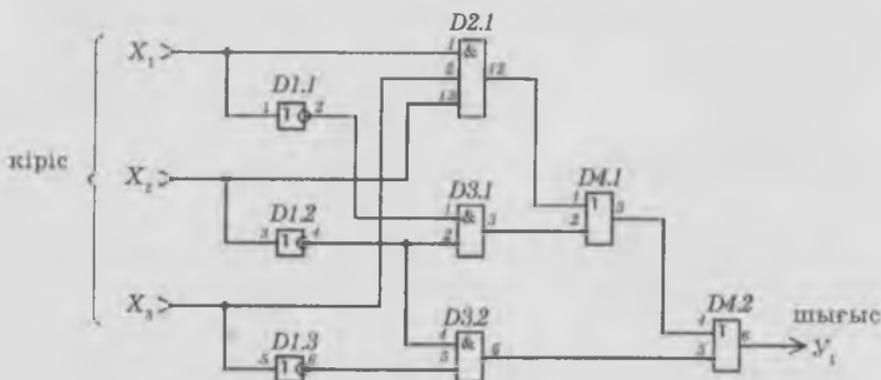
– X_1 кірісінен 4 элемент арқылы – $D1.1, D3.1, D4.1$ және $D4.2$; $T = 4t = 4 \cdot 8 = 32 \text{ нс}$;

– X_2 кірісінен 3 элемент арқылы – $D2.1, D4.1$ және $D4.2$; $T = 3t = 3 \cdot 8 = 24 \text{ нс}$;

– X_2 кірісінен 4 элемент арқылы – $D1.2, D3.1, D4.1$ және $D4.2$; $T = 4t = 4 \cdot 8 = 32 \text{ нс}$;

– X_3 кірісінен 3 элемент арқылы – $D2.1, D4.1$ және $D4.2$; $T = 3t = 3 \cdot 8 = 24 \text{ нс}$;

– X_3 кірісінен 3 элемент арқылы – $D1.3, D3.2$ және $D4.2$; $T = 3t = 3 \cdot 8 = 24 \text{ нс}$. Сонымен, берілген сұлба үшін максималды кешігу мынаған тең: $T = 4t = 4 \cdot 8 = 32 \text{ нс}$.



2.13-сурет

Ескерту: Алынған сандық мән (біздің жағдайымыздағы 32 нс) айтарлықтай өзгеше мән болмайды, себебі бір және сол СҚ-ға арналған кешігу, негізінде әр түрлі варианттың сапалық бағасын салыстыруда (сонымен қатар, аппаратура шығыны да) қолданылады. Сұлба, логикалық элемент микросұлбасында ғана емес, сонымен қатар басқа микросұлбаның толық құрамына қосылуы мүмкін. Бұл интегралды технологияда орындалған микросұлба ішіндегі элементтер арасындағы байланыс желісінің қысқаруынан кешігуін төмендетеді. Сол себептен сандық мәнін көрсетпей-ақ $T=4t$ шамасына сүйену керек.

Толық қарастырмай-ақ, бірнеше мысал келтірейік.

1-мысал. МДНФ (2.2-тақырыптағы 2-мысалды қараңыз):

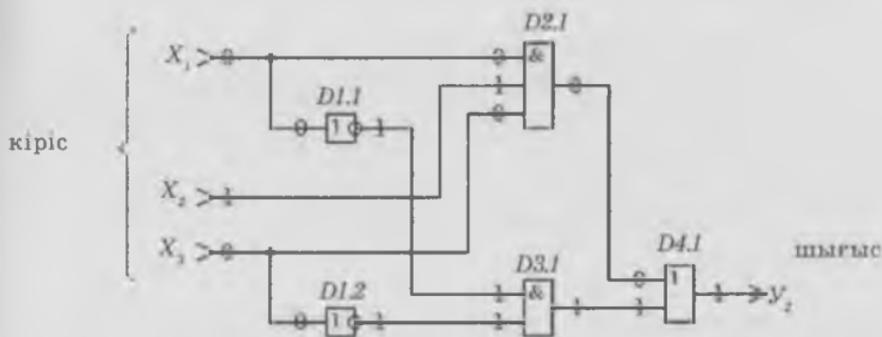
$$Y_2 = \overline{X_1} \cdot \overline{X_2} \vee X_1 \cdot X_2 \cdot X_3$$

Тиісті элемент санын есептейік: 2 эл.НЕ + 1 эл.2И және 1 эл.3И + 1 эл.2ИЛИ.

Микросұлбаны таңдау: КР1533ЛН1, КР1533ЛИ1, КР1533ЛИЗ және КР1533ЛЛ1 бір микросұлбадан И, ИЛИ, НЕ базистік СҚ сұлбасын құрамыз (2.14-сурет).

Осы сұлбаға элемент тізімін құрамыз (2.4-кесте).

Статикалық режимдегі СҚ-дағы кіріс сигналының бір комбинациясына талдау жасаймыз (2.14-сурет және 2.2-кесте қараңыз).



2.14-сурет

Аппаратура шығыны мен кешігуді анықтаймыз. Корпус бөлігі:

$$W = \frac{2}{6} + \frac{1}{3} + \frac{1}{4} + \frac{1}{4} = 0,33 + 0,33 + 0,25 + 0,25 = 1,16$$

$$T = 3\tau.$$

2.4-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	4 элем. колданылмайды
D2	КР1533ЛИ3	1	2 элем. колданылмайды
D3	КР1533ЛИ1	1	3 элем. колданылмайды
D4	КР1533ЛЛ1	1	3 элем. колданылмайды

2-мысал. МДНФ (2.2-тақырыптағы 3-мысалды қараңыз):

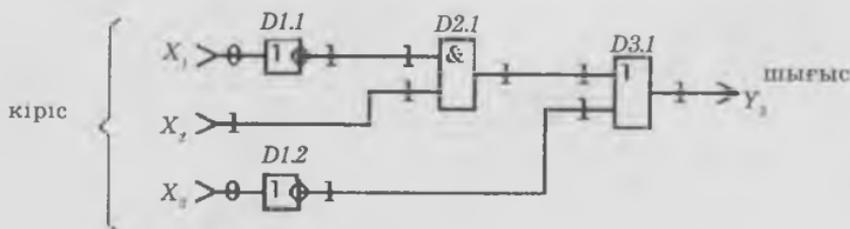
$$Y_3 = \overline{X_3} \vee \overline{X_1} \cdot X_2$$

Тиісті элемент санын есептейміз:

$$2 \text{ эл. НЕ} + 1 \text{ эл.2И} + 1 \text{ эл.2ИЛИ}.$$

Микросұлбаны таңдау: КР1533ЛН1, КР1533ЛИ1 және КР1533ЛЛ1 бір микросұлбадан. И, ИЛИ, НЕ базалық СҚ сұлбасын құру (2.15-сурет).

Осы сұлбаға элемент тізімін құрамыз (2.5-кесте).



2.15-сурет

Статикалық режимде СҚ-дағы кіріс сигналының бір комбинациясына талдау жасаймыз (2.15-сурет және 2.2-кестені қараңыз).

Аппаратура шығыны мен кешігуді анықтаймыз. Корпус бөлігі:

$$W = \frac{2}{6} + \frac{1}{4} + \frac{1}{4} = 0,33 + 0,25 + 0,25 = 0,83; \quad T = 3\tau$$

МКНФ бойынша сұлбаны құру мысалын қарастырайық. Бұл жерде бірінші логикалық терістеу операциясы орындалады. Ал логикалық көбейту және қосу операцияларының орындалу тәртібі өзгереді. Себебі, алгебра заңы бойынша, бірінші жақша іші – ИЛИ, содан соң И операциясы орындалады.

3-мысал. МКНФ (2.2-тақырыптағы 4-мысалды қараңыз):

$$Y_1 = (X_1 \vee \bar{X}_2) \cdot (\bar{X}_2 \vee X_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3)$$

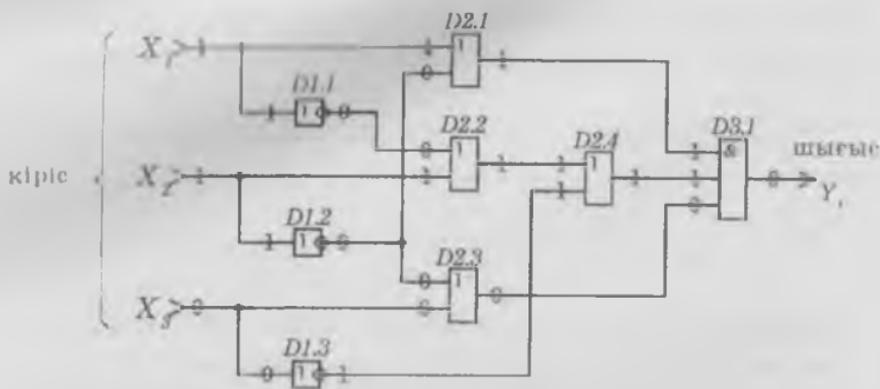
Тиісті элемент санын есептейміз: 3 эл.НЕ + 4 эл.2ИЛИ + 1 эл.3И (үшінші жақша ішіндегі үш сигналдың логикалық қосында біз 2 эл. 2ИЛИ қолданамыз, себебі КР1533 сериялы микросұлбада 3ИЛИ элементі жоқ). Микросұлбаны таңдау: КР1533ЛН1, КР1533ЛЛ1 және КР1533ЛИЗ бір микросұлбадан. И, ИЛИ, НЕ базалық СҚ сұлбасын құрамыз (2.16-сурет).

Осы сұлбаға элемент тізімін құрамыз (2.5-кесте).

2.5-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	3 элем. қолданылмайды
D2	КР1533ЛЛ1	1	
D3	КР1533ЛИЗ	1	2 элем. қолданылмайды

Статикалық режимдегі СҚ-дағы кіріс сигналының бір комбинациясына талдау жасаймыз (2.16-сурет және 2.5-кестені қараңыз).



2.16-сурет

Аппаратура шығыны мен кешігуді анықтаймыз:

$$W = \frac{3}{6} + 1 + \frac{1}{3} = 0,5 + 1 + 0,33 = 1,83 \text{ корпус бөлгі; } T=4\tau$$

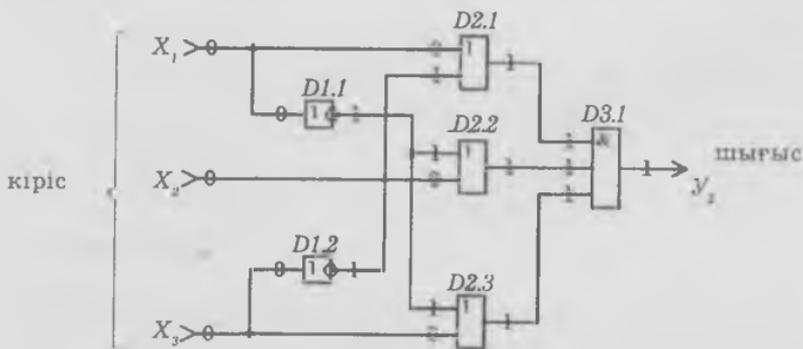
4-мысал. МКНФ (2.2-тақырыптағы 5-мысалды қара):

$$Y_2 = (X_1 \vee \bar{X}_3) \cdot (\bar{X}_1 \vee X_3) \cdot (\bar{X}_1 \vee X_2)$$

Тиісті элемент санын есептейміз: 2 эл. НЕ + 3 эл.2ИЛИ + 1 эл.3И.

Микросұлбаны таңдау: КР1533ЛН1, КР1533ЛЛ1 және КР1533ЛИЗ бір микросұлбадан. И, ИЛИ, НЕ базалық СК сұлбасын құрамыз (2.17-сурет).

Осы сұлбаға элемент тізімін құрамыз (2.6-кесте).



2.17-сурет

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	4 элем. қолданылмайды
D2	КР1533ЛЛ1	1	1 элем. қолданылмайды
D3	КР1533ЛИ3	1	2 элем. қолданылмайды

Статикалық режимде СҚ-дағы кіріс сигналының бір комбинациясына талдау жасаймыз (2.17-сурет және 2.6-кестені қараңыз).

Аппаратура шығыны мен кешігуді анықтаймыз:

$$W = \frac{2}{6} + \frac{3}{4} + \frac{1}{3} = 0,33 + 0,75 + 0,33 = 1,41 \text{ корпус бөлгі; } T = 3\tau$$

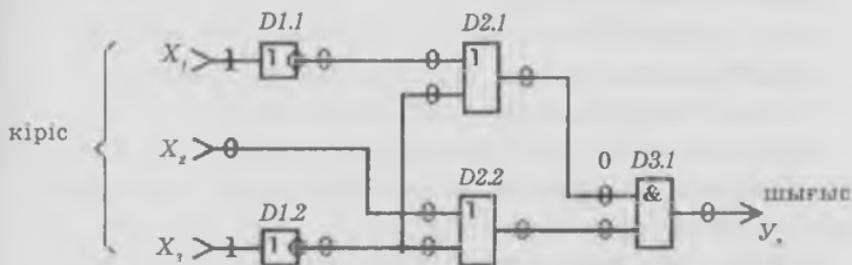
5-мысал. МКНФ (2.2-тақырыптағы 6-мысалды қараңыз):

$$Y_3 = (X_2 \vee X_3) \cdot (X_1 \vee X_3)$$

Тиісті элемент санын есептейміз: 2 эл. НЕ + 2 эл. ИЛИ + 1 эл. И.

Микросұлбаны таңдау: КР1533ЛН1, КР1533ЛЛ1 және КР1533ЛИ1 бір микросұлбадан. И, ИЛИ, НЕ базалық СҚ сұлбасын құрамыз (2.18-сурет).

Статикалық режимде СҚ-дағы кіріс сигналының бір комбинациясына талдау жасаймыз (2.18-сурет және 2.7-кестені қараңыз).



2.18-сурет

Аппаратура шығыны мен кешігуді анықтаймыз:

$$= \frac{2}{6} + \frac{2}{4} + \frac{1}{4} = 0,33 + 0,5 + 0,25 = 1,08 \text{ корпус брлігі; } T = 3\tau.$$

Осы сұлбаға элемент тізімін құрамыз (2.7-кесте).

2.7-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	4 элем. қолданылмайды
D2	КР1533ЛЛ1	1	2 элем. қолданылмайды
D3	КР1533ЛИ1	1	3 элем. қолданылмайды

Сөздік

алгебра – алгебра – *algebra*

Булев алгебрасы, логикалық алгебра – Булева алгебра, алгебра логики – *Boolean algebra, algebra of logic*

аппаратура шығыны – аппаратурные затраты – *IC package resources*

ресурстар, запас – запасы, ресурсы – *resource*

қосымша – вспомогательный – *auxiliary*

таңдау – выбирать, подбирать – *select*

таңдау – выбор, подбор – *selection*

сан ретінде көрсету (мат.) – выражать в числах – *evaluate*

бөлу – дробь – *fraction*

заң – закон – *law*

заң бойынша – по закону – *according to the law*

бөлімі – знаменатель – *denominator*

ортақ бөлім – общий знаменатель – *common denominator*

корректілі, дұрыс, жататын – корректный, правильный, надлежащий – *correct*

критерий – критерий – *criterion*

байланыс желісі – линия связи – *communication line*

бағалау – оценивать – *appraise*
баға – оценка – *appraisal*
элемент тізімі – перечень элементов – *elements list*
тізім – список – *list*
плата (басылым) – плата (печатная) – *board*
сигнал беру – подавать сигнал (на) – *give the signal (to)*
позициялық шарты – позиционное обозначение – *position marking*
жуықтау, мысалға – приблизительный, примерный – *approximate*
жуық, мысалы – приблизительно, примерно – *approximately*
пропорционалды – пропорциональный – *proportional, proportionate*
бірдеңеге пропорционалды – пропорциональный чему-либо – *proportionate to smth.*
сигналдың жүріп өтетін жолы – путь прохождения сигнала – *signal propagation path*
propagation – таралу – *распространения*
қысқару – укорачивание – *shortening*
қосынды, қорытынды – сумма, итог – *sum*
толық қосынды, барлық қорытынды бойынша – итоговая сумма, полная сумма – *sum total*
есептеу – считать – *count*
есептеу керек, толық қорытындысын табу керек – подсчитывать, находить полную сумму – *count up*
ТЭЛ – типті элемент ауыстырғыш – типовой элемент замены ТЭЗ – *SI (substitute item)*
орташа – усредненный – *averaged*
кескін сурет – чертеж, рисунок – *draft*
элементарлы – элементарный – *elementary*

2.4. И-НЕ базисіндегі СҚ сұлбасы

СҚ сұлбасын құруда *И*, *ИЛИ*, *НЕ* қолданылмайды, ал *И-НЕ* (*базис И-НЕ*) немесе *ИЛИ-НЕ* (*базис ИЛИ-НЕ*) элементтері қолданылады. Сондықтан сұлбаның сапасы артады және сұлба құрылымы да қолайлы болады.

МДНФ-дан базис *И НЕ* ауысқанда оның ең соңғы қорытындысы мынамен анықталады: МДНФ-ны түрлендіргенде соңғы логикалық мән *И*, *ИЛИ*, *НЕ* операциясы емес, *И-НЕ* операциясы болуы керек.

Ауысу келесі тәртіп бойынша орындалады (А, В, С, D және т.б. әріптердің орнына 0 немесе 1 сигналы орындалады және де кез келген логикалық операциялар мен мәндердің шешімдері де 0 немесе 1 сигналдары болады).

1. *Екілік терістеу* заңы қолданылады (*екілік инверсия*):

$$A = \overline{\overline{A}}.$$

Бұл заңды тексеру қиын емес, А орнына 1 немесе 0 қою керек.

2. Де Морган заңының бірінші формасы қолданылады:

$$\overline{B \vee C \vee D \vee \dots} = \overline{B} \cdot \overline{C} \cdot \overline{D} \cdot \dots$$

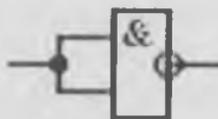
Бұл заңның дұрыстығын тексеру де қиын емес, В, С, D және т.б. 0 немесе 1 сигналдарының кез келген комбинациясын қою керек.

Алынған логикалық мәнді «Шеффер штрихы» символымен жазу ұсынылады (1.1-кестені қараңыз), мысалы:

$$\overline{X_1 \cdot X_2} = X_1 / X_2.$$

Ескерту:

Жоғарыда айтылып кеткендей, логикалық мәннің соңында тек *И-НЕ* операциясы орындалуы керек. Бірақ *И-НЕ* элементтерінің кірістерін топтастырғанда, шарт бойынша *НЕ* операциясы, яғни логикалық терістеу операциясы (2.19-сурет) қалады.



2.19-сурет

И-НЕ элементтерінің кіріс сандары әр түрлі болуы мүмкін (1.7, ө, 1.7, б, 1.7, в, 1.8, а-суреттерді қараңыз). Логикалық терістеуде кез келгенін қолдануға болады. Бірақ барлық элементтің кірістерін түйіндеу (замыкать) керек. Сол себептен *И-НЕ* артық қосылыстың орнына элементі минималды санды кірісті *2И-НЕ* элементі қолданылады.

1-мысал. МДНФ (2.2-тақырыптағы 1-мысалды қараңыз):

$$Y_1 = \overline{X_1} \cdot \overline{X_2} \vee \overline{X_2} \cdot \overline{X_3} \vee X_1 \cdot X_2 \cdot X_3.$$

И-НЕ базисіне ауысамыз. Сол үшін бірінші екілік терістеу заңын қолданамыз:

$$Y_1 = \underbrace{\overline{X_1} \cdot \overline{X_2} \vee \overline{X_2} \cdot \overline{X_3} \vee X_1 \cdot X_2 \cdot X_3}_A = \underbrace{\overline{X_1} \cdot \overline{X_2}}_B \vee \underbrace{\overline{X_2} \cdot \overline{X_3}}_C \vee \underbrace{X_1 \cdot X_2 \cdot X_3}_D.$$

Содан соң Де Морган заңын қолданамыз:

$$Y_1 = \overline{(\overline{X_1} \cdot \overline{X_2}) \cdot (\overline{X_2} \cdot \overline{X_3}) \cdot (X_1 \cdot X_2 \cdot X_3)}$$

Шешімін «Шиффер штрихы» символы арқылы жазамыз:

$$Y_1 = \overline{(\overline{X_1} / \overline{X_2}) / (\overline{X_2} / \overline{X_3}) / (X_1 / X_2 / X_3)}$$

Әрбір элементтің керекті кіріс санын есептей отырып, тиісті элемент санын анықтаймыз:

– X_1, X_2 және X_3 сигналдарының логикалық терістеу операциясын орындауда үш *2И-НЕ* элементін қолданамыз (жоғарыдағы ескертуді қара);

– бірінші жақша ішіндегі операцияны орындау үшін *2И-НЕ* элементін қолдану қажет, өйткені осы операцияда екі сигнал және қатысады;

– екінші жақша ішіндегі операцияны орындау үшін элемент *2И-НЕ* элементі қолданылады, өйткені мұнда да екі сигнал және қатысады;

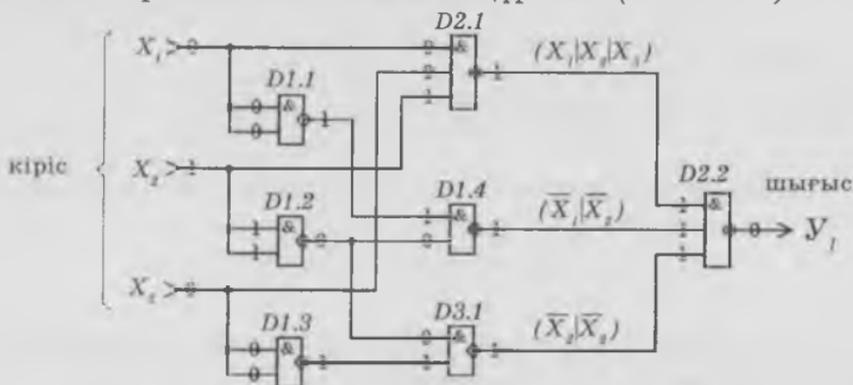
– екінші жақша ішіндегі операцияны орындау үшін *3И-НЕ* элементін қолдану қажет, өйткені осы операцияны орындауда үш сигнал: X_1, X_2 және X_3 қатысады;

– соңында *ЗИ-НЕ* элементін қоямыз, өйткені оның кірісіне үш жақша ішіндегі операциялардың қорытындысы болатын 3 сигнал беріледі.

Барлығы *СҚ* сұлбасында 5 элемент: *2И-НЕ* (соның ішінде үш элемент логикалық терістеуді орындау үшін қолданылады) + 2 элемент *ЗИ-НЕ*.

Микросхеманы таңдаймыз. *КР1533ЛА3* микросұлбасының құрамында төрт *2И-НЕ* элементі бар (1.7, в-суретті қараңыз). Бізге осындай 5 элемент қажет, сол себептен екі *КР1533ЛА3* микросұлбасын алу керек. Екінші микросұлбаның үш элементі қолданылмайды. *КР1533ЛА4* микросұлбасының құрамында үш *ЗИ-НЕ* элементі бар (1.8, а-суретті қара); бізге екі элемент қажет. Сол себептен бір *КР1533ЛА4* микросұлбасын қолданамыз, оның ішінде 1 элемент қолданылмайды. *И-НЕ* базисінде *СҚ* сұлбасын құрамыз (2.20-сурет).

Осы сұлбаға элемент тізімін құрамыз (2.8-кесте):



2.20-сурет

2.9-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1</i>	<i>КР1533ЛА3</i>	1	
<i>D2</i>	<i>КР1533ЛА4</i>	1	1 элем. қолданылмайды
<i>D3</i>	<i>КР1533ЛА3</i>	1	3 элем. қолданылмайды

2.20-суретте статикалық режимінде кіріс сигналының бір комбинациясы үшін *СҚ* сұлбасының жұмысына талдау жасалған.

Аппаратуралық шығын мен кешігуді анықтаймыз:

$$W = 1 + \frac{2}{3} + \frac{1}{4} = 1 + 0,67 + 0,25 = 1,92 \text{ корпус брлігі; } T = 3\tau$$

2-мысал. МДНФ (2.2-тақырыптағы 2-мысалды қара):

$$Y_2 = \overline{X_1} \cdot \overline{X_3} \vee X_1 \cdot X_2 \cdot X_3$$

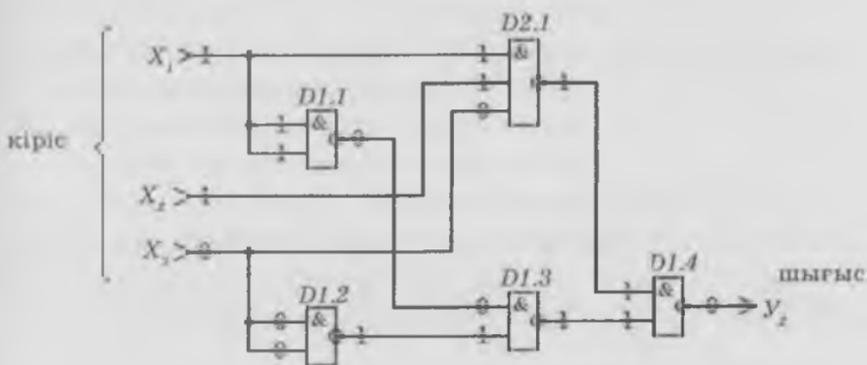
И-НЕ базисіне ауысамыз:

$$Y_2 = \overline{\overline{X_1 \cdot X_3} \vee X_1 \cdot X_2 \cdot X_3} = \overline{\overline{(X_1 \cdot X_3)} \cdot (X_1 \cdot X_2 \cdot X_3)} = \\ = (\overline{X_1} / \overline{X_3}) / (X_1 / X_2 / X_3)$$

Тиісті элемент санын есептейміз: 4 элемент 2И-НЕ (оның ішінде 2 элемент логикалық терістеуде қолданылады) + 1 элемент 3И-НЕ.

Микросұлбаны таңдаймыз: бір КР1533ЛА3 және КР1533ЛА4 микросұлбасынан. И-НЕ базисінде СҚ сұлбасын құрамыз (2.21-сурет).

Осы сұлбаға элемент тізімін құрамыз (2.9-кесте):



2.21-сурет

2.9-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛА3	1	
D2	КР1533ЛА4	1	2 элем. колданылмайды

Статикалық режимдегі кіріс сигналының бір комбинациясы үшін *СҚ* сұлбасының жұмысына талдау жасаймыз (2.21-сурет және 2.2-кесте қараңыз).

Аппаратуралық шығын мен кешігуді анықтаймыз:

$$W = 1 + \frac{1}{3} = 1 + 0,33 = 1,33 \text{ корпус бөлігі; } T = 3\tau$$

3-мысал. МДНФ (2.2-тақырыптағы *3-мысалды* қараңыз):

$$Y_3 = \overline{X_3} \vee \overline{X_1} \cdot X_2$$

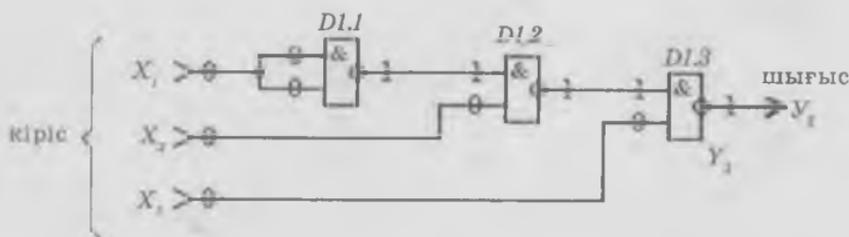
И-НЕ базисіне ауысамыз:

$$Y_3 = \overline{\overline{X_3} \vee \overline{X_1} \cdot X_2} = \overline{(\overline{X_3}) \cdot (\overline{X_1} \cdot X_2)} = (\overline{X_3}) / (\overline{X_1} / X_2)$$

↑
терістеусіз.

МДНФ-да айнымалы X_3 терістелген болатын, Де Морган заңын қолданғаннан соң екінші рет терістелді, яғни екілік инверсия заңы бойынша X_3 тура мәні алынды. Келесіде қарапайым шартты ескеру қажет: егер *И*, *ИЛИ*, *НЕ* базисіндегі логикалық мән құрамында бір айнымалысы бар минтерм болса, онда бұл айнымалы *И-НЕ* базисіне ауысқанда, оның мәні қарама-қарсы мәнге ауысады: егер терістеусіз болса, терістеу болады; ал егер терістеу болса, онда терістеусіз болады.

Тиісті элемент санын есептейміз: *3* элемент *2И-НЕ* (оның – *1* элементі логикалық терістеуде қолданылады). Микросұлбаны таңдаймыз: бір *КР1533ЛА3* микросұлбасы. *И-НЕ* базисіндегі *СҚ* сұлбасын құрамыз (2.22-сурет):



2.22-сурет

Осы сұлбаға элемент тізімін құрамыз (2.10-кесте):

2.10-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	KP1533ЛАЗ	1	1 элем. қолданылмайды

Статикалық режимде кіріс сигналының бір комбинациясы үшін СҚ сұлбасының жұмысына талдау жасаймыз (2.22-сурет және 2.2-кесте қараңыз).

Аппаратуралық шығын мен кешігуді анықтаймыз:

$$W = \frac{3}{4} = 0,75 \quad \text{корпус бөлгі;} \quad T = 3\tau.$$

Сөздік

екілік терістеу заңы (екілік инверсия) – закон двойного отрицания (двойной инверсии) – *law of double negation (double inversion)*

Де Морган заңы – закон Де Моргана – *law of De Morgan түйіндеу (эл.), жалғастыру* – замыкать, соединять – *close тексеру* – проверять – *check*

2.5. ИЛИ-НЕ базисіндегі СҚ сұлбасы

Алдыңғы параграфта айтылып кеткендей, И-НЕ МДНФ-тен ИЛИ-НЕ базисіне өту МКНФ-тен ауысады:

1. Екілік терістеу заңы қолданылады (екі рет инверсияланады):

$$A = \overline{\overline{A}}.$$

2. Де Морган заңының екінші формасы қолданылады:

$$\overline{B \cdot C \cdot D \cdot \dots} = \overline{B} \vee \overline{C} \vee \overline{D} \vee \dots$$

Алынған логикалық мәнді «Пирс бағыты» символымен жазу ұсынылады (1.1-кестені қараңыз), мысалы:

Ескерту: $\overline{X_1 \vee X_2} = X_1 \downarrow X_2.$

Логикалық мәннің соңында тек *ИЛИ-НЕ* операциясы болу керек. Бірақ шарт бойынша одан басқа, *2ИЛИ-НЕ* элементінің кірістерін топтастыру арқылы *НЕ* операциясын орындау қажет.

1-мысал. МКНФ (2.2-тақырыптағы 4-мысалды қараңыз):

$$Y_1 = (X_1 \vee \overline{X_2}) \cdot (\overline{X_2} \vee X_3) \cdot (\overline{X_1} \vee X_2 \vee \overline{X_3}).$$

ИЛИ-НЕ базисіне ауысамыз. Бұл үшін алдымен екілік терістеу заңын қолданамыз:

$$\begin{aligned} Y_1 &= (X_1 \vee \overline{X_2}) \cdot (\overline{X_2} \vee X_3) \cdot (\overline{X_1} \vee X_2 \vee \overline{X_3}) = \\ &\underbrace{\hspace{10em}}_A \\ &= \overline{\overline{(X_1 \vee X_2)} \cdot \overline{(X_2 \vee X_3)} \cdot \overline{(X_1 \vee X_2 \vee X_3)}}. \\ &\quad \underbrace{\hspace{2em}}_B \quad \underbrace{\hspace{2em}}_C \quad \underbrace{\hspace{2em}}_D \end{aligned}$$

Енді Де Морган заңын қолданамыз:

$$Y_1 = \overline{\overline{(X_1 \vee X_2)} \vee \overline{(X_2 \vee X_3)} \vee \overline{(X_1 \vee X_2 \vee X_3)}}$$

Шешімді «Пирс бағыты» символымен жазамыз:

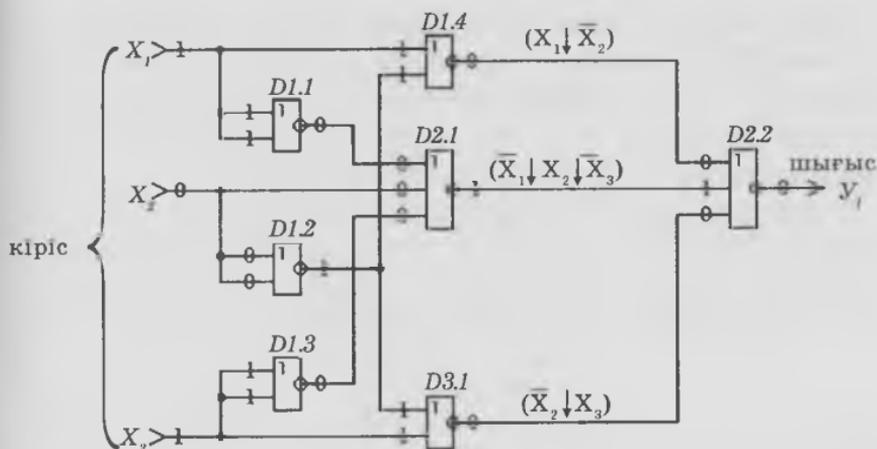
$$Y_1 = (X_1 \downarrow \overline{X_2}) \downarrow (\overline{X_2} \downarrow X_3) \downarrow (\overline{X_1} \downarrow X_2 \downarrow \overline{X_3})$$

Тиісті элемент санын анықтаймыз: 5 элемент *2ИЛИ-НЕ* (соның ішінде 3 элемент терістеуге арналған) + (2 элемент) *ЗИЛИ-НЕ*.

Микросұлбаны таңдаймыз: екі микросұлба *KP1533ЛЕ1* және бір микросұлба *KP1533ЛЕ4*. *ИЛИ-НЕ* базисінде *СҚ* сұлбасын құрамыз (2.23-сурет).

Сұлбаға элемент тізімін құрамыз (2.11-кесте).

Статикалық режимінде кіріс сигналының бір комбинациясы үшін *СҚ* сұлбасының жұмысына талдау жасаймыз (2.23-сурет және 2.1-кестені қараңыз).



2.23-сурет

2.11-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛЕ1	1	
D2	КР1533ЛЕ4	1	1 элем. қолданылмайды
D3	КР1533ЛЕ3	1	3 элем. қолданылмайды

Аппаратуралық шығын мен кешігуін анықтаймыз:

$$W = 1 + \frac{2}{3} + \frac{1}{4} = 1 + 0,67 + 0,25 = 1,92 \text{ корпус б\u043b\u0438\u0433\u0438}; T = 3\tau$$

2-мысал. МКНФ (2.2-тақырыптағы 5-мысалды қараңыз):

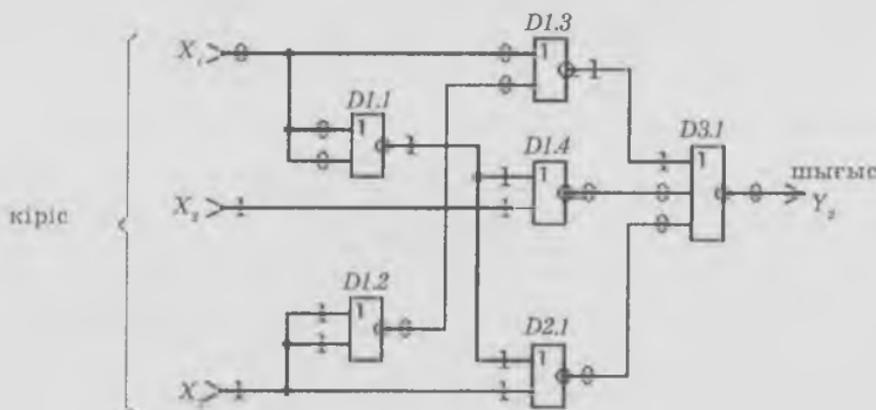
$$Y_2 = (X_1 \vee \overline{X_3}) \cdot (\overline{X_1} \vee X_3) \cdot (\overline{X_1} \vee X_2) \cdot$$

ИЛИ-НЕ базисіне ауысамыз:

$$\begin{aligned} Y_2 &= \overline{\overline{(X_1 \vee \overline{X_3}) \cdot (\overline{X_1} \vee X_3) \cdot (\overline{X_1} \vee X_2)}} = \\ &= \overline{\overline{(X_1 \vee \overline{X_3})} \vee \overline{\overline{(\overline{X_1} \vee X_3)}} \vee \overline{\overline{(\overline{X_1} \vee X_2)}}} = \\ &= \overline{(X_1 \downarrow \overline{X_3}) \downarrow (\overline{X_1} \downarrow X_3) \downarrow (\overline{X_1} \downarrow X_2)} \end{aligned}$$

Тиісті элемент санын анықтаймыз: 5 элемент *2ИЛИ-НЕ* (соның ішінде 2 элемент – терістеуге арналған) + 1 элемент *ЗИЛИ-НЕ*. Микросұлбаны таңдаймыз: екі микросұлба *КР1533ЛЕ1* және бір микросұлба *КР1533ЛЕ4*. *ИЛИ-НЕ* базисіндегі *СҚ* сұлбасын құрамыз (2.24-сурет).

Сұлбаға элемент тізімін құрамыз (2.12-кесте).



2.24-сурет

2.12-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1, D2</i>	<i>КР1533ЛЕ1</i>	2	<i>D2</i> микросұлбасындағы 3 эл. қолданылмайды
<i>D3</i>	<i>КР1533ЛЕ4</i>	1	2 элем. қолданылмайды.

Статикалық режимде кіріс сигналының бір комбинациясы үшін *СҚ* сұлбасының жұмысына талдау жасаймыз.

Аппаратуралық шығын мен кешігуді анықтаймыз:

$$W = 1 + \frac{1}{4} + \frac{1}{3} = 1 + 0,25 + 0,33 = 1,58 \text{ корпус бөлігі; } T = 3\tau$$

3-мысал. МКНФ (2.2-тақырыптағы 6-мысалды қара):

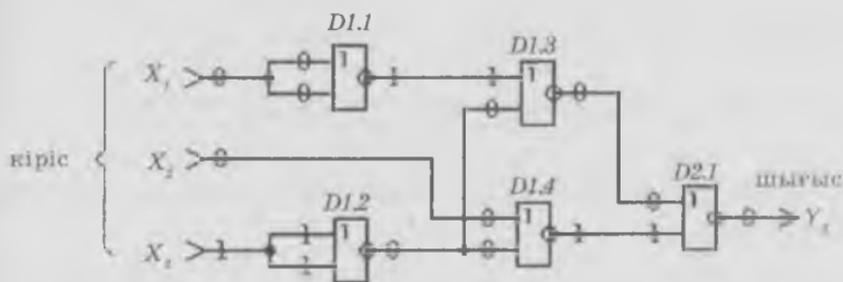
$$Y_3 = (X_2 \vee \overline{X_3}) \cdot (\overline{X_1} \vee \overline{X_3}).$$

ИЛИ-НЕ базисіне ауысамыз:

$$Y_3 = \overline{\overline{(X_2 \vee X_3)} \cdot \overline{(X_1 \vee X_3)}} = \overline{\overline{(X_2 \vee X_3)} \vee \overline{(X_1 \vee X_3)}} = \\ = (X_2 \downarrow \overline{X_3}) \downarrow (\overline{X_1} \downarrow \overline{X_3})$$

Тиісті элемент санын анықтаймыз: 5 элемент **2ИЛИ-НЕ** (соның ішінде 2 элемент – терістеуге арналған). Микро-сұлбаны таңдаймыз: екі микросұлба **КР1533ЛЕ1. ИЛИ НЕ** базисіне **СҚ** сұлбасын құрамыз (2.25-сурет).

Сұлбаға элемент тізімін құрамыз (2.13-кесте).



2.25-сурет

2.13-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1, D2	КР1533ЛЕ1	2	D2 микросұлбасындағы 3 эл. қолданылмайды

Статикалық режимде кіріс сигналының бір комбинациясы үшін **СҚ** сұлбасының жұмысына талдау жасаймыз (2.25-сурет және 2.2-кестені қараңыз).

Аппаратуралық шығын мен кідіруді анықтаймыз:

$$W = \frac{1}{6} + \frac{2}{4} + \frac{1}{3} + \frac{1}{3} = 0,17 = 0,5 + 0,33 + 0,33 = 1,33$$

корпус бөлігі; $T = 3\tau$

2.6. Әр түрлі базисті элементті сұлба

Сандық қондырғы микросұлбаларында аппаратуралық шығынды азайтуда немесе тез қимылдау нәтижесінде әр түрлі базис элементтері қолданылады. Мысал келтірейік:

1-мысал. МКНФ (2.2-тақырыптағы 4-мысалды қара):

$$Y_1 = (X_1 \vee \bar{X}_2) \cdot (\bar{X}_2 \vee X_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3)$$

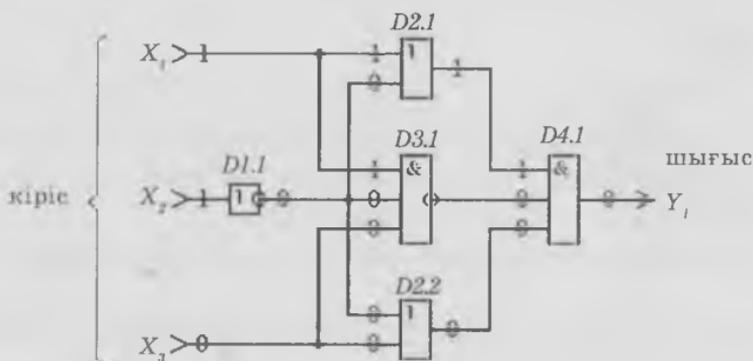
И, ИЛИ, НЕ базисіндегі логикалық мәннің ең соңғы көпмүшеге екілік терістеу заңы және Де Морганның бірінші заңын қолдана отырып түрлендіреміз:

$$Y_1 = (X_1 \vee \bar{X}_2) \cdot (\bar{X}_2 \vee X_3) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3)$$

Алынған шешім бойынша бастапқы логикалық мән мына түрге ауысады:

$$(\bar{X}_1 \vee X_2 \vee \bar{X}_3) = \overline{\overline{(\bar{X}_1 \vee X_2 \vee \bar{X}_3)}} = \overline{(\bar{X}_1) \cdot (\bar{X}_2) \cdot (\bar{X}_3)} = (X_1 / \bar{X}_2 / X_3).$$

Тиісті элемент санын анықтаймыз: *1* элемент *НЕ* + *2* элемент *ИЛИ* + *1* элемент *ЗИЛИ-НЕ* (үшінші жақша ішіндегі операцияны орындауға арналған) + *1* элемент *ЗИ*. Микросұлбаны таңдаймыз: *КР1533ЛН1, КР1533ЛЛ1, КР1533ЛЕ4* және *КР1533ЛИЗ* бір микросұлбадан. *СҚ* сұлбасын құрамыз (2.26-сурет):



2.26-сурет

Позиция шарты	Аталуы	Саны	Ескерту
D1	KP1533ЛН1	1	5 элем. қолданылмайды
D2	KP1533ЛЛ1	1	2 элем. қолданылмайды
D3	KP1533ЛЕ4	1	2 элем. қолданылмайды
D4	KP1533ЛИЗ	1	2 элем. қолданылмайды

Статикалық режимде кіріс сигналының бір комбинациясы үшін СҚ сұлбасының жұмысына талдау жасаймыз (2.26-сурет және 2.1-кестені қараңыз).

Аппаратуралық шығын мен кешігуді анықтаймыз:

$$W = \frac{1}{6} + \frac{2}{4} + \frac{1}{3} + \frac{1}{3} = 0,17 = 0,5 + 0,33 + 0,33 = 1,33$$

корпус бөлігі; $T=4\tau$

Алынған шешімді бастапқы МКНФ құрылу сұлбасының (2.16-сурет) жұмысын сипаттайтын параметрлермен салыстырамыз.

$$W=1,83 \text{ корпус бөлігі; } T=4\tau$$

МКНФ бір көпмүшесін түрлендіргенде және сұлбада әр түрлі базис элементтерін қолдану салдарынан мына шешімге келеміз: біріншіден, кешігу кемиді ($4t$ орнына $3t$) және екіншіден, аппаратура шығыны азаяды (1,33 корпус орнына 1,83).

Кейбір уақытта шапшаңдықты көбейтуде және аппаратура шығынын азайтуда, көбіне микросұлба немесе микросұлба, элементтерінің арасында сыртқы қосылыс санын (яғни, жалғасу микросұлбаның ішінде емес, оның сыртында монтаж жасау арқылы орындалады) азайту үшін аралас ИМС қолданылады (1.5-тақырыптағы 1.9-суретін қараңыз). Мысал келтірейік:

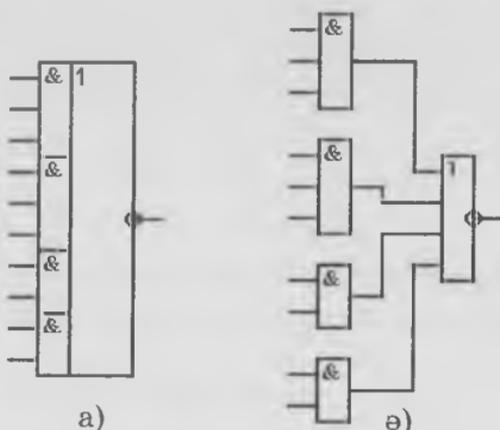
2-мысал. МДНФ (2.2-тақырыптағы 1-мысалды қараңыз):

$$Y_1 = \bar{X}_1 \cdot \bar{X}_2 \vee \bar{X}_2 \cdot \bar{X}_3 \vee X_1 \cdot X_2 \cdot X_3$$

Логикалық терістеуді 2.2-тақырыптағы 1-мысалда көрсетілгендей, *КР1533ЛН1* микросұлбасының *НЕ* элементі көмегімен орындаймыз. Ал қалған операцияны орындау үшін *КР1533ЛР13* микросұлбасын қолданамыз (2.27, а-сурет, құрылымы 2.27, ә-суретінде көрсетілген).

Микросұлба шығысында *ИЛИ-НЕ* элементі орналасқан, сол себептен шығыс сигнал инверсияланады. Шығыста сигналдың тура мәнін алу үшін *КР1533ЛН1* микросұлбасының тағы бір *НЕ* элементінің көмегімен терістеуді қайталау қажет.

СҚ сұлбасын құрамыз (2.27-сурет):



2.27-сурет

Ескерту: *КР1533ЛР13* микросұлбаның бір *ЗИ* элементі артық. 2.27-суреттегі сұлбада оның шығысы бос, бірақ бос қалдыруға болмайды. *ТТЛ* және *ТТЛШ* микросұлбасында артық элемент кірістерін бір жерге қосу керек, өйткені *ИМС* жұмыс істемей қалады (2.9-тақырыпты қараңыз).

Сұлбаға элемент тізімін құрастырамыз:

2.15-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	2 элем. колданылмайды
D2	КР1533ЛР13	1	1 элем. колданылмайды

Элемент аралығындағы сыртқы байланыс санын анықтаймыз:

–2.13-суреттегі бастапқы МДНФ құрылымындағы сұлбада: 8;

–2.28-суреттегі сұлбада: 5.

Бұл алдында айтылып кеткенді бекітеді: аралас ИМС микросұлбасын қолданғанда микросұлбадағы элемент аралығындағы сыртқы байланыс саны кемиді.

Аппаратура шығыны мен кешігуді есептейік:

$$W = \frac{4}{6} + \frac{4}{5} = 0,67 + 0,8 = 1,47 \text{ корпус бөлігі; } T = 4\tau$$

Алынған шешімді бастапқы МДНФ құрылу сұлбасының (2.13-сурет) жұмысын сипаттайтын параметрлермен салыстырамыз:

$$W = 1,83 \text{ корпус бөлігі; } T = 4\tau$$

Аппаратура шығыны азайғаны анық көрініп тұр: 1,47 корпус орнына 1,83. Кешігу сол күйінде қалады: $T = 4t$. Бірақ аралас микросұлба ішіндегі жалғастырғыш желі сыртқы жалғасуға қарағанда сигналдың аз кешігуін көрсетеді. Сондықтан сыртқы жалғасу санының кемуінен кешігу $4t$ аз шамаға кемиді.

Сөздік

дәнекерлеу, жинау – монтаж, сборка – *assembling*

сыртқы – внешний, наружный – *external*

бастапқы (мәлімет, шарт) – исходный, начальный
(данные, условия) – *initial*

түрлендіру (теңдеу) – преобразовать (уравнение) – *rearrange*

тәртіпке келтіру – приводить в порядок, расставлять – *arrange*

түрлену, алмасу – превращение, преобразование – *transformation*

2.7. Сұлбаның сапалы салыстырмалы бағасы

Сұлбаның сапалы салыстырмалы бағасы жоғарыда айтып кеткендей, екі түрде жүргізіледі: кешігу T және аппаратуралық шығынмен W .

Егер жеке негізгі талаптарға түсінік берілмесе, онда келесі түрде орындалады:

– T және W немесе екеуінің бір мезгілдегі параметрлерінің ең нашар сипаттамалары бар варианттары алынып тасталады;

– басқа сұлбалардан шапшаңдығының тездетілуіне көңіл бөлінеді (олардың барлығы Парето көпшілігі деп аталады);

– қалған кешігуі бірдей варианттардың көбіне сұлбасы экономды варианттар таңдалады.

Әр түрлі әдістерде V_i функциясымен құрылған сұлбаның сапалы салыстырмалы бағасына мысал келтірейік. Ол үшін T және W мөлiметтерiн кестеге түсіреміз (2.16-кесте).

2.16-кесте

Сұлба құрылымы:	T	W
МДНФ бойынша	$4t$	1,83 корпус бөлiгi
МКНФ бойынша	$4t$	1,83 корпус бөлiгi
И-НЕ базисті	$3t$	1,92 корпус бөлiгi
ИЛИ-НЕ базисті	$3t$	1,92 корпус бөлiгi
Әр түрлі базис элементтерін қолдану арқылы	$3t$	1,33 корпус бөлiгi
Аралас микросұлбаны қолдану арқылы	$4t$ біршама аз	1,47 корпус бөлiгi

Алдымен МДНФ және МКНФ бойынша құрылған сұлбаны, содан соң көп кешігуі бар сұлбаны алып тастаймыз. Соңында аппаратура шығыны көп И-НЕ және ИЛИ-НЕ базисті сұлбаны алып тастаймыз. Қалған Паретто көпшілігінен құрылған екі вариант ішінен әр түрлі базис элементтерінен құрылған шапшаңдығы тез қимылдайтын сұлбаны таңдаймыз.

Сөздік

шапшаң – быстроедействующий – *fast-acting*
кестеге енгізу – сводить в таблицу – *tabulate*
пайдалану – потреблять – *consume*
қолданылу – потребление – *consumption*
тарату – рассеивать – *dissipate*

2.8. Төрт кірісті сандық қондырғы

4 кірісті СҚ ақиқат кестесі берілген (2.17-кесте).

2.17-кесте

X_1	X_2	X_3	X_4	X_5
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

1. СДНФ жазамыз:

$$\begin{aligned}
 Y_4 = & \overline{X_1} \cdot \overline{X_2} \cdot X_3 \cdot X_4 \vee \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 \vee X_1 \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} \vee \\
 & \vee X_1 \cdot X_2 \cdot \overline{X_3} \cdot X_4 \vee X_1 \cdot X_2 \cdot X_3 \cdot \overline{X_4} \vee X_1 \cdot X_2 \cdot X_3 \cdot X_4
 \end{aligned}$$

2. СДНФ-ны Вейч әдісімен минимизациялау (2.28-сурет):

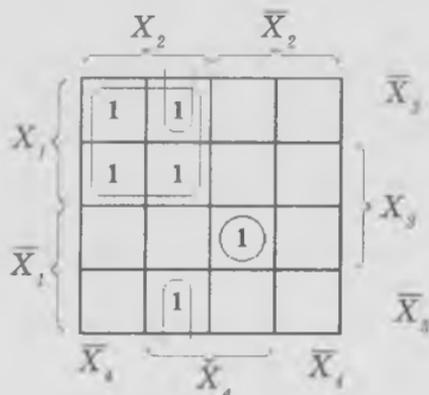
$$\text{МДНФ: } Y_1 = X_1 \cdot X_2 \vee X_2 \cdot \bar{X}_3 \cdot X_4 \vee \bar{X}_1 \cdot \bar{X}_2 \cdot X_3 \cdot X_4.$$

3. Тиісті элемент санын анықтаймыз: 3 элемент НЕ + 1 элемент 2И + 1 элемент 3И + 1 элемент 4И + 2 элемент 2ИЛИ.

4. Микросұлбаны таңдаймыз: бір микросұлбадан КР1533ЛН1, КР1533ЛИ1, КР1533ЛИ3, КР1533ЛИ6, КР1533ЛЛ1.

5. И, ИЛИ, НЕ базисіне СҚ сұлбасын құрамыз (2.29-сурет) және статикалық режимде кіріс сигналының бір комбинациясының жұмысына талдау жасаймыз.

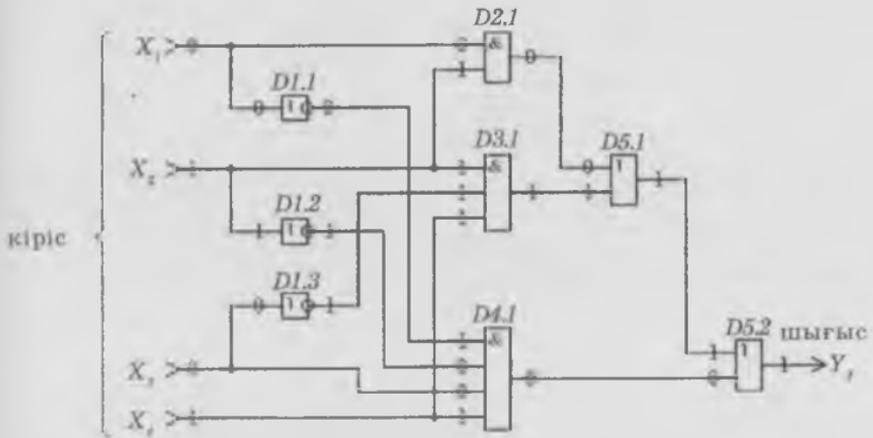
6. Сұлбаға элемент тізімін құрамыз:



2.28-сурет

2.18-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	3 элем. қолданылмайды
D2	КР1533ЛИ1	1	3 элем. қолданылмайды
D3	КР1533ЛИ3	1	2 элем. қолданылмайды
D4	КР1533ЛИ6	1	1 элем. қолданылмайды
D5	КР1533ЛЛ1	1	2 элем. қолданылмайды



2.29-сурет

7. Аппаратура шығыны мен кешігуді анықтау. Корпус бөлігі:

$$W = \frac{3}{6} + \frac{1}{4} + \frac{1}{3} + \frac{1}{2} + \frac{2}{4} = 0,5 + 0,25 + 0,33 + 0,5 + 0,5 = 2,08$$

$$T = 4\tau$$

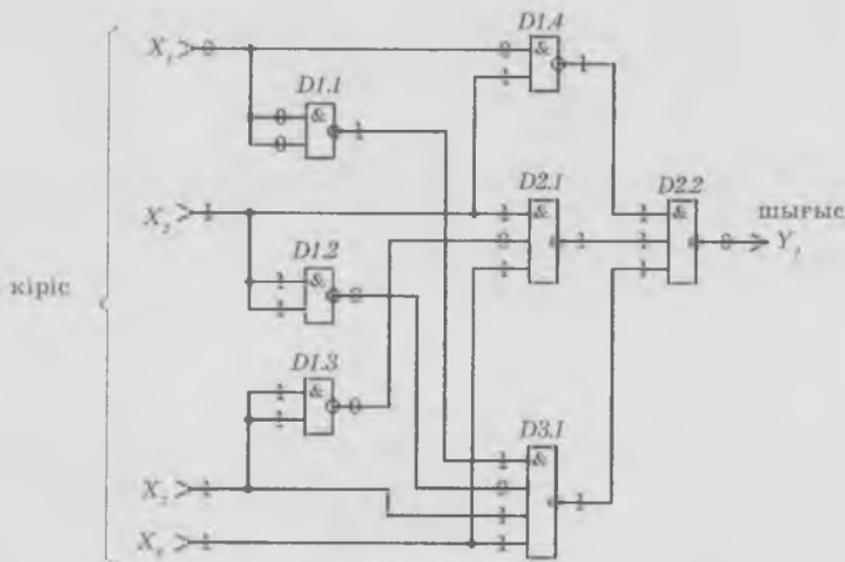
8. И-НЕ базисіне ауысамыз:

$$\begin{aligned} Y_4 &= \overline{\overline{X_1 \cdot X_2} \vee \overline{X_2 \cdot X_3 \cdot X_4} \vee \overline{X_1 \cdot X_2 \cdot X_3 \cdot X_4}} = \\ &= \overline{\overline{(X_1 \cdot X_2)} \cdot \overline{(X_2 \cdot X_3)} \cdot \overline{(X_1 \cdot X_2 \cdot X_3 \cdot X_4)}} = \\ &= (X_1 / X_2) / (X_2 / \overline{X_3} / X_4) / (\overline{X_1} / \overline{X_2} / X_3 / X_4) \end{aligned}$$

9. Тиісті элемент санын анықтаймыз: 4 элемент 2И-НЕ + 2 элемент 3И-НЕ + 1 элемент 4И-НЕ.

10. Микросұлбаны таңдаймыз: бір КР1533ЛА3, КР1533ЛА4 и КР1533ЛА1 микросұлбадан.

11. И-НЕ базисіне СҚ сұлбасын құру (2.30-сурет) және статикалық режимде кіріс сигналының бір комбинациясының жұмысына талдау жасаймыз.



2.30-сурет

12. Элемент тізімін құрамыз:

2.19-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛА3	1	
D2	КР1533ЛА4	1	1 элем. қолданылмайды.
D3	КР1533ЛА	1	1 элем. қолданылмайды

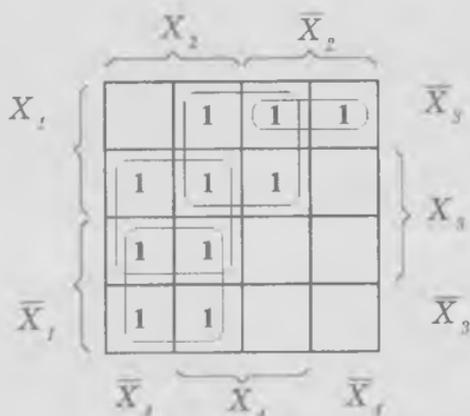
13. Аппаратура шығыны мен кешігуді анықтаймыз:

$$W = 1 + \frac{2}{3} + \frac{1}{2} = 1 + 0,67 + 0,5 = 2,17 \text{ корпус бөлгі; } T = 4\tau.$$

14. СКНФ жазамыз:

$$Y_1 = (X_1 \vee X_2 \vee X_3 \vee X_4) \cdot (X_1 \vee X_2 \vee X_3 \vee \bar{X}_4) \cdot (X_1 \vee X_2 \vee \bar{X}_3 \vee X_4) \cdot (X_1 \vee \bar{X}_2 \vee X_3 \vee X_4) \cdot (X_1 \vee \bar{X}_2 \vee \bar{X}_3 \vee X_4) \cdot (X_1 \vee \bar{X}_2 \vee \bar{X}_3 \vee \bar{X}_4) \cdot (\bar{X}_1 \vee X_2 \vee X_3 \vee X_4) \cdot (\bar{X}_1 \vee X_2 \vee X_3 \vee \bar{X}_4) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3 \vee X_4) \cdot (\bar{X}_1 \vee X_2 \vee \bar{X}_3 \vee \bar{X}_3)$$

15. СКНФ-ны Вейч әдісімен минимизациялаймыз (2.31-сурет).



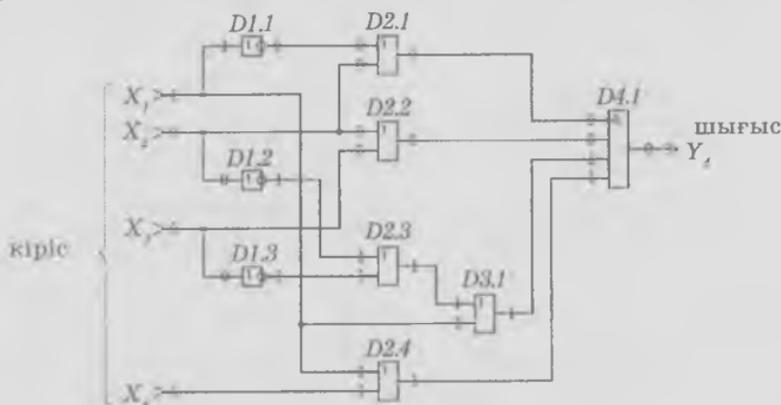
2.31-сурет

МКНФ: $Y_1 = (\bar{X}_1 \vee X_2) \cdot (X_1 \vee X_4) \cdot (X_2 \vee X_3) \cdot (X_1 \vee \bar{X}_2 \vee \bar{X}_3)$

16. Тиісті элемент санын есептейміз: 3 элемент НЕ + 5 элемент ИЛИ + 1 элемент И.

17. Микросұлбаны таңдау: бір КР1533ЛН1 микросұлба, екі микросұлба КР1533ЛЛ1 және бір микросұлба КР1533ЛИ6.

18. И, ИЛИ, НЕ базисіне СҚ сұлбасын құрамыз (2.32-сурет) және статикалық режимінде кіріс сигналының бір комбинациясының жұмысына талдау жасаймыз.



2.32-сурет

19. Сұлбаға элемент тізімін құрамыз (2.20-кесте).

2.20-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1</i>	<i>KP1533ЛН1</i>	<i>1</i>	3 элем. қолданылмайды
<i>D2, D3</i>	<i>KP1533ЛЛ1</i>	<i>1</i>	D3 микросұлбасының 3 элем. қолданылмайды.
<i>D4</i>	<i>KP1533ЛИ6</i>	<i>1</i>	1 элем. қолданылмайды

20. Аппаратура шығыны мен кешігуін анықтаймыз:

$W = + 1 + + = + 1 + + = 1 + = 2$ корпус бөлігі; $T = 4t$.

21. ИЛИ-НЕ базисіне ауысамыз:

$$\begin{aligned} \text{МКНФ: } Y_4 &= \overline{(X_1 \vee X_3) \cdot (X_1 \vee X_4) \cdot (X_2 \vee X_3) \cdot (X_1 \vee X_2 \vee X_3)} = \\ &= \overline{(X_1 \vee X_2) \vee (X_1 \vee X_4) \vee (X_2 \vee X_3) \vee (X_1 \vee X_2 \vee X_3)} = \\ &= (\overline{X_1} \downarrow X_2) \downarrow (X_1 \downarrow X_4) \downarrow (X_2 \downarrow X_3) \downarrow (X_1 \downarrow \overline{X_2} \downarrow \overline{X_3}) \end{aligned}$$

22. Тиісті элемент санын есептейміз: 5 элемент *2ИЛИ-НЕ* (соның ішінде 3 элемент – X_1 , X_2 және X_3 терістеуге арналған) + 1 элемент *3ИЛИ-НЕ* + 1 элемент *4ИЛИ-НЕ*.

23. Микросұлбаны таңдау. Бұл жерде бір маңызды сәтті ескеру қажет. Сұлбаны құруда *4ИЛИ-НЕ* элементі қажет. *KP1533* сериялы микросұлбада мұндай элемент жоқ. Бұл жағдайда кірісі көп элементті алу керек. Бірақ элементтің бір немесе бірнеше кірісі артық болып қалады. Сонда не істеу керек? Осы уақыттан бастап есте сақтау керек: Кез келген *СҚ* элементінің немесе логикалық элементтің қолданылмайтын кірісін еш уақытта бос қалдыруға болмайды, оларды міндетті түрде бір нәрсеге жалғау керек (сирек жағдайда). Қайда жалғану керек, ол *СҚ* немесе нақты элемент кірісінің функциясына байланысты. *И* және *И-НЕ* элементінің артық кірісін логикалық 1 сигналының көзіне (2.9-тақырыпты қараңыз), ал *ИЛИ* және *ИЛИ-НЕ*

элементінің артық кірістерін логикалық 0 сигналының көзіне жалғау керек (2.9-тақырыпты қара). Бірақ кез келген логикалық элементтің артық кірістерін осы элементтің қолданылатын кірістеріне жалғау керек.

Сол себептен біздің мысалымызда *4ИЛИ-НЕ* орнына артық кірістері көршіге жалғасқан *КР1533* сериялы микросұлбасының (сұлбада – D4.1) құрылымындай *ТТЛШ* құрылымды *КР531ЛЕ7* микросұлбаның *5ИЛИ-НЕ* элементі қолданылады. Сонымен қатар, бізге *КР1533ЛЕ1* екі микросұлба және бір *КР1533ЛЕ4* микросұлба қажет.

24. *ИЛИ-НЕ* базисіне *СҚ* сұлбасын құру (2.33-сурет) және статикалық режимінде кіріс сигналының бір комбинациясының жұмысына талдау жасаймыз.

25. Сұлбаға элемент тізімін құрамыз (2.21-кесте).

2.21-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	КР1533ЛН1	1	3 элем. қолданылмайды
D2, D3	КР1533ЛЛ1	1	D3 микросұлбасының 3 элем. қолданылмайды
D4	КР1533ЛИ6	1	1 элем. қолданылмайды

26. Аппаратура шығыны мен кешігуді анықтаймыз:

$$W = 1 + + + = 1 + + + = 1 + = 2 \text{ корпус бөлігі}; T = 3\tau.$$

27. Барлық төрт сұлбаның сапасын бағалайық:

– аппаратра шығыны көп *ИЛИ-НЕ* базисті сұлбаны алып тастаймыз (2.22-кесте);

– $T = 4t$ МДНФ (2.28-сурет) және МКНФ (2.32-сурет) бойынша өте аз қимылдайтын сұлбаны алып тастаймыз;

– қалған Парето тобы тек бір нұсқаны ғана құрайды: кешігуі $T = 4t$, аппаратра шығыны $W = 2$ корпус бөлігіне тең болатын *И-НЕ* (2.30-сурет) базисті сұлбаны.

бастапқы шартты беру – задавать начальные условия – *initialize*

шығу көзі – источник – *source*

сигнал көзі – источник сигнала – *signal source*

теориялық – теоретический – *theoretically*

2.9. Сұлбаны ықшамдау

Біздің құрған сұлбамызда микросұлба құрамына кіретін кейбір элементтер (алдыңғы кестелердегі «ескерту» бағанасындағы) қолданылмаған. Бірақ бұл сұлбалар платада бір немесе бірнеше түйін немесе блоктан тұратын бір ғана сандық қондырғы құрамын көрсетеді. Микросұлбаның үлкен санында қолданылмайтын элементтер саны да біршама. Қолданылмайтын элементтерді азайту жолында аппаратура шығынын азайту сұлбаны ықшамдау арқылы орындалады: бір түйіндегі микросұлбаның артық элементтерін (бірдей және үлкен кіріс санында) сол платада орналасқан сандық қондырғы, түйін немесе блоктарда мүмкін болғанынша қолдану керек.

Мысалы, бір блокта орналасқан *KP1533ЛА4* микросұлбасының *3И-НЕ* элементі қолданылмады делік. Ал басқа түйінге, біз барлық уақытта қолданатын *KP1533ЛА4* микросұлбаның бір *2И-НЕ* элементі қажет. Бірінші блокта артық болған *KP1533ЛА4* микросұлбасының осы элементін (екі емес, үш кірісті болғанына қарамастан) қолдану мүмкіндігі бар. Сонда екінші блокқа *KP1533ЛА3* микросұлбасы қажет болмайды.

Ықшамдауға қарамастан, бір немесе бірнеше микросұлбалардағы кейбір элементтер бос қалуы мүмкін. 2.8-тақырыпта айтылғандай, бұл элементтердің кірістерін бос қалдыруға болмайды, оларды міндетті түрде бір жерге қосу қажет. Егер элемент сұлба жұмысына қатыспаса, онда оның кірісін пайдаланылатын қуат шамасы аз болатындай етіп қосу қажет. Осы мақсатқа жету үшін элементтің статикалық режимінде жұмыс істеуін қамтамасыз ету қажет, яғни оның

кірісін тұрақты логикалық 0 сигнал көзіне немесе тұрақты логикалық 1 сигнал көзіне қосу керек. Ал нақты қайда қосу керек екені ол элементтің және микросұлбаның құрылымына байланысты шешіледі.

МОП құрылымды ИМС

1.6-тақырыпта айтылып кеткендей, МОП құрылымды микросұлбадағы PL және PH элементтер аралығындағы айырмашылықты статикалық режимде есептеу қажет емес. Сол себептен кез келген қолданылмайтын элементтің шығысында тұрақты сигнал деңгейі 0 немесе 1 болатыны айтарлықтай мәнге ие болмайды. Сондықтан қолданылмайтын элементтердің кірістерін тұрақты логикалық сигнал 0 (іс жүзінде қолайлы) немесе тұрақты логикалық сигнал 1 -ді қосуға болады.

ТТЛ және ТТЛШ құрылымды ИМС

1.6-тақырыпта айтылып кеткен статикалық режимде ТТЛ және ТТЛШ микросұлбаларындағы PL және PH элементтер аралығында айтарлықтай айырмашылық бар. PH шамасының мәні аз. Сол себептен артық элемент шығысында тұрақты жоғарғы деңгейлі логикалық 1 болу керек. Ал кірістеріне қандай тұрақты сигнал берілуі керек екені элемент түріне байланысты және 2.34-суретте көрсетілген.



2.33-сурет

Осы уақыттан бастап техникалық әдебиетте (сонымен қатар, анықтамада) қолданылатын « x » қандай да бір сигналды көрсететін кіріске белгілі бір уақыт аралығында беріледі. Шынында, ИЛИ элементі үшін логикалық қосу 1 кез келген басқа сигналға (0 немесе 1) 1 -ді береді; И-НЕ элементі үшін логикалық көбейту 0 кез келген сигналға нөлді, ал келесі терістеу бірді береді.

Логикалық 0 және логикалық 1 тұрақты сигналдардың шығу көзі не болады?

1. Логикалық 0 тұрақты сигналдың шығу көзі ортақ сым (құрал корпусының жерге қосылуы) болады.

2. Логикалық 1 тұрақты сигналдың шығу көзі мынадай болуы мүмкін:

– берілген микросұлбаның қорек көзі. Кейбір сериялы микросұлбаларда (мысалы, КР1533 сериялы микросұлбада) ол тура қосылады, ал басқа (мысалы, К5555 сериялы микросұлбада) – кернеу бөлгіші арқылы (нақты номиналды резистор);

– егер кірістері ортақ сымға жалғанған *НЕ*, *И-НЕ* немесе *ИЛИ-НЕ* элементтері болса, басқа қолданылмайтын элементтер шығысында жоғарғы деңгейлі логикалық 1 ұсталып тұрады.

Сөздік

электронды қондырғының корпусы – корпус электронного устройства – *caseage*

бөлгіш – делитель – *divider*

кернеу бөлгіш – делитель напряжения – *voltage divider*

ортақ сым – общий провод – *global bus*

жерге қосылған – заземленный – *grounded*

ықшамдау – оптимизация – *optimization*

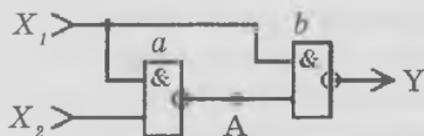
қорек көзі – источник питания – *power source*

номинал, номиналды мән – номинал, номинальное значение – *rating value*

2.10. Сигналдар жарысы туралы түсінік

Сигнал қандай да бір кірісте тарамдалып және әр түрлі тежелулерден тізбектеліп, бір және сол элементтің әр түрлі кірісіне берілетін жағдайлар сұлбада көп кездеседі. Бұл сигналдардың жарысуы деп аталады.

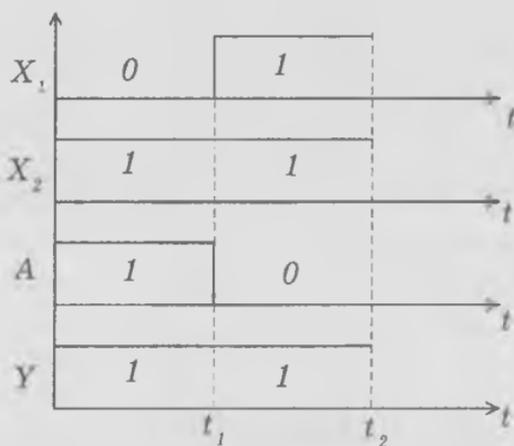
Сигналдардың жарысуы неге әкелін соғады? Сұраққа жауап беру үшін алдымен келесі сұлбаны қарастырайық (2.34-сурет):



2.34-сурет

Мұнда X_1 сигналы тарамдалады: біреуі b элементінің жоғарғы кірісіне, ал екіншісі a элементі арқылы кешігумен b элементінің төменгі кірісіне беріледі.

Уақыт диаграммасы көмегімен (2.36-сурет) X_1 және X_2 кірісіне сигналдардың өзгерістерімен берілген динамикалық режиміндегі элементтің кешігуін есептемей, берілген сұлба жұмысына талдау жасау.



2.35-сурет

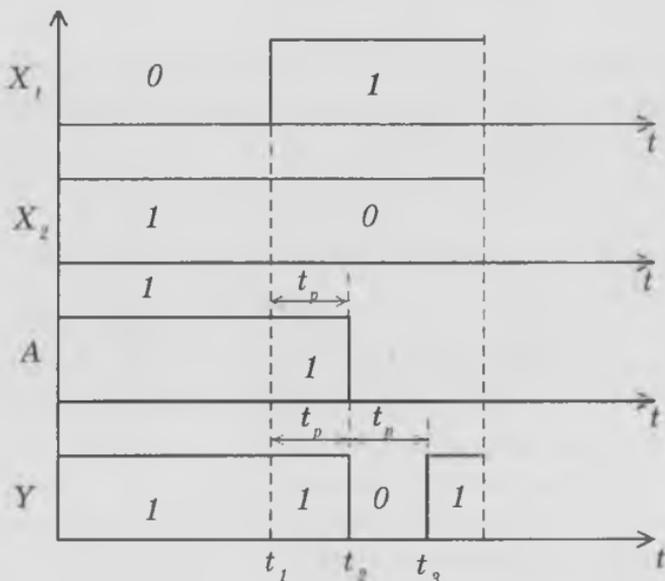
Сұлбаның жұмыс істеу процесінде Y шығысында барлық уақытта логикалық 1 деңгейі ұсталып тұрады.

t_p элемент кешігуіндегі диаграммасы түзу (2.36-сурет).

t_1 сәтінде X_1 кірісіндегі сигнал деңгейі 0-ден 1-ге дейін өседі және a және b элемент кірісіне беріледі. a элементінің екі кірісінде 1 сигналы (біреуі – X_1 кірісінен, екіншісі – X_2 кірісінен) болады, сонымен элемент шығысында 0 қалыптасуы керек. Бірақ ол t_p кешігуіндегі t_2 сәтте пайда болу керек. Осы t_1 сәтінде b элементінің екі кірісіне де 1 сигналы

қалыптасады (біреуі – X_1 кірісінен, екіншісі – t_2 сәтіне дейінгі сақталған $1 a$ элемент шығысынан). Сондықтан осы элемент шығысында да 0 сигналы қалыптасуы қажет. Ол да t_p кешігудегі t_2 сәтте пайда болу керек.

b элементінің бір кірісіне X_1 кірісінен 1 сигналы түседі, ал екінші кірісіне a элементінің шығысынан 0 сигналы түседі. Сонымен, b элементінің Y шығысында 1 сигналы қалыптасу керек, бірақ ол t_p кідірісіндегі t_2 сәтінде қалыптасады.



2.36-сурет

Енді 2.35 және 2.36-сурет диаграммаларын салыстырамыз. Айтып кеткендей, идеалды жағдайда жұмыс процесі b элементінің Y шығысы кезінде барлық уақытта тұрақты логикалық 1 деңгейі қалыптасады. Егер элементтің кешігуін ескерсек, онда b элементінің Y шығысындағы (2.36-суретті қара) $t_2 - t_1$ интервал аралығында кернеудің терістеу шығысында кішігірім ұзақтықта бөгеу пайда болады. Бөгеудің пайда болуы салдарынан X_1 кірісінен сигнал мына түрде таралады: біріншісі b элементінің кірісіне тура, ал екіншісі кешігуімен осы b элементінің екінші кірісіне қосылады.

Сигналдардың жарысуы әсерінен көп таралған және бөгеулермен күресудегі эффективті әдістер **синхронизация** (тактілену) деп аталады. Бұл әдістің мақсаты: элементтер немесе қондырғылар **синхрондалу** (**рұқсат ету**) кірістерімен қамтамасыз етіледі және элементтің кірісіне рұқсат ету синхросигналы берілгенде ғана іске қосылады. Синхросигнал аралығындағы интервалдар сигналдардың жарысуы салдарынан бөгеулердің пайда болу мүмкіндігімен алынады. Мысалы, егер 2.35-сұлбадағы *b* элементінің кірісін синхрондаумен қамтамасыз етін және оған t_2 сәтінен соң рұқсат ету сигналын берсек, онда бөгеу пайда болмайды. Оны байқау үшін осы жағдайға уақыт диаграммасын түзу арқылы көз жеткізуге болады.

Сөздік

кернеуді алып тастау – выброс напряжения – *voltage surge*

үлкен толқын – большая волна – *surge*

жарыс – гонки – *race*

сигналдар жарысы – гонки сигналов – *signals race*

ұзақтығы – длительность, продолжительность – *duration*

кернеуді жоғарылату – повышать напряжение – *step up voltage*

рұқсат ету, мүмкіндік беру – разрешать, давать возможность – *enable*

рұқсат ететін кіріс – разрешающий вход – *enable input*

синхронизация – синхронизация – *synchronization*

синхрондалатын – синхронизирующий – *synchronizing*

синхрондалатын кіріс – синхронизирующий вход – *synchronizing input*

синхросигнал – синхросигнал – *synchrosignal*

іске қосылу – срабатывание – *operation*

элементтің іске қосылуы – срабатывание элемента – *operation of element*

тактілену – тактирование, синхронизация – *clocking*

Бақылау сұрақтары және тапсырмалар

1. 3 немесе 4 кірісі бар сандық қондырғының ақиқат кестесі беріледі. Келесі функцияларды орындау қажет:

- *СДНФ* жазу;
- Вейч тәсілі бойынша минимизациялау;
- алынған *МДНФ*-тен талап етілген элементтер санын анықтау;
- микросұлбаны таңдау;
- *СҚ* сұлбасын сызу және оның жұмыс талдауын кез келген кіріс сигналдарының бір комбинациясы үшін жасау;
- осы сұлбаға кіретін элементтер тізімін құру;
- сұлбаның сапасын анықтау, аппаратура шығыны мен кешігуді есептеу;
- *СКНФ* жазу;
- Вейч тәсілі бойынша минимизациялау;
- алынған *МКНФ*-тен талап етілген элементтер санын анықтау;
- микросұлбаны таңдау;
- *СҚ* сұлбасын сызу және оның жұмыс талдауын кез келген кіріс сигналдарының бір комбинациясы үшін жасау;
- осы сұлбаға кіретін элементтер тізімін құру;
- сұлбаның сапасын анықтау, аппаратура шығыны мен кешігуді есептеу;
- екі сұлбаның салыстырмалық сапасын анықтау.

2. 3 немесе 4 кірісі бар сандық қондырғының ақиқат кестесі беріледі. Келесі функцияларды орындау қажет:

- *СДНФ* жазу;
- Вейч тәсілі бойынша минимизациялау;
- алынған *МДНФ*-тен талап етілген элементтер санын анықтау;
- микросұлбаны таңдау;
- *СКНФ* жазу;
- Вейч тәсілі бойынша минимизациялау;
- алынған *МКНФ*-тен талап етілген элементтер санын анықтау;
- микросұлбаны таңдау;
- *МДНФ* пен *МКНФ*-ті салыстыру;

– аз элементті саны бар сұлбадан *И-НЕ (ИЛИ-НЕ)* базисіне көшу;

– алынған сұлбадан қажетті *И-НЕ (ИЛИ-НЕ)* элементтерінің санын анықтау;

– микросұлбаны таңдау;

– *СК* сұлбасын сызу және оның жұмыс талдауын кез келген кіріс сигналдарының бір комбинациясы үшін жасау;

– осы сұлбаға кіретін элементтер тізімін құру;

– сұлбаның сапасын бағалау (аппаратура шығыны мен кідіруді есептеу).

3. Сұлбада қолданылмайтын логикалық элементтер қалса не істеу керек?

4. Логикалық *0* және логикалық *1* тұрақты сигналдардың көздері болып не табылады?

5. Сандық техника сұлбаларында қандай құбылыс «сигналдар жарысуы» (*гонки сигналов*) деп аталады және олардың әсері қандай?

6. «Сигналдар жарысуымен» негізгі күресу тәсілдері.

3-ТАРАУ. АРАЛАС САНДЫҚ ҚОНДЫРҒЫ

1.1-тақырыпта айтылып кеткендей, аралас *СК* дегеніміз – ол жадысы жоқ қондырғы. Мұнда шығыс сигналдарының мәні (шығыс код сөздері) тек сол уақыттағы кірістегі сигналдардың жиынтығымен анықталады (кіріс код сөздерімен).

3.1. Есептеу жүйесі. Кодтар

Сандық техникада 3 негізгі позициялық *есептеу жүйесі* қолданылады:

– *екілік* – кез келген санды жазу үшін 0 және 1 қолданылады. Оны сандық техникада қолдану өте тиімді, себебі логикалық 0 және логикалық 1 сигналдары сол сандарға лайық;

– *ондық* – сандарды жазу кезінде өзімізге өте таныс араб сандары 0, 1, 2, ..., 9 қолданылады. Мұндай есептеу жүйесі күнделікті қолданылуда кеңінен тараған;

– *он алтылық* – санды жазу үшін 16 сан қолданылады: 0, 1, 2, ..., 9, A, B, C, D, E, F. Мұндағы 10 сан ондық есептеу жүйесінен алынған, қалған 6 сан ағылшын алфавиті түрінде жазылады. Мұндай есептеу жүйесі басқару жүйесінің микропроцессоры бағдарламасында кеңінен қолданылады.

Есептеу жүйесін ұйымдастыру принципі 3.1-кестесінде көрсетілген.

Он алтылық есептеу жүйесін басқару жүйесін бағдарламалау кезінде қарастырамыз. Ал қазір сандық техникада кеңінен қолданылатын екілік және ондық есептеу жүйесін қарастырамыз.

Екілік есептеу жүйесі немесе *екілік код* түріндегі сан әр түрлі *разрядты* болуы мүмкін:

1. Ондық есептеу жүйесіндегі 0 және 1 сандары, 1-разрядты екілік кодтағы 0 және 1 тек екеу ғана (3.1-кестесінде екі сызықпен көрсетілген).

2. 2-разрядты екілік код төртеу: 00, 01, 10 және 11 (3.1-кестесінде штрих сызықпен көрсетілген). Осы код арқылы ондық 0, 1, 2 және 3 көрсетіледі.

3. 0-ден 7-ге дейінгі ондық сандарға сегіз екілік код сәйкес: 000, 001, 010, ..., 111 (3.1-кестеде жұлдызша сызықтармен көрсетілген).

4. Он алтылық 4-разрядты кодтарға 0000, 0001, 0010, ..., 1111 (3.1-кестесінде пунктирлі сызықпен көрсетілген) 0-ден 15-ке дейінгі ондық сандар сәйкес.

5, 6, т.с.с. разрядты екілік код тізімдерін шексіз жалғастыруға болады, бірақ жоғарыда көрсетілген разрядтарға ерекше көңіл бөлу қажет. Себебі, әр түрлі сандық қондырғы жұмыстарын оқып-үйренуде олар нақты анықтаманы береді. Жоғарыда айтылып кеткендей, сандық техникада санды екілік код түрінде көрсету ыңғайлы. Ал біз күнделікті өмірде санды ондық есептеу жүйесінде жазуды үйренгенбіз. Сол себептен сандық аппаратураны пайдалануда және жобалауда ондық есептеу жүйесін екілік есептеу жүйесіне немесе керісінше түрлендіру қажеттілігі туады. Бұл жерде біз бірінші кедергіге тап боламыз: мұндай түрлендіру абсолютті нақты орындалмайды, тек жуық шамада алынады.

Түрлендірудің екі жағдайын қарастырайық:

3.1-кесте

екілік					ондық	он алтылық
0	0	0	0		0	0
0	0	0	1		1	1
0	0	1	0		2	2
0	0	1	1		3	3
0	1	0	0		4	4
0	1	0	1		5	5
0	1	1	0		6	6
0	1	1	1		7	7
1	0	0	0		8	8
1	0	0	1		9	9
1	0	1	0		10	A
1	0	1	1		11	B
1	1	0	0		12	C
1	1	0	1		13	D
1	1	1	0		14	E
1	1	1	1		15	F
1	0	0	0	0	16	10
1	0	0	0	1	17	11
1	0	0	1	0	18	12
1	0	0	1	1	19	13
1	0	1	0	0	20	14

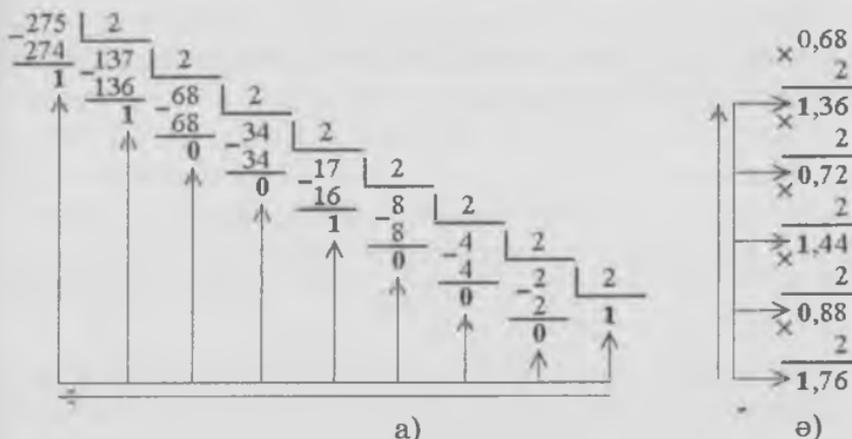
Т.С.С.

А. Ондық есептеу жүйесін екілік есептеу жүйесіне түрлендіру.

Толық санды түрлендіргенде кезекпен 2-ге бөлу қажет, ал қалдықтарды оңнан солға көшіріп отыру қажет.

Бөлшек санды түрлендіргенде кезекпен 2-ге көбейту қажет. Көбейту операциясының саны алдын ала берілген түрлендірумен анықталады.

1-мысал. 275,68 ондық санды үтірден соң бес белгіге дейін екілік есептеу жүйесіне түрлендіру қажет. Толық санды түрлендіру 3.1, а-суретте көрсетілген, ал бөлшек санды түрлендіру 3.1, ә-суретте көрсетілген.



3.1-сурет

Жауап

$$275,68_{(10)} \approx 100010011,10101_{(2)}$$

В. Екілік есептеу жүйесінен ондыққа түрлендіру. Мұндай түрлену мына формуламен анықталады:

$$N = \sum A_n \cdot 2^n,$$

мұндағы n – разряд нөмірі, разрядтың нөмірленуі келесі тәртіппен орындалады:

$$\begin{array}{cccccc} \text{Сан:} & 2 & 6 & 0 & 1 & 9, & 3 & 4 & 8 \\ & \downarrow \end{array}$$

$$\text{Разряд нөмірі: } 4 \ 3 \ 2 \ 1 \ 0 \ -1 \ -2 \ -3$$

A_n – n -разряд саны

Әрбір разрядтағы екілік кодтың 2^n шамасы коэффициент салмағы болып табылады. Екілік кодтың нөлінші разряды үшін салмақ коэффициентінің шамасы $2^0 = 1$, ал 1-разряд үшін $2^1 = 2$, 3-разряд үшін $2^2 = 4$, 4 разряд үшін $2^3 = 8$, т.с.с.

2-мысал. Екілік кодты 10110101,011 ондық есептеу жүйесіне түрлендіру керек.

$$\begin{aligned} \text{Жауап: } 10110101,011_{(2)} &= 1 \cdot 2^7 + 0 \cdot 2^6 + 1 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + \\ &+ 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 1 \cdot 2^{-3} = 128 + 0 + 32 + 16 + 0 + \\ &+ 4 + 0 + 1 + 0 + \frac{1}{2} + \frac{1}{2^2} = 181 + \frac{1}{4} + \frac{1}{8} = 181 + 0,375 = 181,375_{(10)}. \end{aligned}$$

Ондық есептеу жүйесінен екілік есептеу жүйесіне және керісінше түрленгенде әр түрлі сан мәні және іс-әрекеттің қиындығы пайда болады. Мұндай түрлендіруді аппараттық әдістермен түрлендіру рационалды емес. Сондықтан ондық сандарды сандық техникада көрсету үшін код сөзінің екі түрі қолданылады.

I. Қазір қарастырып өткен *екілік код* (3.1-кестені қараңыз) разрядтыққа сәйкес (осы тақырыптың 1-4 пунктіне көңіл аударыңыздар). Бұл сандар аз болған кезде қолданылады (15 аралығында).

II. Егер сандар көп болса (15-тен көп), онда *екілік-ондық код* (3.2-кестені қараңыз) қолданылады. Бұл жағдайда ондық сандар екілік кодқа түрленбейді, сол қалпында қалады. Бірақ әрбір ондық сан нөл және бірлік комбинация түрінде жазылады.

Сандық техникада екілік-ондық кодтың бірнеше түрі болады. Кейбір қарапайым түрлері 3.2-кестеде көрсетілген. Бұл кодтың қолданылу аймағы оның ерекшелігі мен нақты бір аппаратурада жұмыс істейтінімен талап етіледі.

Мысалы:

а) «5-тен 2» бес разрядты кодта (3.2-кестені қараңыз) кез келген комбинация барлық уақытта екі бірліктен тұрады (сол себептен код «5-тен 2» деп аталады). Мұнда қате комбинацияны табу жеңіл.

ә) «3-тен артық» кодында (3.2-кестені қараңыз) кез келген санның код комбинациясы сол санның екілік кодына 3 қосылғаннан соң орындалады (сол себептен код «3-тен артық» деп аталады). Бұл кодтың ерекшелігі сонда, кез келген ондық санға сәйкес комбинация 9-ға дейінгі толтырылған код комбинациясы (инверсиясын) терістеуін құрайды. Мысалы, 2 санының 9-ға дейінгі толтырылуы $7 (9 - 2 = 7)$. «3-тен артық» кодында 2 санының код комбинациясы – 0101 (3.2-кесте қараңыз). Егер оны терістесек, онда 1010 комбинациясы алынады (мұнда әрбір сан терістеледі), яғни 7 санының кодына сәйкес келеді (3.2-кесте). Бұл қасиет сандық қондырғыдағы операцияның орындалуын қысқартады.

3.2-кесте

Ондық сан	Екілік-ондық код					
	8421	7421	5421	2421	5311	Грей
0	0000	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001	0001
2	0010	0010	0010	0010	0011	0011
3	0011	0011	0011	0011	0100	0010
4	0100	0100	0100	0100	0101	0110
5	0101	0101	1000	1011	1000	0111
6	0110	0110	1001	1100	1001	0101
7	0111	1000	1010	1101	1011	0100
8	1000	1001	1011	1110	1100	1100
9	1001	1010	1100	1111	1101	1101

3.3-кесте

Ондық сан	Екілік-ондық код				
	3-тен артық	5-ген 2	3a + 2	51111	Джонсон
0	0011	11000	00010	00000	00000
1	0100	01100	00101	00001	00001
2	0101	00110	01000	00011	00011
3	0110	00011	01011	00111	00111
4	0111	10001	01110	01111	01111
5	1000	10100	10001	10000	11111
6	1001	01010	10100	11000	11110
7	1010	00101	10111	11100	11100
8	1011	10010	11010	11110	11000
9	1100	01001	11101	11111	10000

б) Джонсон (оны Либау-Крейг коды деп те атайды) кодында разрядтар бірінші бірліктермен, содан соң нөлдермен тізбектеліп толтырылады.

Бұл жерде кез келген код комбинациясы келесі код комбинациясынан бір разрядқа өзгеше; таратқыш құрылымын құруда мұндай кодты қолдану өте қолайлы. Джонсон коды тек 5-разрядты ғана емес, сонымен қатар төрт, үш, алты және одан да көп разрядты болуы мүмкін (біздің жағдайымызда ол екілік-ондық код); бірақ құрылу принципі сол қалпында сақталады.

Дәл осы сияқты басқа екілік-ондық кодтардың қолданылу аймағы және құрылу ерекшелігі қарастырылады.

Сандық техникада ең көп таралған «8421» коды (осы және басқа кейбір кодтардың аты разрядтың салмақ коэффициентімен құралған), өйткені бірінші он ондық сандардың 0-ден 9-ға дейінгі мәндері осы сандардың екілік кодымен толық сәйкес (3.1, 3.2-кесте). Екілік кодтың бірінші төрт разрядының салмақ коэффициенттері (1, 2, 4 және 8) екілік-ондық кодқа «8421» дәл келеді, аталуы осыдан шыққан. Көрсетілген кодты орындағанда «екілік-ондық код» термині қолданылады, аты көрсетілмейді.

3-мысал. 275,68 ондық санды екілік-ондық кодқа «8421» түрлендіру қажет.

$$\text{Жауап: } 275,68_{(10)} = \overset{2}{00}10 \overset{7}{01}11 \overset{5}{01}01 \overset{6}{01}10 \overset{8}{10}00_{(8421)}$$

Алдыңғы және соңғы нөлдерді алып тастағанда мына түрде болады:

$$275,68_{(10)} = 1001110101,01101_{(8421)}$$

Ескерту: Алынған код сөзі – 275,68 санының екілік коды емес (1-мысал шешімімен салыстырыңыз). Бұл «8421» екілік-ондық код түрінде көрсетілген.

Ақпаратты түсіндіруде орыс, ағылшын алфавитінің әріптерінен басқа кең таралған (символ) шарттар және (мысалы, телеграфта қолданылатын) әр түрлі құрылымды және

ұзындықтағы кодтар қолданылады. Тиісті код өлшемі мен құрылымын таңдауда басқа символдар мен талап етілетін код әріптерінің сандарын ескеру қажет. Ең көп таралғаны – әріпті-сандық және $2^8 = 256$ түрінде кодталатын 8-разрядты кодпен берілген ақпарат символдары. Мысал ретінде ААК – ақпаратты алмастыру кодын қарастырайық. Оны ұйымдастыру принципі 3.4-кестеде берілген. Кестені қолдана отырып кез келген белгінің ААИ кодын анықтаймыз. Мысалы, ағылшын әрпі *J* 01001010 кодымен анықталады, бірінші зоналық топ 0100 (жоғарыдан төмен), содан соң сандық (солдан оңға) арқылы.

Сұлба элементтері, диаграммалар және басқа суреттер, дауыстар, кескіндер және де басқа ақпараттар код сөзінде беріледі. Осыларды оқып-үйрену сол пән аралығында қарастырылады.

Ақпаратты анықтайтын логикалық 0 және логикалық 1 жиынтығы код сөзі деп аталады. 2 және 3 бөлімді оқуда код сөзі деп тек кодталған сандарды атайды. Олар:

- талап етілген разрядтың екілік коды;
- тиісті екілік-ондық код.

Зоналык топ				0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	
				0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	1	1
				0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	1	1
				0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Сандык топ	0	0	0	0	ПУ С	АР1	Пробел	0	@	Р	'	р	ВЦ Ф					ю	п	Ю	П
	0	0	0	1	НЗ 1	СУ 1	!	1	А	Q	a	q	НЗ Н						я		Я
	0	0	1	0	НТ	СУ 2	"	2	В	R	b	r	РП	УУ К				б		Б	
	0	0	1	1	КТ	СУ 3	#	3	С	S	c	s						ц		Ц	
	0	1	0	0	КП	СТ П	¤	4	D	T	d	t	БК П	ВК П				д	т	Д	
	0	1	0	1	КТ М	НЕ Т	%	5	E	U	e	u	НС	ОУ ч							У
	0	1	1	0	ДА	СИ Н	&	6	F	V	f	v	СБ	ПБ				ф	ж	Ф	Ж
	0	1	1	1	ЭВ	КБ	,	7	G	W	g	w	ОЖ Д					г	в	Г	
	1	0	0	0	ВШ	АН	(8	H	X	h	x								ь	Ь
	1	0	0	1	ГТ	КН)	9	I	Y	i	y						и	ы	И	Ы
	1	0	1	0	ПС	ЗМ	*	:	J	Z	j	z	УР					й	з	Й	З
	1	0	1	1	ВТ	АР2	+	:	K		k	{						к	ш		Ш
	1	1	0	0	ПФ	РФ	,	<	L	\	l			ВЫ П				л	э	Л	Э
	1	1	0	1	ВК	РГ	-	=	M]	m	}		ВС Т				м	щ		Щ
	1	1	1	0	РУ С	РЗ	.	>	N	^	n	?						н	ч		Ч
1	1	1	1	ЛА Т	РЭ	/	?	O	-	o								ь			

Сөздік

араб сандары – арабские цифры – *Arabic numerals*

шексіздік – бесконечность – *infinity*

шексіздікке дейін – до бесконечности – *to infinity, ad infinitum*

әріпті-санды ақпарат – буквенно-цифровая информация – *alpha(numeric) information*

коэффициент салмағы – весовой коэффициент – *weighting coefficient, weighting factor*

5-тен 2 – 2 из 5 – *2 out of a 5*

екілік жүйе – двоичная система – *binary-number system, dyadic (number) system, zero-one system*

екілік сан – двоичное число – *binary number*

болу – делить – *divide*

екіге бөлу – делить на два – *divide by two, halve*

ондық жүйе – десятичная система – *base-ten system, decadic system, decimal system, denary system*

ондық сан – десятичное число – *decimal number*

9-ға дейін толықтыру – дополнение до 9 – *nine's complement, complement with respect to nine*

жарты бөлім – дробная часть – *fraction, fractional part*

кодталған – закодированный – *recorded*

бірліктер, нөлдіктермен толтыру – заполнять нулями, единицами – *till with zeros, ones*

зоналық – зональный – *zonal, zone*

код – код – *code*

екілік код – двоичный код – *binary code*

екілік-ондық код – двоично-десятичный код – *binary-coded decimal (BCD) code, binary decimal code*

Грей коды – код Грея – *Gray code*

Джонсон коды – код Джонсона – *Johnson code*

кодтау – кодирование – *coding, encoding*

мәнсіз нөл – незначущий – *nonsignificant zero*

қате – ошибка – *error*

қате – ошибочный – *erroneous*

жобалау – проектирование – *designing, projection*

бағдарламалау – программирование – *programming*

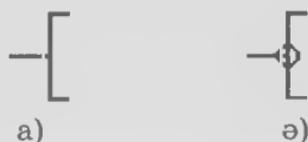
разрядты – разрядность – *digit capacity*
таратқыш – распределитель – *distributor*
рационалды – рациональный, разумный, целесообразный – *rational*
рационалды емес – иррациональный – *irrational*
жоғарыдан төмен – сверху вниз – *top-down*
3-тен артық – с избытком 3 – *with 3 excess*
есептеу жүйесі – система счисления – *scale of notation*
әріппен, санмен көрсетілген келісілген шарт кескіні – изображение условными знаками, цифрами, буквами – *notation*
басқару жүйесі – система управления – *executive system*
телеграфия – телеграфия – *telegraphy*
нақты – точность (вычислений) – *accuracy*
нақты ауысу – точность перевода – *accuracy of a translation*
екіге көбейту – умножить на 2 – *multiply by two*
формула – формула – *formula*
толық бөлім – целая часть – *integer part*
он алтылық жүйе – шестнадцатеричная система – *hexadecimal system, sexadecimal system*

3.2. Активті және пассивті сигналдар. Статикалық басқару әдісі

Активті сигнал СҚ кірісіне берілгенде осы қондырғының жағдайын өзгертуге қабілетті, яғни шығыс сигналдардың мәнін өзгертеді. СҚ кірісіне берілген пассивті сигнал қондырғы жағдайын өзгерте алмайды.

Егер СҚ кірісіне сандық сигнал кернеу деңгей түрінде түссе, онда кірісті статикалық дейміз. Олар екі түрлі болуы мүмкін:

1. *Статикалық тұзу* активті сигнал үшін – логикалық 1 деңгейі, ал пассивті сигнал үшін логикалық 0 деңгейі болады. Кіріс кескіндері 3.2, а-суретте көрсетілген.



3.2-сурет

2. **Статикалық терістеу (инверсия)**, активті сигнал үшін – логикалық 0 деңгейі, ал пассивті сигнал үшін логикалық 1 деңгейі болады. Кіріс кескіндер түрі 3.2, ә-суретте көрсетілген.

Сөздік

активті сигнал – активный сигнал – *active signal*

пассивті сигнал – пассивный сигнал – *passive signal*

статикалық – статический – *static*

статикалық түзу кіріс – статический прямой вход – *static direct input*

статикалық инверсия кірісі – инверсный вход – *static complemented (inverting) input*

3.3. Шифраторлар

Шифратор немесе **кодер** (*coder* немесе *encoder*) – сандық ақпараттардың екілік код түрінде орындайтын **СҚ**, яғни ондық сандардың код сөздеріне түрлендіру.

Кез келген шифратордың тиісті ондық сандар кірісіне және сөйкес код сөздеріне шығыстары болады.

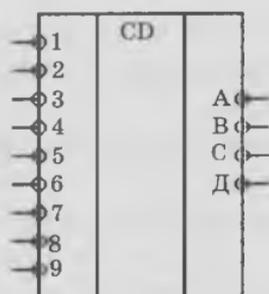
Шифраторлар көпфункционалды **СҚ** микросұлбасында немесе жеке микросұлбаларда қолданылуы мүмкін. Көптеген **СҚ** микросұлбалар таңбалануындағы үшінші топтың бірінші әрпі **И**, ал екінші әрпі берілген **ИМС**-тің нақты құрылғысын анықтайды. Шифратор микросұлбалары **ИВ** шартымен белгіленеді. Шифратор кескіні ағылшын әрпімен (3.3-суретті қараңыз) **CD** (*coder*) белгіленеді.

Микросұлба түрінде шифратор екі түрде шығарылады:

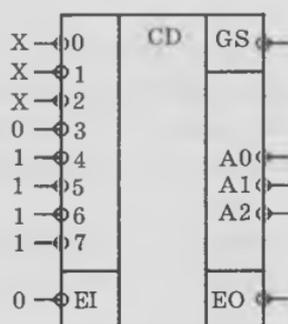
1. Кез келген ондық санды екілік-ондық кодқа «8421»

түрлендіруде 10×4 (10 кіріс және 4 шығысты) шифратор қолданылады. Ондық сандар 0-ден 9-ға дейінгі сан құрамынан тұрғандықтан, көрсетілген санға байланысты шифраторлар да он кірістен тұрады. Код «8421» төрт разрядты болғандықтан (3.2-кестені қараңыз), берілген код үшін шифраторлар шығысы 4 болады. Аналогі «Texas Instruments» фирмасының *SN74LS147N* микросұлбасы болатын *K555IB3* (3.3-сурет) микросұлбаны мысал ретінде қарастыруға болады. Оның шығыстары «8421» код үшін *A, B, C, D* әріптермен белгіленген.

Олар клавиатура көмегімен сандық ақпаратты енгізгенде қолданылады.



3.3-сурет



3.4-сурет

2. Алғашқы сегіз 0-ден 7-ге дейінгі ондық санды үш разрядты екілік кодқа түрлендіруде 8×3 шифраторы қолданылады (3.1-тақырыптағы 3-пунктті қараңыз). Олар көбіне басқа СҚ жұмысын басқаруда қолданылады. «Texas Instruments» фирмасының *SN74LS148N* микросұлбасы болатын *K555IB1* (3.3-сурет) микросұлбасын мысал ретінде қарастыруға болады. Ол 0 ... 7 сандары үшін сегіз кірісті және *A0, A1, A2* үш разрядты екілік код үшін үш шығысты болады.

Негізгі ескерту:

– кез келген СҚ қорытындысының нөмірленуі *K555IB1* микросұлбасы сияқты жоғарыдан төменге (ақиқат кестесінде оңнан солға) қарай разряд нөмірімен: 0, 1, 2, 3 және т.с.с. орындалады. Жалпы қабылданған екі қолданылып жүрген ресейлік ИМС-тан басқа (исключение): егер құрылғы екілік кодпен (разрядтың коэффициент салмағы: 1, 2, 4, 8, т.с.с)

немесе көп таралған екілік-ондық кодпен «8421» (разрядтың коэффициент салмағы 1, 2, 4 және 8) жұмыс істесе, онда сәйкес қорытынды осы разрядтың коэффициент салмағымен нөмірленеді. Бірақ көрсетілген кодтардың разряд коэффициентінің салмағы бірдей болғандықтан, олар жиі шаттасады: қаралатын қондырғы қайсы – екілік төрт разрядпен немесе екілік-ондық «8421» кодпен жұмыс істейді ме? Сұраққа дұрыс жауапты анықтаманы қолдану арқылы немесе төменде көрсетілген нақты микросұлбаның кескін шартымен анықтауға болады;

– шетелдік микросұлбаларда (соның ішінде «Texas Instruments» фирмасының ИМС және басқа) код қорытындылары *A, B, C, D* және т.с.с әріптермен (К555ИВ3 микросұлбада көрсетілгендей) белгіленеді. *A* әрпі 1-мен, *B* – 2, *C* – 4, *D* – 8 және т.с.с.

– оқушылардың зертханалық жұмыстарын жеңілдету үшін микросұлбалардың барлық шығыстары «Texas Instruments» фирмасы мен «Electronics Workbench» компьютерлі бағдарламасы бойынша белгіленеді.

– *К555ИВ1* микросұлбасы сандық қондырғының басқа ИМС-ры сияқты, негізгі қорытындыдан басқа (қазіргі жағдайда кірістері ондық сан үшін, ал шығыстары код үшін), рұқсат етуші *EI* (enable input) коды болады (2.10-тақырыбының соңын қара). Кіріске активті рұқсат етуші сигнал *EI* берілгенде шифратор жұмыс істейді. Егер кіріске *EI* пассивті сигнал берілсе, онда барлық шығыста пассивті сигнал болады.

Ескерту: шығыстағы «активті» және «пассивті» сигналдар таза келісілген термин.

Сонымен, микросұлбаның екі қосымша шығысы болады. Олардың қызметін анықтамадан түсіндіреміз:

EO (enable output) – шығыс бойынша рұқсат. *O* сигналы тек рұқсат етуден соң және кіріске пассивті сигнал берілгеннен соң ғана қалыптасады.

GS (group signal) – топтық сигнал. Шығыста *I* сигналы, тек рұқсат ету болмаған жағдайда немесе оның бар болуында және кірісте пассивті сигнал берілгенде қалыптасады.

Кез келген сандық қондырғының кескінін сызғанда «европалық» стандарт сақталуы қажет.

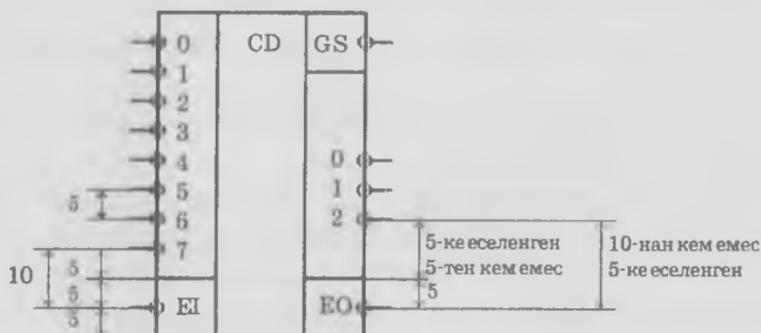
а) Логикалық элементке қойылатын негізгі талаптар сақталады (1.2-тақырыптың соңын қара): кез келген элементтің екі көрші қорытындысындағы «а» арақашықтығы (1.5 және 3.5-сурет) 5 мм-ге еселенген (шындығында 5 мм тең) және берілген сұлбаның барлық қондырғылары мен элементтері бірдей болуы керек.

ә) ең соңғы шығыс пен қондырғыларының шетінің арасы (логикалық элементтен басқа) 5 мм-ден аспауы керек. Шығысы аз жағында 5 мм-ден көп болуы мүмкін, бірақ 5 мм-ге еселенген.

б) әр түрлі функционалды анықтамалардың шығыстары арасындағы сызықпен бөлінген арақашықтық 10 мм аспауы керек. Шығысы аз жерде 10 мм болуы мүмкін, бірақ 5 мм еселенген.

Шифратордың барлық микросұлбалары басымдылық (артықшылық) болып шығарылады. Активті сигналдар бір мезгілде бірнеше кірістерге беріледі, бірақ басымдылық кіріске берілетін үлкен мәнді санға беріледі.

Шифратордың жұмыс принципі өте қарапайым: егер активті сигналды қандай да бір ондық сан түрінде кірісіне берсе, онда шығысында сол санға сәйкес екілік код қалыптасады.



3.5-сурет

Ескерту: Берілген санға сәйкес кодты осы санның адресі деп атайды. Сондықтан *КР153ЗВ1* микросұлбасында код-

қа арналған шығыстары A әрпімен белгіленеді (ағылшынша address – адрес).

Мысалы көрсетілген микросұлбаның жұмысын қарастырайық (3.5-сурет).

3.5-кесте

EI	кірістер								шығыстар				
	0	1	2	3	4	5	6	7	2	1	0	GS	EO
1	x	x	x	x	x	x	x	x	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	x	x	x	x	x	x	x	0	0	0	0	0	1
0	x	x	x	x	x	x	0	1	0	0	1	0	1
0	x	x	x	x	x	0	1	1	0	1	0	0	1
0	x	x	x	0	1	1	1	1	1	0	0	0	1
0	x	x	0	1	1	1	1	1	1	0	1	0	1
0	x	0	1	1	1	1	1	1	1	1	0	0	1
0	0	1	1	1	1	1	1	1	1	1	1	0	1

$K555IB1$ микросұлба көмегімен ондық сан 3-ті түрлендіру қажет делік. Бұл үшін активті сигнал 0-ді берілген сан кірісіне жібереміз (бұл жерде активті сигнал – 0, өйткені барлық ондық сандар кірістері статикалық инверсияланған). Үлкен сан кірістерінде (4, 5, 6 және 7) пассивті логикалық 1 деңгейі орнатылу қажет. Ал кіші сан кірістеріне (0, 1 және 2) кез келген сигналды беруге болады (2.9-тақырыпты қараңыз: Егер кіріске мәнсіз сигнал берілетін болса, онда «х» белгісін қолданамыз). Шифратор басымдылықты болғандықтан, кірістерінде активті логикалық сигнал 0 болғанымен, басымдылық үлкен 3 санына беріледі.

EI кірістегі микросұлба жұмыс істеу үшін кіріске активті сигнал 0 беріледі (белгіленген кіріс статикалық терістеу болғандықтан, бұл жерде активті сигнал 0 болып саналады).

Ондық 3 санына 3-разрядты екілік коды 011 сөйкес келеді, ал бірақ шығыстары инверсті болғандықтан, 100 сигналы топтасады (шығыстағы сандық информация кез келген микросұлбада ақпарат төменнен жоғары қарай оқылады).

EO шығысында 1 логикалық сигнал топтасады, 1 кірісте (кіріс сигналы 3) активті сигнал 0 әсер етеді.

GS шығысында логикалық сигнал 0 топтасады, өйткені бұл жерде де кіріске активті сигнал 0 әсер етеді (кіріс сигналы 3).

Ескерту: K555IB2 (аналогты – микросұлба SN74LS348N «Texas Instruments» фирмасы), микросұлбасының құрылымы да осындай, бірақ бұл микросұлба 3 шығысы бар буферлі ИМС 3-ге ауысқанда, Z-күйі, E1 кірісінде бұзылыстар болмағанда немесе бұзылыстар болғанда және барлық ондық сандар кірісінде пассивті сигнал болғанда пайда болады.

1.2-тақырыпта айтылғандай, элемент жұмысы туралы немесе сандық қондырғы техникасын ақиқат кестесіне толтыру керек, анықтама әдебиеттеріндегідей. Мысалға, K555IB1 микросұлбасының ақиқат кестесін келтірейік:

Оқушылардың түсінуі үшін біз мүмкіндігінше СК микросұлбасының жұмыстары туралы түсінікті сөзбен береміз, ал бірақ олар ақиқат кестесі туралы түсініктерін толық баяндаулары керек (тәжірибе жұмыстарын орындағанда анықтама кітаптарын қолдана алу үшін).

Сөздік

адрес – адрес – *address*

құру (бір нәрсеге) – встраивать (во что-либо) – *build in (to)*

шығыс – выход – *output*

тура шығыс – прямой выход – *direct output*

инверсті шығыс – инверсный выход – *inverting (complementary) output*

топтық – групповой – *group*

топтық сигнал – групповой сигнал – *group signal*

клавиатура – клавиатура – *keyboard*

көпфункционалды – многофункциональный – *multilogic*

басымдылықты – приоритет, приоритетный – *priority*

рұқсат етуші сигнал – разрешающий сигнал – *enable signal*

шығыс бойынша рұқсат ету – разрешение по выходу – *enable output*

төменнен жоғарыға – снизу вверх – *bottom-up*

басқару, тексеру, бақылау – управление, проверка, контроль – *control*

шифратор – шифратор – *coder, encoder*

басымдылықты шифратор 10x4 – приоритетный шифратор *10x4 – 10 to 4 line priority encoder*

басымдылықты шифратор 8x3 – приоритетті шифратор *8x3 – 8 to 3 priority encoder*

3.4. Шифратордың құрылымы

Дайын микросұлба түрінде шығарылмаған шифратор талап етілсе, онда олар көпфункционалды СК құрамына ендіріледі немесе логикалық микросұлба элементі түрінде құрылады.

Мысал үшін ондық сандардың екілік-ондық код «8421» түрленуіндегі шифратор құрылысын қарастырамыз. Осы жағдайдағы кодты таңдаудың екі себебі бар: 3.3-суретте көрсетілген тиісті *K555ИВ3* микросұлбаның құрылымын анықтау («Texas Instruments» фирмасының SN74LS147N аналогты микросұлбасы);

– көрсетілген микросұлбада не себептен 0 санына кіріс жоқ екенін түсіну.

1. Кіріс және шығыс саны мен қызметін анықтау:

Мұндай шифратор (3.3-тақырыптағы 1-пунктіде айтылып кеткен) барлық 0...9-ға дейінгі ондық сандар үшін он кірістен және «8421» төрт разрядты код үшін 4 шығыстан тұрады.

2. Шифратордың ақиқат кестесін құраймыз (3.5-кесте). 3.2-кестесін қолдана отырып, «8421» кодын әрбір ондық санға жазамыз. Код шығыстарының шартты белгілерін *KP1533ИВ3* микросұлбасы сияқты көрсетеміз.

3. Әрбір шифратор шығысына *СДФ* жазамыз:

$$A = X_1 \vee X_3 \vee X_5 \vee X_7 \vee X_9$$

$$B = X_2 \vee X_3 \vee X_6 \vee X_7$$

$$C = X_4 \vee X_5 \vee X_6 \vee X_7$$

$$D = X_8 \vee X_9$$

Мұндай логикалық мәнді жазуды басқа жағынан қарастыруға болады, мысалы, егер активті сигнал 1 санының кірісіне немесе 3 санының кірісіне, немесе 5 санының кірісіне немесе 7 санының кірісіне немесе 9 санының кірісіне берілсе, онда «В» шығысында 1 сигналы қалыптасады (3.5-кестені қара).

4. И-НЕ базисіне ауысамыз және тиісті логикалық элемент санын анықтаймыз:

$$A = \overline{X_1 \vee X_3 \vee X_5 \vee X_7 \vee X_9} = \overline{X_1 \cdot X_3 \cdot X_5 \cdot X_7 \cdot X_9} = \overline{X_1} / \overline{X_3} / \overline{X_5} / \overline{X_7} / \overline{X_9}$$

1 элемент 5И-НЕ.

Қалған логикалық мәндер осындай құрылымда болады, И-НЕ базисіне алмасу процесі дәл осындай. Сондықтан алынған шешімді жазуымызға болады.

$$B = \overline{X_2} \vee \overline{X_8} \vee \overline{X_6} \vee \overline{X_7}. \text{ 1 элемент 4И-НЕ.}$$

$$C = \overline{X_4} \vee \overline{X_5} \vee \overline{X_6} \vee \overline{X_7}. \text{ 1 элемент 4И-НЕ.}$$

$$D = \overline{X_8} \vee \overline{X_9}. \text{ 1 элемент 2И-НЕ.}$$

Шифратор сұлбасын құру үшін: 1 элемент 5И-НЕ, 2 элемент 4И-НЕ және 1 элемент 2И-НЕ қажет.

Ескерту: логикалық мәндердің барлық кіріс сигналдарын терістеу қажет. Осы операцияны орындау үшін сұлбаға логикалық элементтерді енгізбейміз: шифратордың барлық кірістерін (К555ИВ3 микросұлбасындай) терісті деп есептейміз (3.3-сурет қараңыз).

3.6-кесте

Ондық сан кірістері	«8421» код шығысы			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

5. Микросұлбаны таңдау: *KP1533ЛА2* бір микросұлбасы. (*5И-НЕ* элементінен тұратын сұлба жоқ, сол себептен *8И-НЕ* элементті – 2.8-тақырыптағы 23-пункттен қараңыз), *KP1533ЛА1* және *KP1533ЛА3* микросұлбаны алу керек.

Ескерту:

а) Біз активті сигналы 0 болатын кірісі терістелген шифраторды (осы тақырыптың 4-пунктін қараңыз) және тұзу түрде «8421» коды қалыптасатын тұзу шығысты аламыз. *K555ИВ3* (1-қосымшаны, 3.5-суретті қараңыз) микросұлбасындай шифратор шығысы инверсті болу үшін осы сұлбаға қандай өзгеріс енгізуге болатынын оқушылардың өздері ойланып шығаруы талап етіледі.

ә) *K555ИВ30* (1-қосымша, 3.5-сурет) сәйкес микросұлбада не себептен 0 санына кіріс жоқ екеніне сұлба жауап береді: бұл кіріс (3.5-суретте сызықшалармен көрсетілген) ешқайда қосылмайды, сол себептен оны сызудың қажеті жоқ.

6. *И-НЕ* базисіне шифратор сұлбасын сызамыз (3.7-сурет).

7. Осы сұлбаға элемент тізімін түземіз (3.7-кесте).

3.7-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1	KP1533ЛА2	1	
D2	KP1533ЛА1	1	
D3	KP1533ЛА3	1	3 элем. қолданылмайды

8. Қандай да бір ондық санды түрлендіру үшін статикалық режимде шифратор жұмысына талдау жасаймыз (3.7-сурет).

Ескерту: Жұмысты талдау кезінде ескеру қажет: біздің құрған шифраторымыз басымдылықты емес, яғни активті сигналды бір ондық санның кірісіне беруге болады. Басымдылықты ұйымдастыру үшін аз ондық сан кірістерінде активті сигналдардың блокталуын қадағалау қажет (3.5-тақырыпты қараңыз).

Шифратор 5 санын кодтау керек делік. Ол үшін активті сигналды 0 (өйткені, барлық кірістері инверсті) осы 5 саны-

ның кірісіне береміз. Қалған барлық сан кірісіне пассивті логикалық деңгей 1 береміз. Сұлба бойынша анықтаймыз (3.6-сурет), шығыста 0101 қалыптасады (ескереміз: қорытындыдағы код сөздерін төменнен жоғарыға қарай оқу қажет). Алынған шешімді ақиқат кестесімен салыстырамыз (3.5-кестені қара) және қорытынды жасаймыз: шифратор 5 санын дұрыс түрлендірді. Жұмысқа толық талдау жасау үшін барлық вариантты тексеру талап етіледі, яғни осы жағдайда барлық санның дұрыс кодталғанын тексеру керек. Біздің құрған сұлбамыз – (3.6-сурет) көшірме.

Соңғы вариантты орындау керек:

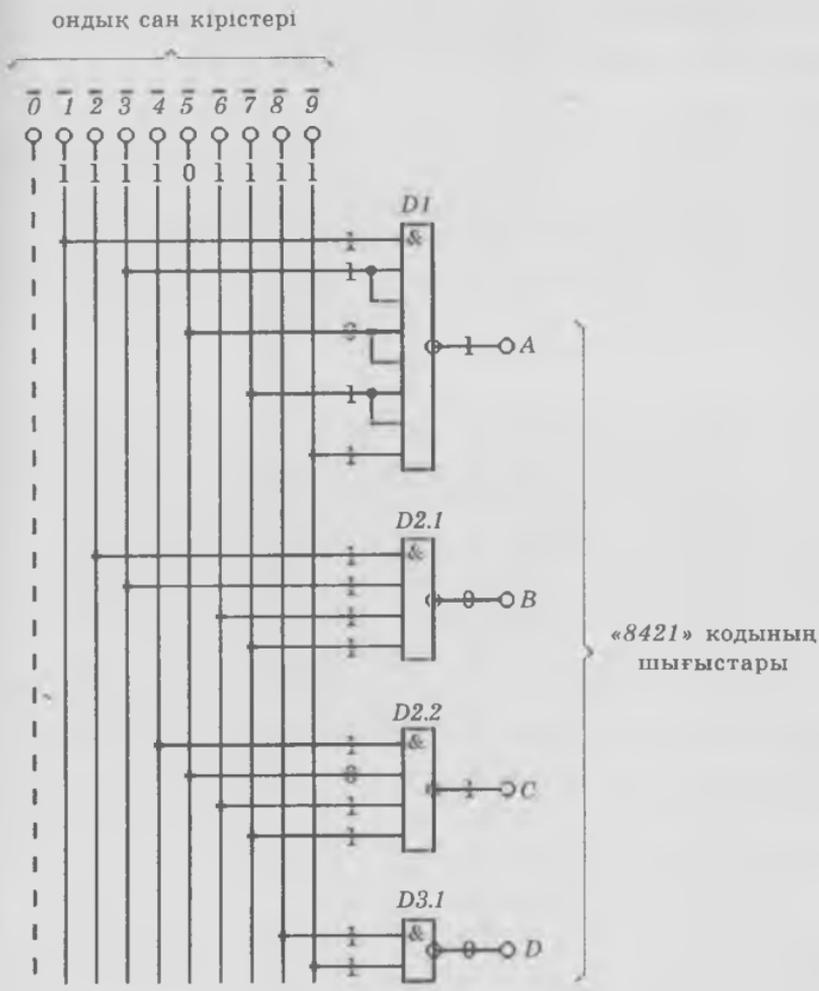
I. Ешқайда қосылмайтын қосымша сызықтарды алып тастау керек: біз олардың құрылуы қандай екенін және сызық аралығының арақашықтығы минималды болуын сақтау үшін сыздық.

II. Жұмысқа талдауды орындағанда қолданған сигналдарды алып тастау керек. ИМС корпусын шығыстар нөмірін көрсетуде олар кедергі болады.

III. 2,3-тақырыпта айтылып кеткендей, микросұлбаның корпус шығыстарын нөмірлеу керек.

IV. Сұлбаларды оқуға ыңғайлы болу үшін ішкі жалғастыру сымдарының қиылысу желілерінің ең аз мәнін алу керек.

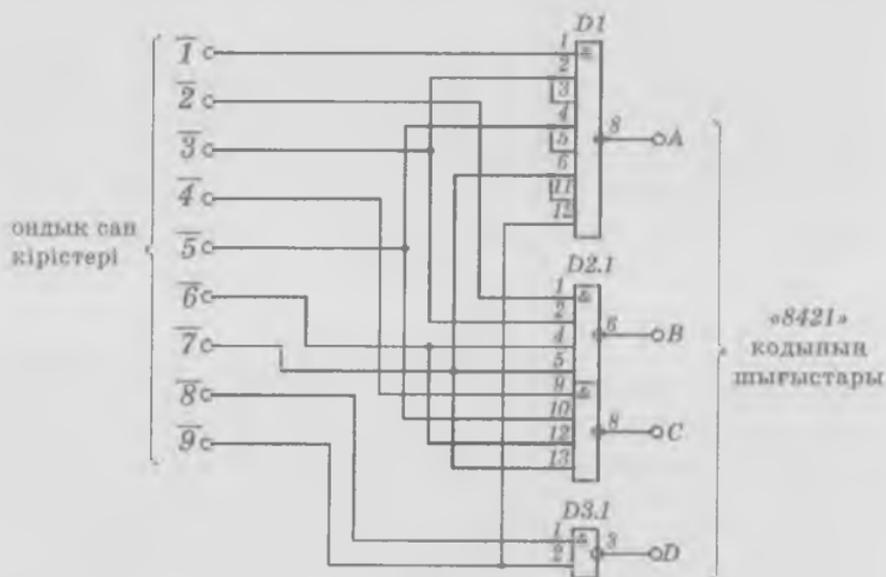
V. Кірісті солға жылжыту керек. Біз 3.6-суретте сұлба ыңғайлы құрылу үшін кірісті жоғары орналастырдық.



3.6-сурет

VI. Бұдан басқа *КР1533ЛА1* микросұлбасының екі элементі де бірінен кейін бірі тігінен (3.6-сурет, сұлбада штрихты сызықпен бөлінш көрсетілген) орналасқан, сондықтан осы жағдайда *КР1533ЛА1* микросұлба элементтерінің бөлінген бейнесін толық сызуға болады (өйткені, ол анықтамада бейнеленген, 1.7, ә-суретті қараңыз). Бұл сұлба көлемін кемітеді және екілік нөмірмен екі жеке элементтің белгісінің орнына (*D2.1 және D2.2*) барлық микросұлбаның

Жоғарыда айтылғандарды ескере отырып, шифратор сұлбасы 3.7-суретте көрсетілген түрде болады.



3.7-сурет

Сандық құрылғы сұлбаларының жұмысын талдауда және көрнекті құрылымын қамтамасыз етуде, сонымен қатар стандартты сақтауда, біз:

- көмекші желілерді сақтаймыз;
- ИМС корпусында қорытынды (*вывод*) нөмірін көрсетпейміз;

- егер артық сызықтар мен элемент аралығында байланыс желісінің қиылысуы болмаса, жеке элементтердің орнына толық микросұлбаны сызамыз;

- статикалық режимде жұмысты талдауда жеке элементтің және сұлба қорытындылардың (*вывод*) сигнал мөнін көрсетеміз.

Сөздік

- кодтау, талдау* – кодировать, шифровать – *code, encode*
ішкі жалғастырудың қиылысуы – пересечение внутренних соединений – *interconnecting crossover*
бөлек – отдельный – *separate*

3.5. Шифратордағы басымдылық және рұқсат етуді ұйымдастыру принципі

Шифратордағы рұқсат етуші кірістер келесі жағдайда ұйымдастырылады:

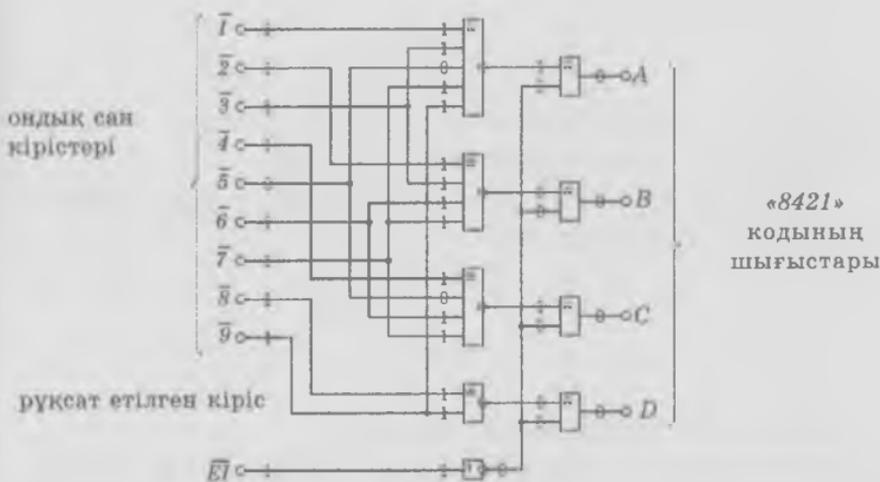
2И элементі түрінде сұлбаның шығысына «кілт» қойылады (3.8-сурет). Егер Е1 кірісіне пассивті логикалық 1 деңгейді орналастырса, онда НЕ элементінің шығысында И элементінің барлық кірісіне логикалық 0 сигналы беріледі. Бұл сигнал пассивті логикалық 0 деңгейінің барлық шығыстарында кодталатын санға байланыссыз екендігін көрсетеді, яғни шығысында керекті санның коды қалыптаспайды (3.5-сурет, 5 саны). Шифратордың жұмысы Е1 кірісіне активті рұқсат етілген 0 сигналы берілгенде іске асады.

Ескерту: Бұл жерде біз керекті микросұлбаның логикалық элементтерін таңдаған жоқпыз, рұқсат етілген кірістің құрылымын көрсетуді ғана мақсат еттік.

Кейбір басқа СҚ шығыс сигналының блокталуы рұқсат етілген кірістерді ұйымдастыру негізінде жүзеге асырылады.

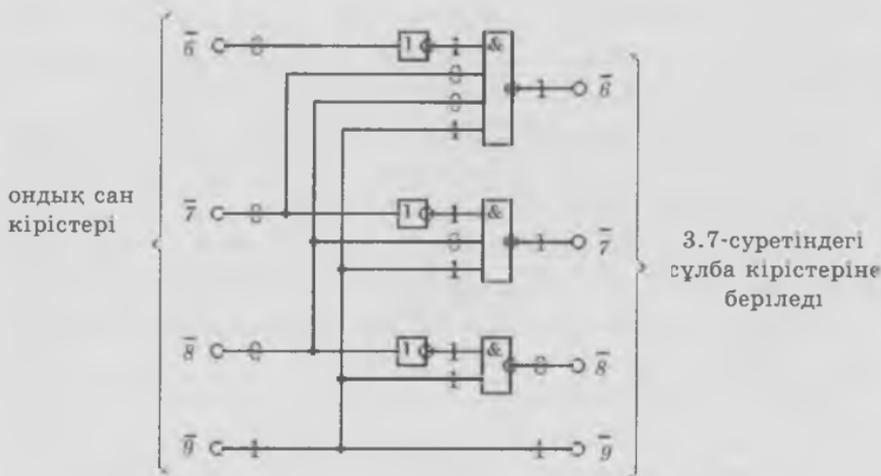
Шифраторда басымдылықты ұйымдастырудың мүмкін болатын бір вариантын қарастырайық.

Шифратордың кірісіне (3.7-сурет) сұлбаны қосамыз (3.9-сурет). Ықшамдау үшін нақты микросұлба қарастырылмаған және тек қана төрт кірісі көрсетілген: 6, 7, 8 және 9.



3.8-сурет

Осы сұлбаның жұмысын көрсету үшін мысал келтірейік (3.9-суретте сигналдар көрсетілген). Активті 0 сигналдарын бір уақытта бірнеше кірістерге – 6, 7 және 8 сандар кірісіне береміз. Ең жоғарғы санды кірістен 8 активті 0 сигналы барлық кіші санды (сұлбада 6, 7 сан) И-НЕ элементінің кірісіне түседі. Осының әсерінен барлық элементтердің шығысында берілген сан кірісінің активті 0 сигналы болуына қарамастан, шығыста пассивті логикалық 1 деңгейі шығады. Нәтижесінде үлкен санды 8 тізбегінде активті 0 сигналы қалыптасады және шифратордың сәйкес кірісіне беріледі (3.7-сурет).



3.9-сурет

Аз санды активті сигналды кірістерді блоктау барлық басқа шифраторларда ұйымдастырылады.

3.9-суретті жоғары созу арқылы барлық ондық сандар үшін кірісті құруға болады.

Сөздік

түїіндеу – блокировать – *blockade*

үлкен разряд – старший разряд – *high-order bit (digit)*

үлкен сан – старшая цифра – *high-order numeral*

кіші разряд – младший разряд – *lower-order bit (digit)*
кіші сан – младшая цифра – *lower-order numeral*

3.6. Дешифраторлар

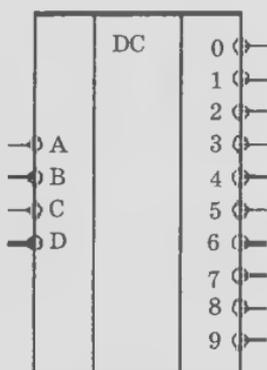
Дешифратор немесе *декодер (decoder)* – шифратордың кері функциясын: код сөзін ондық санға түрлендіру функциясын орындайтын сандық қондырғы.

Әр дешифратордың тиісті ондық санға кірісі және сәйкес код сөзіне шығысы болады.

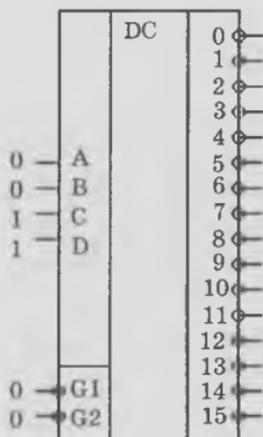
Көп жағдайда дешифраторлар сандық аппаратура түйіндерін немесе сандық қондырғыларды жұмысын басқару үшін қолданылады. Іс жүзінде олар көпфункционалды микросұлба құрамында немесе жеке микросұлба түрінде шығарылады.

Көп дешифраторлар (барлығы емес) демультимплексор ретінде қолданылады (3.12-сурет), сондықтан анықтамада немесе техникалық оқулықтарда оларды дешифратор-демультиплексор деп атайды.

Дешифратор микросұлбасы *ID* әрпімен таңбаланады. Дешифраторлар бейнесі (3.10-сурет) *DC* әрпімен белгіленеді, бұл құрылғының ағылшынша аталуы – *decoder*.



3.10-сурет



3.11-сурет

Микросұлба түрінде дешифратордың төрт негізгі түрі шығарылады:

1. 4×10 дешифраторы екілік-ондық кодты «8421» ондық санға түрлендіреді. Код «8421» төрт разрядты (3.2-кестені қараңыз), сондықтан мұндай дешифраторлар берілген код үшін 4 кірісті A, B, C, D болады. Ондық сандар 0-ден 9-ға дейінгі санды құрайды. Сол себептен көрсетілген дешифратор сәйкес он шығысты болуы керек. Мысал ретінде аналогі «Texas Instruments» фирмасының $SN74LS42N$ микросұлбасы болатын $K555ИД6$ микросұлбасын (3.10-сурет) келтіруге болады.

2. 4×16 дешифраторлары төрт разрядты екілік кодты 0-ден 15-ке дейінгі ондық санға түрлендіруді орындайды (мысалы, аналогі «Texas Instruments» фирмасының $SN74LS154$ микросұлбасы болатын 3.11-суретте көрсетілген $KP1533ИД3$ микросұлбасы). Олар төрт разрядты екілік код үшін 4 кірісі A, B, C, D , екі рұқсат етуші кірісі $G1, G2$ және 0-ден 15-ге дейінгі санға 16 шығысы болады (3.1-тақырыптағы 3.1-кестесін және 4 пунктті қараңыз). Бұл жерде кіріс белгілеріне көңіл бөлуіміз керек: $K555ИД6$ микросұлбасындағыдай, A, B, C, D . Бірақ $K555ИД6$ микросұлбасы екілік-ондық кодпен «8421» жұмыс істейді, ал $KP1533ИД3$ микросұлбасы – төрт разрядты екілік кодпен. Анықтамаға қарамай-ақ, микросұлба бейнесі бойынша қандай кодты түрлендіретінін байқауға болады. Егер $K555ИД6$ микросұлбасы екілік-ондық кодпен жұмыс істесе, онда оның 0 ... 9 ондық сандары үшін он шығысы болады. Ал, егер $KP1533ИД3$ микросұлбасы екілік төрт разрядты кодпен жұмыс істесе, онда оның 0 ... 15 сандары үшін $2^n = 2^4 = 16$ шығысы болуы керек.

Кез келген дешифратордың жұмыс құрылымы өте қарапайым: кіріске код сөзін орнатқанда коды кіріске берілген санның шығысында активті сигнал қалыптастырылады.

1100 екілік кодын сәйкес ондық санға түрлендіруді орындайтын $KP1533ИД3$ дешифратор микросұлбасының жұмысына мысал келтірейік (3.11-сурет). Ол үшін көрсетілген кодты $DBCA$ кірісіне түзу түрде береміз (берілген кірістер тура статикалық) және активті рұқсат етуші – 0 сигнала

лы G кірісіне беріледі (мұнда активті сигнал 0, өйткені берілген кірістер инверсиялық статикалық).

Негізгі ескерту: Егер микросұлбада екі немесе одан көп рұқсат етуші кірістері болса, онда оның жұмыс істеуі үшін барлық кіріске активті сигнал беру қажет.

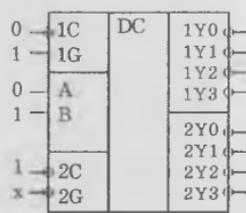
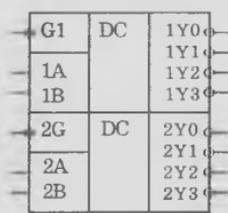
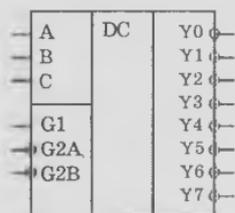
1100 – 12 санының коды болғандықтан (*3.1*-кестені қараңыз), активті сигнал *0 12* санының (олар инверсиялық статикалық) шығысында қалыптасады. Санның қалған барлық шығыстарында пассивті логикалық *1* деңгейі орнатылады.

3. 3×8 дешифраторлары үш разрядты екілік кодты 0 -ден 7 -ге дейінгі ондық санға түрлендіруді орындайды. Мысал, аналогі «Texas Instruments» фирмасының *SN74ALS138* микросұлбасы болатын *3.12*-суретте көрсетілген *KP153ЗИД7* микросұлбасы. Оның үш разрядты екілік код үшін 3 кірісі – A, B, C , 3 рұқсат етуші кірісі $G1, G2A, G2B$ және $0 \dots 7$ сандары үшін 8 шығысы бар (*3.1*-тақырыптағы *3.1*-кестесін және *3*-пунктті қараңыз).

4. 2×4 дешифраторлары екі разрядты екілік кодты 0 -ден 3 -ке дейінгі ондық санға түрлендіруді орындайды. Мұндай микросұлбасы бар дешифраторлардың екі түрі қолданылады:

– екі жеке 2×4 дешифратордан тұрады. Мысалы, *3.13*, а-суретінде көрсетілген *KP153ЗИД14* микросұлбасы (аналогі «Texas Instruments» фирмасының *SN74ALS139* микросұлбасы). Олардың әрқайсысында екі разрядты екілік код үшін A және B кірісі, рұқсат етуші кіріс G және $0 \dots 3$ ондық сан үшін U шығысы бар.

– 2×4 қосарланған дешифраторы. Мысал ретінде аналогі «Texas Instruments» фирмасының *SN74LS155* микросұлбасы болатын *KP153ЗИД4* микросұлбаны қарастырайық (*3.13*, ә-сурет). Мұнда әрбір дешифратордың жеке рұқсат етуші кірісі (біреуінде $1C$ және $1G$, екіншісінде $2C$ және $2G$), $0 \dots 3$ сандары үшін жеке шығыстары (жоғарғысында $1Y0 \dots 1Y3$, төменгісінде $2Y0 \dots 2Y3$) және екі разрядты екілік код үшін A және B ортақ кірістері бар. Осы микросұлбаның жұмысына мысал келтірейік: жоғарғы дешифратордың көмегімен 01 кодын сәйкес ондық санға түрлендіру талап етіледі. Сонымен қатар, төменгі дешифратор жұмыс істемейді. Ол үшін 01 кодын A және B кірістеріне берейік (*3.13*, ә-сурет).



а)

ә)

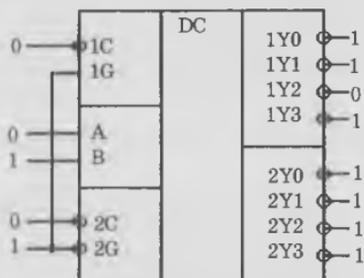
3.12-сурет

3.13-сурет

Жоғарғы дешифратор көмегімен кодты түрлендіру керек болғандықтан, активті рұқсат ету сигналын $1C$, $1G$ кірістеріне береміз: $1C$ кірісіне – 0, өйткені осы кіріс инверсті статикалық, $1G$ кірісіне – 1, себебі аталған кіріс тура статикалық. 01 коды – 1 санының екі разрядты коды (3.1-тақырыптағы 3.1-кестесін және 2-пунктті қараңыз), сонымен, 1 санының шығысы болып табылатын тек $1Y1$ шығысында активті сигнал 0 (шығысы инверсті статикалық) қалыптасады. Қалған $1Y0$, $1Y2$, $1Y3$ сандар шығысында пассивті логикалық 1 деңгейі орнатылады. Төменгі дешифратор шарт бойынша жұмыс істемейді, сондықтан кез келген бір кірісте рұқсат етуші пассивті сигнал 1 (мұнда екі рұқсат етуші кіріс статикалық инверсті, сондықтан активті сигнал 0, ал пассивті сигнал 1 болады) орнатылу қажет (3.13-суретіндегідей, $2C$ кірісінде ғана болуы мүмкін). Басқа рұқсат етуші кіріске кез келген сигнал беруге болады ($2G$ кірісіндегі «x» белгісі), $1C$ кірісінде пассивті сигнал 1 болғандықтан, төменгі дешифраторға жұмыс істетпейді. Егер рұқсат етуші сигнал болмаса, онда осы дешифратордың $2Y0$... $2Y3$ барлық шығысында пассивті логикалық 1 деңгейі орнатылады (шығыстары статикалық терістеу).

Егер қарастырылған микросұлбадан $1G$ және $2G$ кірістерін жалғастырсақ (3.14-суретті қараңыз), онда ол үш разрядты екілік кодты 0...7 (ескертеміз, оның жұмысы $KP1533ИД7$ микросұлбаға сәйкес) ондық сандарына бір дешифратор функциясы сияқты түрлендіреді. Топтастырылған код $1G$, $2G$ кірісі B және A кірісімен бірге үш разрядты екілік код үшін үш кірісті құрайды. $1C$ және $2C$ рұқсат етуші кіріс болып қалады. $1Y0$... $1Y3$ және $2Y0$... $2Y3$ шы-

ғыстары $0...7$ сандарының шығысы болады. Көрсетілген режимде 110 сәйкес, ондық санына түрлендіру үшін *KP1533ИД4* мына микросұлбаның жұмысын мысал 2 ретінде көрсетуге болады. Бұл үшін 110 кодты топтастырылған $1G$, $2G$ және B , A кірістеріне береміз (3.14-суретті қараңыз).



3.14-сурет

Микросұлба жұмыс істеу үшін активті рұқсат етуші 0 сигналын $1G$ $2G$ (бұл кірістер статикалық инверсті) кірісіне береміз. 110 коды – үш разрядты 6 санының коды (3.1-тақырыптағы 3.1-кесте және 3-пунктті қараңыз), сондықтан 6 санының шығысы болып табылатын $1Y2$ шығысында активті сигнал 0 қалыптасады. Қалған барлық шығыстарда пассивті логикалық 1 деңгейі қалыптасады. Мұнда есептеу кезінде 6 санының шығысы болып $2Y2$ табылса, 6 санының шығысы неге $1Y2$ болады деген сұрақ туады. 1 сигналы (110 кодының үлкен саны) $1G$, $2G$ біріккен кірістеріне түсіп, $2G$ кірісінен өтеді (бұл кірістер статикалық инверсті, сондықтан сигнал 1 ол үшін инверсті) және төменгі дешифраторды іске қоспайды, сондықтан 6 саны жоқ. 1 сигналы сол сияқты бір уақытта $1G$ кірісіне түсін, (бұл сигнал тура статикалық, сондықтан 1 сигналы активті болып табылады) жоғарғы бөлімнің жұмыс істеуін қамтамасыз етеді және де бұл жерде 6 санды шығыс болуы керек. Осы бойынша 0 саны үшін шығыс $2Y0$ болады, 1 саны үшін – $2Y1$, 2 – $2Y2$, 3 – $2Y3$, содан соң 4 – $1Y0$, 5 – $1Y1$, 6 – $1Y2$ және 7 – $1Y3$.

демультиплексор – демультиплексор – *demultiplexer*

дешифратор – дешифратор – *decoder*

дешифратор-демультиплексор 4x10 – 4 to 10 line decoder/*demultiplexer (demux)*

дешифратор-демультиплексор 4x16 – 4 to 16 line decoder/*demux*

дешифратор-демультиплексор 3x8 – 3 to 8 line decoder/*demux*

дешифратор-демультиплексор 2x4 – 2 to 4 line decoder/*demux*

қосарланған дешифратор-демультиплексор 2x4 – сдвоенный дешифратор-демультиплексор *2x4* – two 2 to 4 line decoder/*demux*

3.7. Дешифратордың құрылымы

Егер дайын микросұлба түрінде дешифратор қажет болса, онда олар көп функциялы СК-да құрылады немесе логикалық элементтерде құрылады.

Мысал үшін ондық санды «8421» екілік кодына түрлендіретін дешифратордың құрылысын қарастырамыз. Бұл жағдайдағы кодты таңдаудың қарапайым себебі бар: микросұлбалардың сәйкес құрылымын түсіну (мысалы, К555ИД6 микросұлбасы – 1-қосымша, 3.10-суретті қараңыз).

1. Кірістер мен шығыстардың санын және қызметін анықтаймыз:

Ондай дешифратордың төрт разрядты коды үшін «8421» 4 кірісі болады және 0...9 сандары үшін 10 шығысы болады (3.6-тақырыптағы 1-пунктте айтылған).

2. Дешифратордың ақиқат кестесін қарастырамыз (3.8-кесте). Бұл кестеде «8421» кодын қолдана отырып, әрбір ондық сан үшін екілік кодының мөндерін жазамыз.

«8421» кіріс коды				Ондық санның шығыстары
<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>У</i>
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

3. Дешифратор шығыстары үшін жеке түрдегі көпмүшелі *СДНФ*-тің логикалық мөндерін жазамыз:

$$\begin{aligned}
 Y_0 &= \overline{D} \cdot \overline{C} \cdot \overline{B} \cdot \overline{A}; & Y_5 &= \overline{D} \cdot C \cdot \overline{B} \cdot A; \\
 Y_1 &= \overline{D} \cdot \overline{C} \cdot \overline{B} \cdot A; & Y_6 &= \overline{D} \cdot C \cdot B \cdot \overline{A}; \\
 Y_2 &= \overline{D} \cdot \overline{C} \cdot B \cdot \overline{A}; & Y_7 &= \overline{D} \cdot C \cdot B \cdot A; \\
 Y_3 &= \overline{D} \cdot C \cdot \overline{B} \cdot A; & Y_8 &= D \cdot \overline{C} \cdot \overline{B} \cdot \overline{A}; \\
 Y_4 &= \overline{D} \cdot C \cdot \overline{B} \cdot \overline{A}; & Y_9 &= D \cdot \overline{C} \cdot B \cdot A.
 \end{aligned}$$

4. *И-НЕ* базисіне көшіп, керекті элементтер санын анықтаймыз.

Бұл жерде логикалық кіріс бір мәнді болғандықтан, Де Морган заңы қолданылмайды, бірден *И-НЕ* базисіне көшу керек. Осы жағдайдағы ең қолайлы, ең қарапайым тек бір әдісті қарастырамыз. Әрбір логикалық мәннің екі бөлігінде терістейміз:

$$\overline{Y_0} = \overline{\overline{D \cdot C \cdot B \cdot A}}$$

Оң бөлігінде *И-НЕ* операциясын аламыз. Оны «Шеффер штрихы» бойынша ең қарапайым әдісте жазамыз:

$$\overline{Y_0} = \overline{D / C / B / A}$$

Бұл жерде 4 сигнал болғандықтан, операция 1 элементпен ғана орындалу керек: *4И-НЕ*.

Сол жақ бөлігінде шығысындағы дешифратор инверсті.

Қалған логикалық көрсеткіштер құрылымы бірдей болғандықтан, олар үшін *И-НЕ* базисіне көшу де дәл сол сияқты. Сол себептен соңғы шешімді жазуымызға болады:

$$\bar{Y}_1 = \bar{D}|\bar{C}|\bar{B}|A, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_2 = \bar{D}|\bar{C}|B|\bar{A}, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_3 = \bar{D}|\bar{C}|B|A, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_4 = \bar{D}|\bar{C}|\bar{B}|\bar{A}, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_5 = \bar{D}|\bar{C}|\bar{B}|A, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_6 = \bar{D}|\bar{C}|B|\bar{A}, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_7 = \bar{D}|\bar{C}|B|A, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_8 = \bar{D}|\bar{C}|\bar{B}|\bar{A}, \quad 1 \text{ элемент } 4И-НЕ;$$

$$\bar{Y}_9 = \bar{D}|\bar{C}|\bar{B}|A, \quad 1 \text{ элемент } 4И-НЕ$$

және кіріс сигналдарын терістеу үшін төрт *2И-НЕ* элементі қажет.

Барлығы: 10 элемент *4И-НЕ* + 4 элемент *2И-НЕ*.

5. Микросұлбаны таңдаймыз: *КР1533ЛА1* – 5 дана, *КР1533ЛА3* – 1 дана.

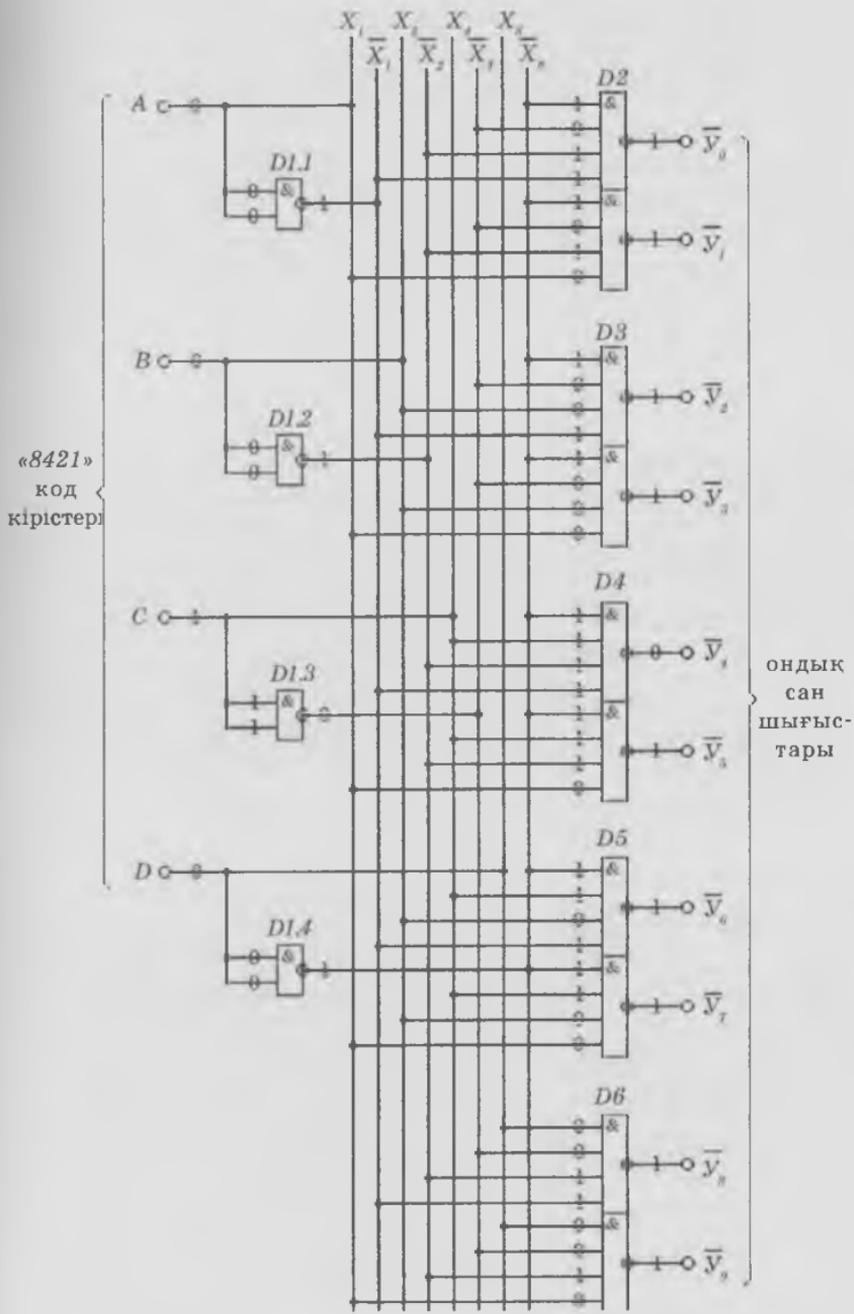
6. *И-НЕ* базисіне дешифратор сұлбасын құрамыз (3.15-сурет). Сұлбаны құру кезінде ескереміз: осы жағдайда барлық бес *КР1533ЛА1* микросұлбаны жеке сызып қарағаннан, бірге сызған қолайлы.

Ескерту: активті шығыс сигналы 0 болатын дешифраторды тура кіріспен және терістеу шығысымен құрамыз.

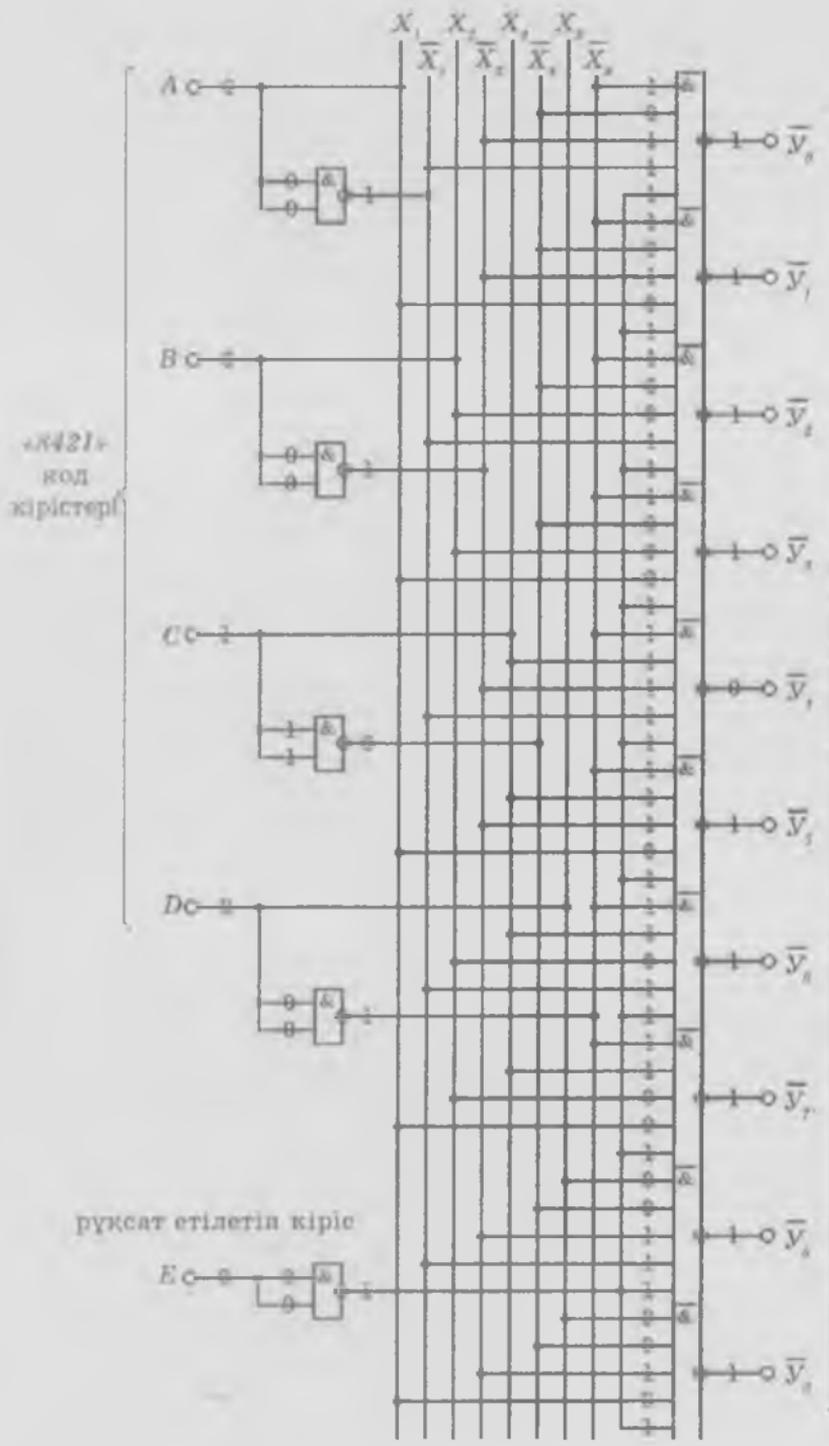
7. Осы сұлбаға элемент тізімін құрамыз (3.9-кесте):

3.9-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1</i>	<i>КР1533ЛА3</i>	1	
<i>D2 ... D6</i>	<i>КР1533ЛА1</i>	5	



3.15-сурет



3.16-сурет

8. Қандай да бір кодты түрлендіру үшін статикалық режимде дешифратор жұмысын талдаймыз (3.15-сурет).

Дешифратор 0100 код сөзін «8421» кодынан сәйкес ондық санға түрлендіру керек делік. Бұл үшін көрсетілген кодты (ескерту: төменнен жоғары) дешифратор кірісіне береміз. Сұлба бойынша анықтаймыз (3.15-сурет): активті 0 сигналы (шығыстары терістеу, сол себептен бұл жерде активті сигнал 0 болады) тек 4 санының шығысында қалыптасады (қалған барлық шығыстарда пассивті сигнал 1 болады). Алынған шешімді ақиқат кестесімен салыстырамыз (3.7-кесте) және қорытындылаймыз: дешифратор 0100 кодын дұрыс түрлендірді.

Дешифратордағы рұқсат етуді ұйымдастыру принципін қарастырамыз. Бұл жерде шифратордағыдай шығыстағы қосымша элемент емес, тағы бір кіріс қосылған тікелей *И-НЕ* элементі негізгі болып табылады (3.16-сурет).

Ескерту: бұл жерде біз нақты логикалық элемент микросұлбасын таңдаймыз, өйткені рұқсат етуші кірісті ұйымдастыру принципін толық көрсету үшін.

E кірісінде пассивті логикалық 1 деңгейін орнатқанда, *И-НЕ* элементі барлық негізгі *И-НЕ* элементінің қосымша кірісіне логикалық 0 сигналын беруді қамтамасыз етеді, яғни ондық сандардың барлық шығысында пассивті логикалық 1 деңгейін қалыптастырады. Сонымен, активті сигнал 0 тиісті ондық сан шығысында пайда болмайды, басқаша айтқанда, ешқандай түрлену болмайды.

Егер *E* кірісіне рұқсат етуші активті сигнал 0 берілсе (3.16-сурет), онда түрлену орындалады және тиісті ондық сан шығысында активті сигнал 1 пайда болады.

Сөздік

базалық, негізгі – базовый, основной – *basic*
шағын – компактный – *compact*
соңғы шешім – конечный результат – *final (net) result*
сол бөлігі – левая часть (уравнения) – *first (left-hand)*
member

оң бөлігі – правая часть (уравнения) – *second (right-and) member*

жеке – раздельно – *separately*

3.8. Кодты түрлендіргіш және сегментті сандық индикатор

Кодты түрлендіргіш (code converter) – бір кодты басқа кодқа түрлендіруді орындайтын сандық қондырғы.

Кодты түрлендіргіш стандарт бойынша *ПР* әрпімен таңбаланады, кейбір түрлері *ПП* әрпімен таңбаланады. Мұндай қондырғының кескіні *X/Y* шартымен белгіленеді.

Ең көп тараған код түрлендіргіштің екілік-ондық кодын «8421» жеті разрядты басқару коды сегментті сандық индикатор микросұлбалары. Мысал ретінде 3.17-суретінде көрсетілген *K555ИД18* (аналогі «Texas Instruments» фирмасының *SN74LS247N* микросұлбасы).

Осы және осыған сәйкес басқа сериялы микросұлбаларда *ИД* таңбаланады және *DC* белгіленеді, өйткені олар барлық уақытта сегментті сандық индикатормен бірге жұмыс істейді (*3.18-сурет*). Берілген жұп микросұлбаларының жиынтығы «8421» кодын индикаторда көрсетілген (дешифратор сияқты) ондық санға түрлендіреді.

K555ИД18 микросұлбаның шығыс қызметтерін көрсетеміз:
1, 2, 4, 8 – кірістері «8421» екілік-ондық код үшін.

A, B, C, D, E, F, G – шығыстары индикатордың жанған сәйкес кірістеріне қосылады (*3.19-суретті* қараңыз).

BI (blanking input) – өшуші кіріс, қалған барлық кірістерден басымдылығы бар. Басқа кірістерге берілген сигнал мәніне тәуелсіз, осы кіріске активті сигнал берілсе, онда микросұлбаның барлық шығысында пассивті деңгей орнатылады, сондықтан индикаторға жалғанған барлық сегменттер өшеді. Индикатордың күнделікті жұмысында *BI* кірісіне пассивті сигнал орнатылуы қажет немесе осы кіріс ажыратылуы керек (*Z*).

LT (lamp-test input) – *RBI* және *1248* кірістерінің алдында басымдылығы бар индикатор сегмент кірісі. *BI* кірісінде

пассивті сигналдың болуынан (немесе осы кірістің ажыратылуында) *LT* кірісіне активті сигнал беруінде, индикатордың барлық сегменттерін бақылау үшін жануын қосатын барлық шығыстарда активті деңгейдің пайда болуын шақырады. Индикатордың күнделікті жұмысында *LT* кірісінде пассивті сигнал орнатылуы қажет.

RBI (*ripple-blanking input*) – 0 саны үшін 1248 кірістерінің алдында басымдылығы бар тізбектей өшіру кірісі. *BI* (немесе *Bi* ажыратылған кірісі) және *LT* кірістерінде пассивті сигналдың болуында *RBI* кірісіне активті сигналдың берілуінде индикатордың күнделікті 1-9 сандары үшін өзгермейді, бірақ 1248 кірісіне сәйкес кодты беруде 0 санын өшіреді.

Көрсетілген микросұлбаның жұмысына мысал келтіру үшін ескерілген индикатордың мәліметін қарастыру керек (бұл жайында мәлімет «Электронды схемотехника негіздері» пәнінде толық берілген). Қазіргі уақытта сандық ақпаратты көру үшін *DPY* (*display – көрсету*) (3.18-суретті қараңыз) әрпімен көрсететін индикаторлар қолданылады. Индикаторлар екі түрде болуы мүмкін:

- жарық таратқыш диодты қолданғанда индикатордың бейнесінде (3.18-суретті қараңыз) қосымша *LED* (*light-emitting diode*) әрпі қойылады;

- сұйық кристалды қолданғанда индикатор бейнесінде қосымша *LCD* (*liquid-crystal display*) әрпі қойылады;

- жарық таратқыш диодтар да екі түрде болуы мүмкін:

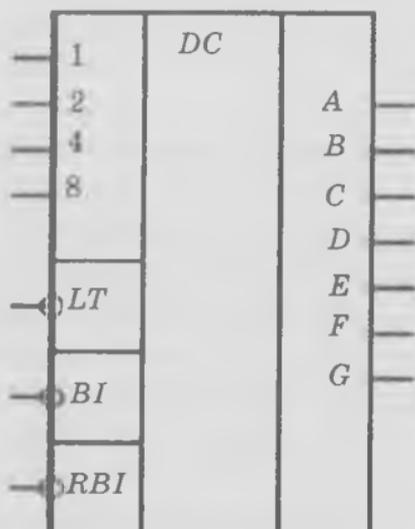
- ортақ катодты басқару шығысы – *КА* және жанатын жеке анодты шығысымен *A, B, C, ..., H*. Мысалы, *АЛ305Ж* индикаторы (3.18-сурет). *КА* шығысында активті басқару сигналы 0, ал керекті анод шығысында активті жанатын сигнал 1 болады. Мұндай индикаторды басқару үшін тура шығысты кодты түрлендіргішті (мысалы, алдында қарастырылған *К555ИД18* микросұлба) алу қажет, өйткені оның активті шығыс сигналы 1;

- ортақ анодты басқару шығысында – *АН* және жанатын жеке катодты қорытындыларымен *A, B, C, ..., H*. Мысалы, *АЛ305А* индикаторы. Мұнда *АН* қорытындысында активті басқару сигналы 1 болады, ал жанатын активті сигнал

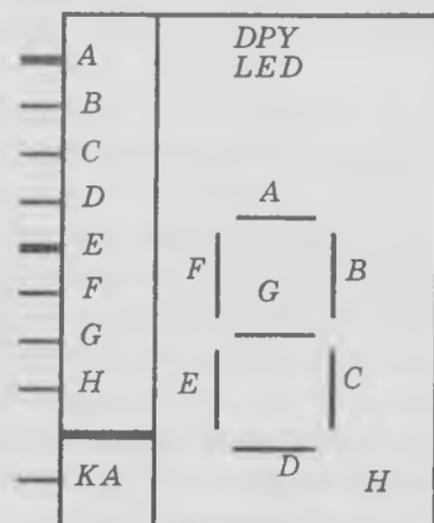
керекті катод қорытындысында (вывод) нөл болады. Мұндай индикаторды басқару үшін инверсті шығысы бар код түрлендіргішті қолдануға болады, өйткені олардың шығысындағы активті сигнал – 1.

Индикатор таңбалануының соңындағы әріп басқару әдісін анықтайды (*KA* немесе *AN*).

Сұлбадағы индикаторлардың позициялық шарты – *HL*.



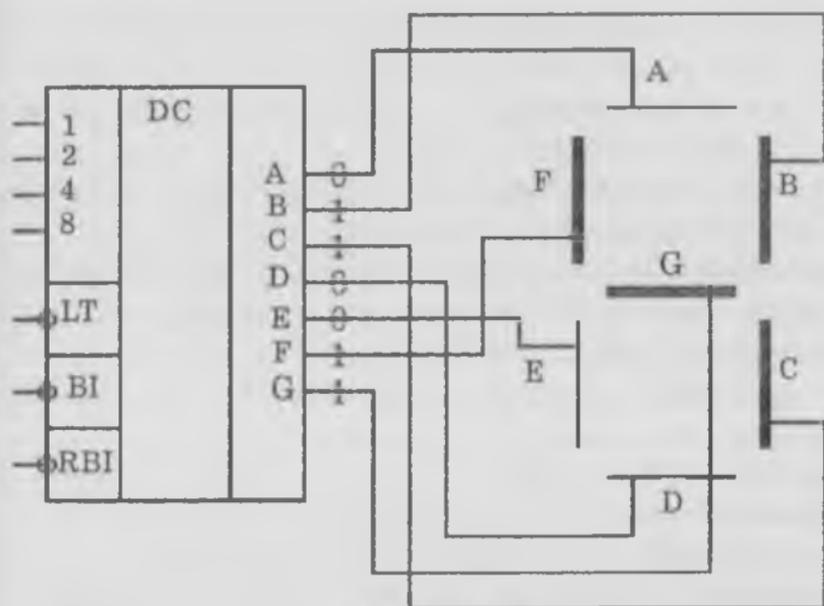
3.17-сурет



3.18-сурет

Кез келген код түрлендіргіштің жұмыс принципі өте қарапайым: мысалы, егер түрлендіргіш кірісіне (3.19-сурет) 0100 коды (бұл «8421» кодындағы 4 саны) берілсе, онда шығыста 1100110 коды қалыптасады (бұл да 4 саны болады, бірақ сегменті индикатор басқаруымен жеті разрядты код түрінде болады). Дәл осындай код индикатор кірісіне берілгенде (және *BI*, *RBI* және *LT* кірістеріне пассивті сигнал орнатылуында) 4 санын көрсететін сегмент жанады.

Ескерту: Индикатордағы *H* кірісін басқару код түрлендіргішпен емес, басқа әдіспен орындалады.



3.19-сурет

Егер басқа түрдегі қолданылу аймағы шектелген код түрлендіргіш талап етілсе, онда олар көп функционалды сандық қондырғының *БИС* құрамына енеді немесе логикалық элементті микросұлба түрінде құрылады, сонымен қатар *ПЗУ* микросұлбаларында немесе басқа әдістерде қолданылады.

Кодты түрлендіргіштер әр түрлі индикатордың (*сандық, әріпті және т.б.*) жұмысын басқаруда ғана емес, сонымен қатар криптографиялық ақпаратты қорғау және *ПЗУ* микросұлбаларының үлестіруінде кесте функцияларын сақтау үшін, т.с.с. қолданылады.

Сөздік

анод – анод – *anode*

анодты шығыс – анодный вывод – *anode lead*

әріпті индикатор – буквенный индикатор – *alphabet indicator*

визуалды – визуальный – *visual*

визуалды кескін – визуальное отображение – *visual (display) image*

индикатордагы сегментті тексеруге арналған кіріс – вход для проверки сегментов индикатора – *lamp test input (LT)*
тізбектелген өшу кірісі – вход последовательного гашения – *ripple-blanking input (RBI)*

дисплей экранындагы белгілерді өшіру – гашение (знаков на экране дисплея), запираание – *blanking*

сұйық кристалл – жидкий кристалл – *liquid crystal*
сұйық кристалды индикатор – индикатор на жидких кристаллах – *liquid-crystal display (LCD)*

өшуші кіріс – запирающий (гасящий) вход – *blanking input (BI)*

катод – катод – *cathode*

катодты шығыс – катодный вывод – *cathode lead*

басқару коды – код управления – *control code*

криптографиялық – криптографический – *cryptographic*

криптографикалық қорғау – криптографическая защита – *cryptographic protection (security)*

қолданылу аймағы – область применения – *field of application*

шектелген – ограниченный – *limited*

кодты түрлендіргіш – преобразователь кода – *code converter*

екілік-ондық кодтан сегментті сандық индикатор басқаруымен жеті разрядты кодқа түрлендіру – преобразователь из двоично-десятичного кода в семиразрядный код управления сегментными цифровыми индикаторами – *BCD (binary-coded decimal)-to-seven-segment decoder*

жарық таратқыш диод – световой излучающий диод – *light-emitting diode (LED)*

жеті сегментті индикатор – семисегментный индикатор – *seven-segment display*

кесте функциясы – табличная функция – *table function*

3.9. Кодты түрлендіргіштің құрылымы

Кодты түрлендіргіш құрылымына мысал келтірейік: «7421» кодын «3а + 2» кодына түрлендіргіштің принципалды электрлі сұлбасын әдістемелеу.

1. Кіріс және шығыс сандары мен қызметтерін анықтаймыз: «7421» төрт разрядты коды үшін 4 кіріс және «3а + 2» бес разрядты код үшін 5 шығыс.

2. Түрлендіргіштің ақиқат кестесін құрамыз (3.9-кесте). Бұл кестеде 3.2-кестесін қолдана отырып, әрбір ондық сан үшін «7421» және «3а + 2» кодының мәндерін көрсетеміз.

3.10-кесте

Ондық сандар	«7421» кодының кірістері				«3а + 2» кодының шығыстары				
	X_3	X_2	X_1	X_0	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	1	0
1	0	0	0	1	0	0	1	0	1
2	0	0	1	0	0	1	0	0	0
3	0	0	1	1	0	1	0	1	1
4	0	1	0	0	0	1	1	1	0
5	0	1	0	1	1	0	0	0	1
6	0	1	1	0	1	0	1	0	0
7	1	0	0	0	1	0	1	1	1
8	1	0	0	1	1	1	0	1	0
9	1	0	1	0	1	1	1	0	1

3. Вейч картасын толтыру тәртібін анықтаймыз (бұл пункт жұмыс көлемін азайтады және шығыс саны екіден көп болғанда минимизация функциясын қысқартады).

Кіріс кодының барлық комбинацияларына СДНФ көпмүшені жазамыз:

$$0. \bar{X}_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \cdot \bar{X}_0$$

$$2. \bar{X}_3 \cdot \bar{X}_2 \cdot X_1 \cdot \bar{X}_0$$

$$4. \bar{X}_3 \cdot X_2 \cdot \bar{X}_1 \cdot \bar{X}_0$$

$$6. \bar{X}_3 \cdot X_2 \cdot X_1 \cdot \bar{X}_0$$

$$8. X_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \cdot X_0$$

$$1. \bar{X}_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \cdot X_0$$

$$3. \bar{X}_3 \cdot \bar{X}_2 \cdot X_1 \cdot X_0$$

$$5. \bar{X}_3 \cdot X_2 \cdot \bar{X}_1 \cdot \bar{X}_0$$

$$7. X_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \cdot \bar{X}_0$$

$$9. X_3 \cdot \bar{X}_2 \cdot X_1 \cdot \bar{X}_0$$

Вейч картасындағы орындарын анықтаймыз (3.20-сурет):

	X_2		\bar{X}_2		
X_1	X	X	8	7	\bar{X}_1
	X	X	X	9	
\bar{X}_1	6	X	3	2	X_1
	4	5	1	0	
	\bar{X}_0		X_0		\bar{X}_0

3.20-сурет

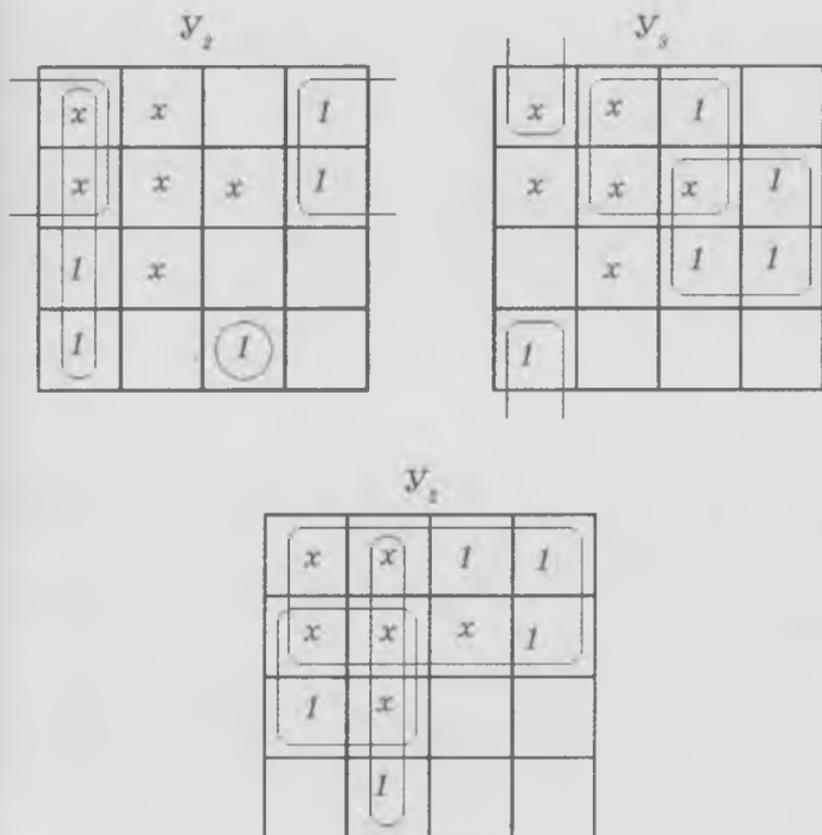
Ескерту: картаның бос клеткасы «7421» код кірісінде жоқ айнымалы тобына сәйкес, сондықтан бізге осы клеткаларда қандай сигнал болатыны бәрібір («x» белгісі).

4. Түрлендіргіштің барлық шығысына Вейч картасын толтырамыз және 3.2-кестесі мен 3.20-суретін қолдана отырып, клеткаларын біріктіреміз (3.21-сурет).

Ескерту: Y_2 картасына көңіл аударыңыздар, бұл жерде екі рет цилиндрге оралу арқылы (бір мезгілде горизонталь және вертикаль бойынша) 4 бұрышты клеткалар бірігеді. Бұл жағдай толық емес, сондықтан картадағы 4 бұрышты клеткаларға барлығын бір ауданға біріктіру қажет екенін естен шығармау керек.

	Y_0			
x	x		1	
x	x	x	1	
		x 1		
		1 1		

	Y_1			
x	x 1	1	1	
x	x x			
	x 1			
1				1



3.21-сурет

5. Түрлендіргіштің барлық шығысына МДНФ жазамыз және тиісті элемент санын анықтаймыз (осы кезеңде элементтерді есептеу, сұлба И, ИЛИ, НЕ базистерінен құрылғанда ғана орындалады).

$$\begin{aligned}
 Y_0 &= \underline{X_3} \cdot \overline{X_0} \vee \overline{X_3} \cdot X_0, & 2 \text{ эл. } 2И+1 \text{ эл, } 2ИЛИ; \\
 Y_1 &= \underline{X_3} \cdot X_0 \vee X_1 \cdot X_0 \vee \overline{X_1} \cdot \overline{X_0}, & 3 \text{ эл. } 2И+2 \text{ эл, } 2ИЛИ; \\
 Y_2 &= \underline{X_3} \cdot \overline{X_0} \vee X_2 \cdot \overline{X_0} \vee \overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot X_0, & 1 \text{ эл. } 2И+1 \text{ эл, } 4И; 2 \text{ эл, } 2ИЛИ; \\
 Y_3 &= \underline{X_3} \cdot X_0 \vee \overline{X_2} \cdot X_1 \vee X_2 \cdot \overline{X_1} \cdot \overline{X_0}, & 1 \text{ эл. } 2И+1 \text{ эл, } 3И+2 \text{ эл, } 2ИЛИ; \\
 Y_4 &= \underline{X_3} \cdot X_2 \vee X_1 \cdot X_2 \cdot X_0, & 2 \text{ эл. } 2И+2 \text{ эл, } 2ИЛИ.
 \end{aligned}$$

+4 эл. НЕ X_0, X_1, X_2 , және X_3 терістеу үшін.

Барлығы: 4 элемент НЕ; 1 элемент 4И;
 9 элемент 2И; 9 элемент 2ИЛИ.
 1 элемент 3И;

Ескерту: Егер құрылғы бірнеше шығысты болса, онда *HE* операциясы қайталануының мүмкіндігін ескерумен қатар, басқаларды да ескеру қажет.

Осы жағдайда $X_3 \cdot X_0$ операциясы (түзу сызықпен сызылған) екі рет қайталанады: Y_0 және Y_2 мәндері үшін. Сондықтан $X_3 \cdot X_0$ операциясын үлестіруде Y_2 мәнінің жанындағы *2И* элементі ескерілмеген, өйткені бұл элемент Y_0 үшін сұлба фрагментінде алдын ала орналасқан.

Осындай жағдай $X_3 \cdot X_0$ операция үшін де бар (екі сызықпен сызылған), яғни Y_1 және Y_3 мәндерінде екі рет қайталанады.

6. Микросұлбаны таңдаймыз: *KP1533ЛН1* – 1 дана, *KP1533ЛИ1* – 3 дана, *KP1533ЛИЗ* – 1 дана, *KP1533ЛИ6* – 1 дана, *KP1533ЛЛ1* – 3 дана.

7. *И, ИЛИ, HE* базисінде код түрлендіргіштің сұлбасын сызамыз (*3.22-сурет*).

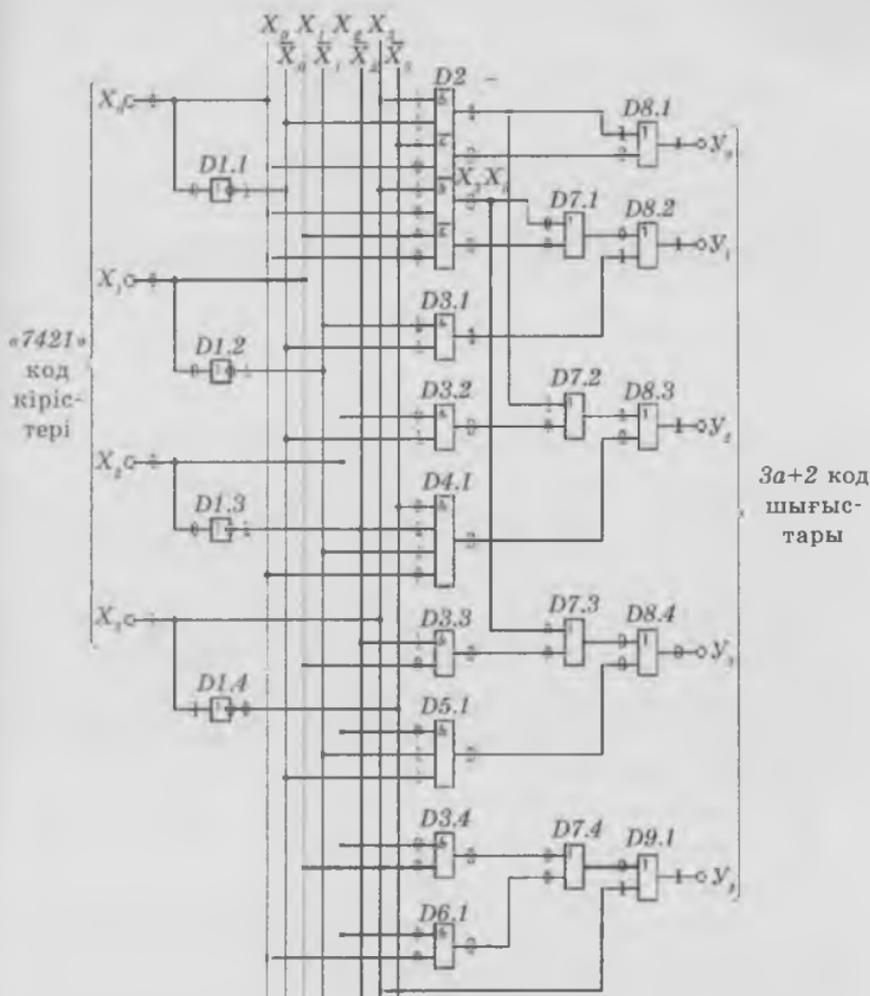
Ескерту: *D2* микросұлбасы түгел асты сызылған, яғни бұл осы сұлбаны оқуда сымдардың қиылысуына мүмкіндік бермейді. Егер де әрбір жерде тұрған *D3* микросұлбасының асты сызылса, онда ол сымдардың қиылысуына және сұлбаның оқылуына кедергі жасайды.

Микросұлба тізімін кестеге жазамыз (*3.11-кесте*).

8. Статикалық режимде кодты түрлендіргіштің жұмысын қарастырамыз. (*3.22-сурет*).

3.11-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1</i>	<i>KP1533ЛН1</i>	1	2 элем. қолданылмайды
<i>D2, D3</i>	<i>KP1533ЛИ1</i>	2	
<i>D4</i>	<i>KP1533ЛИ6</i>	1	1 элем. қолданылмайды
<i>D5</i>	<i>KP1533ЛИЗ</i>	1	1 элем. қолданылмайды
<i>D6</i>	<i>KP1533ЛИ1</i>	1	3 элем. қолданылмайды
<i>D7 ... D9</i>	<i>KP1533ЛЛ1</i>	3	3 элем. қолданылмайды



3.22-сурет

9. Кодты түрлендіргіштің кірісіне 1000 кодын береміз (3.9-ақиқат кестесіндегі 7 саны «7421» кодына сәйкес). Сұлба бойынша шығыстарында 10111 коды қалыптасуы керек. Шыққан қорытынды (3.8-ақиқат кестесі) бойынша 7 сан, бірақ «3a+2» коды арқылы тексереміз. Қорытындысында кірісіне берген «7421» кодынан «3a+2» кодына түрлендіргеніміз дұрыс шықты деп санаймыз.

И-НЕ базисіне көшу кезінде 5 пункттегідей элементтер санын есептемей-ақ, жұмысты жалғастыруға болады.

10. И-НЕ базисіне көшіп, керекті элемент санын анықтаймыз.

$$Y_0 = \overline{X_3 \cdot X_0} \vee \overline{X_3 \cdot X_0} = (\overline{X_3 \cdot X_0}) \cdot (X_3 \cdot X_0) = \overline{(X_3/X_0)} / \overline{(X_3/X_0)}$$

3 элемент 2И-НЕ.

Қалған логикалық көрсеткіштерді И-НЕ базисіне көшіреміз.

$$Y_1 = \overline{(X_3/X_0)} / \overline{(X_1/X_0)} / \overline{(X_1/X_0)}, \quad 3 \text{ эл. } 2\text{И-НЕ} + 1 \text{ эл. } 3\text{И-НЕ};$$

$$Y_2 = \overline{(X_3/X_0)} / \overline{(X_2/X_0)} / \overline{(X_3/X_2/X_1/X_0)}, \quad 1 \text{ эл. } 2\text{И-НЕ} + 1 \text{ эл. } 4\text{И-НЕ} + 1 \text{ эл. } 3\text{И-НЕ};$$

$$Y_3 = \overline{(X_3/X_0)} / \overline{(X_2/X_1)} / \overline{(X_2/X_1/X_0)}, \quad 1 \text{ эл. } 2\text{И-НЕ} + 2 \text{ эл. } 3\text{И-НЕ};$$

$$Y_4 = \overline{(X_3)} / \overline{(X_2/X_1)} / \overline{(X_2/X_0)}, \quad 2 \text{ эл. } 2\text{И-НЕ} + 1 \text{ эл. } 3\text{И-НЕ}.$$

+4 эл. 2И-НЕ X_0, X_1, X_2 , және X_3 терістеу үшін

Ескерту: логикалық көшуде бірінші минтерде бірақ айнымалы мән – , сондықтан И-НЕ базисіне көшу кезінде X_3 мөні өзгереді, бастапқы кезінде X_3 , ал И-НЕ базисінде терістелген X_3 -ке ауысады (2.4-тақырыптағы 3-мысалды қараңыз).

Барлығы: 14 эл. 2И-НЕ + 5 эл. 3И-НЕ + 1 эл. 4И-НЕ.

11. Микросұлбаларды таңдаймыз: КР1533ЛА3 – 4 дана, КР1533ЛА4 – 2 дана, КР1533ЛА1 – 1 дана.

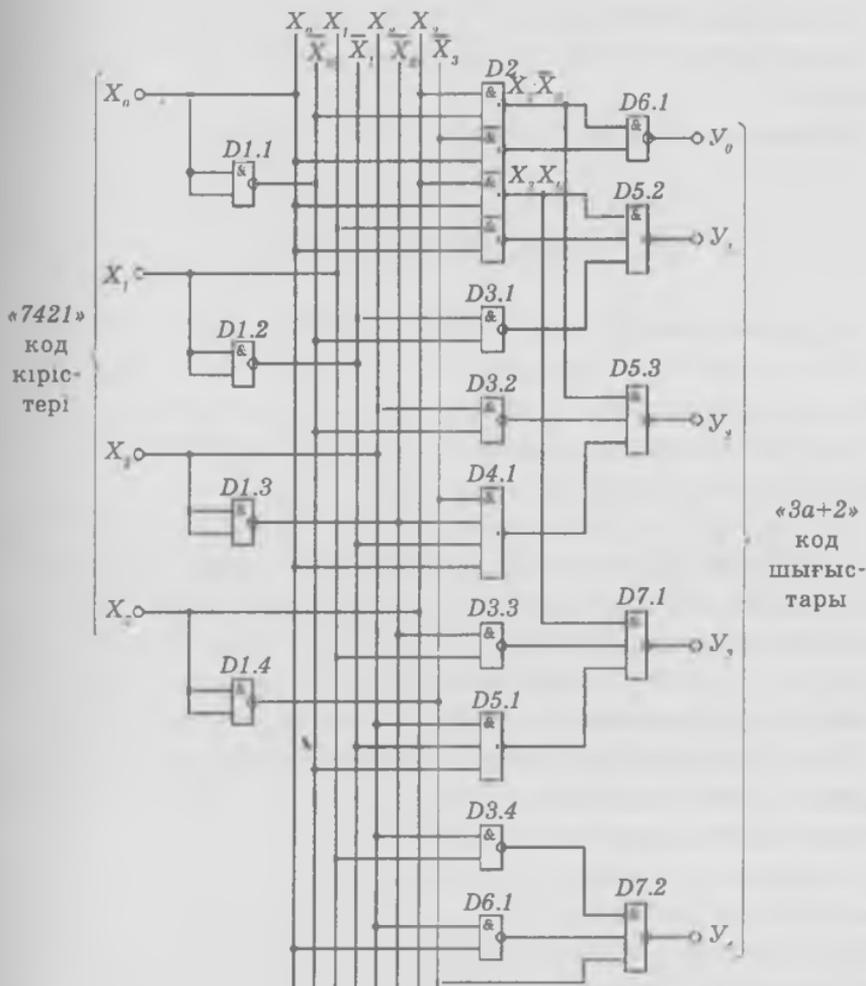
12. И-НЕ базисінде кодты түрлендіргіштің сұлбасын құрастырамыз (3.23-суретті қараңыз).

13. Сызылған сұлбадағы элементтер санын 3.12-кестеге жазамыз.

3.12-кесте

Позиция шарты	Аталуы	Саны	Ескерту
D1... D3	КР1533ЛА3	3	
D4	КР1533ЛА1	1	1 элем. қолданылмайды
D5	КР1533ЛА4	1	
D6	КР1533ЛА3	1	2 элем. қолданылмайды
D7	КР1533ЛА4	1	1 элем. қолданылмайды

14. Талдау жұмысын оқушылар өздері орындайды.



3.23-сурет

Сөздік

желі – линия – *line*

толқынды желі – волнистая линия – *wavy line*

тура желі – прямая линия – *straight (right) line*

тігінен – по вертикали – *down*

көлденең – по горизонтали – *across*

астын сызу – подчеркивать – *underline, underscore*

принципиалды сұлба – принципиальная схема – *schematic circuit, circuit (elementary, functional, schematic) diagram*

бұрышты клетка – угловая клетка – *corner square*

3.10. Мультиплексорлар

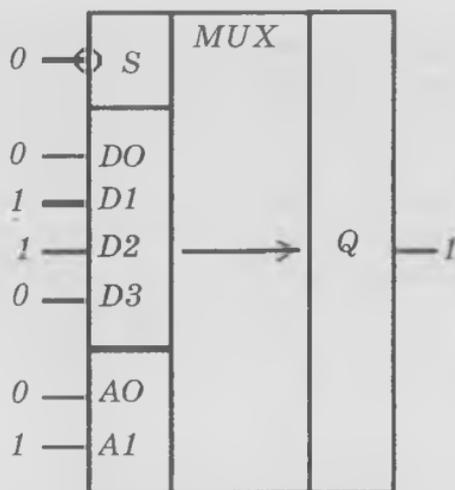
Мультиплексор (multiplexer) немесе деректер селекторы (*data selector*) – бұл сандық қондырғы, сандық техникадағы коммутациялау функциясын (*қосып-ажырату*) орындайды. Мультиплексор өзінің бірнеше ақпаратты кірістерін бір шығысқа қоса алады.

Ең қарапайым мультиплексор 4 ақпараттық кірістен (*data*) D_0 , D_1 , D_2 және D_3 , екі басқару адрестік кірістен (*address*) A_0 және A_1 (кейбір кезде бұл кірістерді берілгендердің таңдау кірістері дейді) және бір рұқсат етілген строб кірістен S (*strobe*) және бір шығысынан Q (*quit*) тұрады. Осындай мультиплексордың түрі 3.24-суретінде көрсетілген.

Мультиплексордың жұмыс істеуі өте қарапайым: егер адрестік кірістеріне кез келген ақпараттық кірістің екілік кодын берсек, онда осы кіріс шығыспен қосылады. Белгілі бір уақытта осы ақпараттық кіріске түскен ақпарат шығысқа беріледі, қалған кірістегі ақпарат шығысқа өтпейді. Мысалы, стробтаушы кіріске S рұқсат беруші активті сигнал 0 берсек (3.24-сурет), ал адрестік кіріске A_1 және A_0 10 сигналын берсек (2 санының екілік коды), онда Q шығысында D_2 кірісіндегі ақпарат келіп түседі: осы кезде осы кіріске түскен 1 сигналы Q шығысына келіп түседі, ал басқа ақпараттық кірістегі ақпарат шығысқа берілмейді.

Осындай мультиплексорлар тура осы уақытта бір ғана сигналды жібереді, ол бір разрядты деп аталады.

Микросұлбаның белгіленуінде бірінші әріп K – коммутациялық, екінші әріп қандай коммутациялық құрылғыдан тұратынын көрсетеді. Мультиплексор қарапайым коммутациялаушы құрылғыларға кіретіндіктен, $KП$ деп белгіленеді.



3.24-сурет

Ескерту: Қазіргі техникалық жазбаларды және анықтамалық кітаптарда мультиплексорды селектролы-мультиплексор (*selector-multiplexer*) деп атайды, ал белгіленуде *MUX* белгісі орнына *MS* деп белгілейді.

Коммутациялаушы *СҚ* микросұлбасын шығаруда келесі мультиплексорлардың түрлері шығарылған:

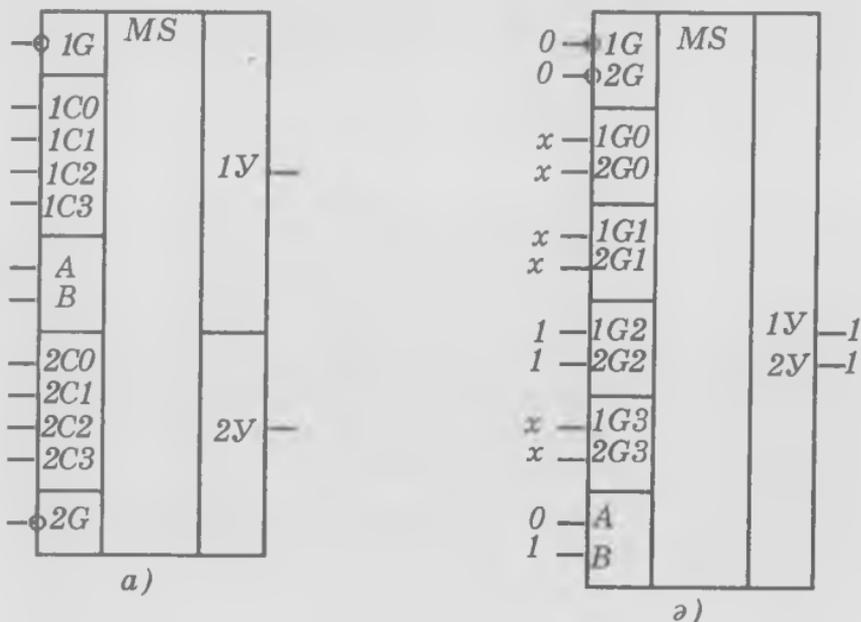
- селекторлы-мультиплексор 4-1 (4 ақпаратты кіріс, екі адресті, бір стробтаушы кіріс және бір шығыс) бұл мәліметтер 3.24-суретіндегі КР1533КП2 микросұлбасы жайында (микросұлба-аналогі SN74ALS153 «Texas Instruments» фирмасының) 3.25-суретте көрсетілген;

- ортақ адресті *A* және *B* шығыстардан, 1C0 ... 1C3, 2C0 ... 2C3 бөлектенген;

- ақпаратты кірістерден 1G, 2G стробтаушы кірістерден 1Y, 2Y кірістерден тұратын 4x1 екі еселенген мультиплексор сияқты, бір разрядты екі мультиплексор құрылысын қарастырамыз (3.25-сурет);

- селектор 4x1 бір екі разрядты сияқты (белгіленген уақытта екі разрядты кодты өткізе алады), бірақ микросұлба сызылғанда басқаша сызылады (анықтама әдебиеттерінде және сандық техникалық *СҚ* сұлбаларында кірістер мен шығыстарды құраушылар өздерінің ыңғайы мен көрсетулеріне сөйкес орналастырылған) (3.25, ә-сурет). Бұл жағ-

дайда екі разрядты 4 ақпаратты кіріс $1C0$ және $2C0$, $1C1$ және $2C1$, $1C2$ және $2C2$, $1C3$ және $2C3$, осы кірістерге екі разрядты код келіп түседі, бұл код A және B кірістері, рұқсат беруші стробты $1G$ кірістерінен екі разрядты $1Y$, $2Y$ шығыстарынан келеді.



3.25-сурет

1-мысал: Егер белгіленген кіріске екілік код 11 келін түссе, онда кіріс 2 шығысқа қосылған кездегі микросұлбаның кірісі мен шығысындағы сигнал мәнін көрсету керек. Екі разрядты кіріс 2 , $1C2$ және $2C2$ кірістерінен тұрғандықтан, онда берілген 11 кодын 3.25, а-суреттегі $1C2$, $2C2$ ақпаратты кірістерге береміз. A және B адрестік кірістеріндегі (төменнен жоғарыға қарай) 2 кодының кірісіне 10 кодын береміз. Стробтаушы кірісіне $1G$, $2G$ рұқсат етуші сигнал 0 беріледі (бұл жерде 0 сигналы активті болып саналады, өйткені бұл жерде берілген кірістер инверсті статистикалық болып саналады) 11 $1C2$, $2C2$ кірістерінен өтіп, $1Y$, $2Y$ шығыстарына келіп түседі. Басқа кірістегі ақпарат ($1C0$ және $2C0$, $1C1$ және $2C1$, $1C3$ және $2C3$) шығысқа өтпегендіктен, олардың мәні бәрібір (« x » белгісі).

Ескерту: осындай құрылымды микросұлбалар:

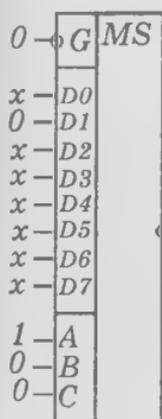
– микросұлба *KP1533KP19* (аналогі – «Texas Instruments» фирмасының *SN74ALS352* микросұлбасы), бірақ шығыстары теріс;

– микросұлба *KP1533KP12* (аналогі – «Texas Instruments» фирмасының *SN74ALS253* микросұлбасы), үш жағдайдағы шығысты буферлі ИМС. Үшінші Z-жағдайына көшу рұқсат етушісі жоқ строб G-да болады;

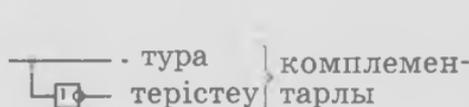
– микросұлба *KP1533KP17* (аналогі – «Texas Instruments» фирмасының *SN74ALS353* микросұлбасы), бұл үш жағдайлы және терістеу шығысты ИМС.

2. Селекторлы-мультиплексор 8-1 (сегіз ақпаратты кіріс, үш адресті, бір стробтаушы және бір шығысты). Мысалы, (3.26-сурет) аналогі – «Texas Instruments» фирмасының *SN74ALS151* микросұлбасы болатын ИМС *KP1533KP7*.

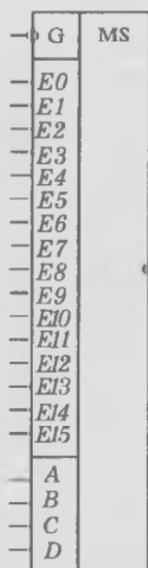
Назар аударыңыздар: Тура шығыспен қатар тағы бір қосымша терістеу шығысы шығарылған. Бұл шығысқа кірістен сигнал терістеу түрде беріледі. Мұндай шығыстар өте қарапайым және комплементарлы деп аталады (3.27-сурет) (ағылшынша *complementary* – қосылған, қосымша).



3.26-сурет



3.27-сурет



3.28-сурет

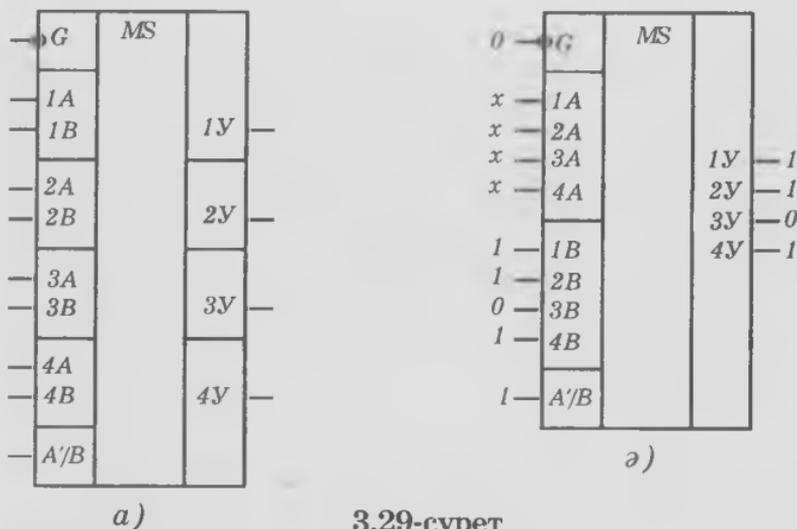
2-мысал: *KP1533KP7* микросұлбасының жұмысы: Егер белгіленген кіріске 0 сигналы берілсе, *D1* кірісі іске қосылғандағы микросұлбаның барлық кірістері мен шығыстарындағы сигнал мәнін көрсету. Ол үшін белгіленген 0 сигналын *D1* ақпаратты кіріске береміз (3.27-сурет). *A, B, C* адрестік кірістерінде 001 үш разрядты кодты береміз, кіріс *D1* болғандықтан, 1 санына сәйкес. Стробтаушы кіріс *G*-ға берген рұқсат етуші 0 сигналымыз *D1* кіріс арқылы 1-ге айналып, терістелген шығысқа барады.

Қалған кірістегі ақпарат шығысқа өтпегендіктен, олардың мәні қарастырылмайды.

Ескерту: осындай құрылымды микросұлба (аналогты – «Texas Instruments» фирмасының *SN74ALS251* микросұлбасы), үш жағдайлы шығысы бар буферлі ИМС. Үшінші *Z*-жағдайы стробтаушы *G*-кірісіне рұқсат болмағанда орындалады.

3. Селекторлы-мультиплексор 16x1 (он алты ақпаратты кіріс, төрт адресі, бір стробтаушы кіріс және бір шығыс). Мысал ретінде *K155КП1* микросұлбасын қарастырамыз: ескі түрі *K155 ТТЛ* құрылымы (аналогі – «Texas Instruments» фирмасының *SN74150N* микросұлбасы). (3.28-сурет).

Ескерту: *K555* және *KP1533* сериялы микросұлбаларына ұқсас микросұлба жоқ.



3.29-сурет

4. Селекторлы-мультиплексор $2x1$ (екі ақпаратты кірісті, бір адресті, бір стробтаушы кіріс және бір шығыс). Мысалы – микросұлба *KP1533КП16* (3.29-сурет), (аналогі – «Texas Instruments» фирмасының *SN74ALS157A* микросұлбасы). Оны екі түрде қарастыруға болады:

– төрт біріктірілген мультиплексор $2x1$, төрт бір разрядты мультиплексордан $2x1$ құралады (3.29, а-сурет). Микросұлбаның A'/B бір ортақ адресті кірісі бар (компьютерлік бағдарламада сандық техникада штрихпен терістеу статикалық шығысты көрсетеді, бұл жерде активті сигнал ретінде 0 алынады) бөлектенген кірістер: $1A$ және $1B$, $2A$ және $2B$, $3A$ және $3B$, $4A$ және $4B$, бөлектенген шығыстар: $1Y$, $2Y$, $3Y$, $4Y$ және ортақ стробтаушы кіріс G . Егер A'/B кірісіне 0 берсек, онда барлық төрт мультиплексордың Y шығысында A кірісі қосылады, ал егер A'/B 1 берсек, онда тағы да барлық төрт мультиплексордың рұқсат етуі бар Y шығысында B кірісі қосылады;

– бір төрт разрядты мультиплексор $2x1$, микросұлбаның кескіні осы режим үшін басқаша сызылады (3.29, ә-сурет). Бұл кезде екі ақпараттық төрт разрядты кіріске $1A...4A$ және $1B...4B$ төрт разрядты код беріледі, AB адрестік кіріске сөйкес сигнал берілген кезде және строб G кірісінде шешуші сигнал болған кезде төрт разрядты шығысқа $1Y...4Y$ сигнал өтеді.

3-мысал: Егер белгіленген кіріске төрт разрядты екілік код 1011 келіп түскенде B кірісі шығысқа қосылады. Егер осы көрсетілген кіріске 4 элементті екілік код 1011 келіп түссе (3.29, ә-сурет). B кірісіне 1 сигналы берілсе, ал G кірісіне 0 берілсе, онда код 1011 Y шығысына өтеді. A кірісіндегі кодты мультиплексор шығысқа өткізбейді, сондықтан оның мәні бәрібір.

Ескерту: осындай құрылымды микросұлбалар:

– микросұлба *KP1533КП18* (аналогі – «Texas Instruments» фирмасының *SN74ALS158* микросұлбасы), шығыстары терістелген;

– микросұлба *KP1533КП11A* (аналогі – «Texas Instruments» фирмасының *SN74ALS257* микросұлбасы), үш жағдайлы шығысты буферлі ИМС. Үшінші Z -жағдайына өту G -кірісінде рұқсат етуші сигнал болмағанда;

– микросұлба *KP1533КП14А* (аналогі – «Texas Instruments» фирмасының *SN74ALS258* микросұлбасы), үш жағдайлы және терістеу шығыстары бар буферлі ИМС.

Сөздік

кіріс – вход – *input*

ақпаратты кіріс – информационный вход – *data input*

адрестік кіріс – адресный вход – *address input*

шығыс (бағдарламадан, қондырғыдан сигналдың) – выход (из программы, сигналов из устройства) – *quit*

коммутациялаушы – коммутирующие – *commutating, commutating*

мультиплексор – мультиплексор – *multiplexer*

бір разрядты – одноразрядный – *single-digit, single-order*

қосыл-ажыратушы – переключающий – *switching*

мәлімет селекторы – селектор данных – *data selector*

селекторлы-мультиплексор – *selector-multiplexer*

селекторлы-мультиплексор 2-1 – *2-to-1 selector (sel)/multiplexer (MUX)*

4 (торттік) селекторлы-мультиплексор 2-1 – счетверенный селектора-мультиплексора *2-1-quad 2-to-1 selector (sel)/multiplexer (MUX)*

селекторлы-мультиплексор 4-1 – *4-to-1 sel/MUX*

2 (екілік) селекторлы-мультиплексор 4-1 – сдвоенный селектора-мультиплексора *4-1-dual 4-to-1 sel/MUX*

селекторлы-мультиплексор 8-1 – *8-to-1 sel/MUX*

селекторлы-мультиплексор 16-1 – *16-to-1 sel/MUX*

стробтаушы, ашушы – стробирующий, отпирающий – *strobe, gating*

3.11. Мультиплексордың құрылымы

3.24-суретінде көрсетілген мультиплексор құрылымын қарастырамыз (ескертеміз, *KP1533КП2* микросұлбасына мультиплексорлар кіреді).

1. Қорытынды саны белгілі, сондықтан ақиқат кестесін құрастырамыз (3.12-кесте).

Адрестік	Кіріс	Стробтаушы кіріс	Шығысқа қосылатын ақпаратты кіріс
$A1$	$A0$	S	Q
x	x	1	0 (пассивті сигнал)
0	0	0	$D0$
0	1	0	$D1$
1	0	0	$D2$
1	1	0	$D3$

2. Q шығысы үшін СДНФ құрастырамыз:

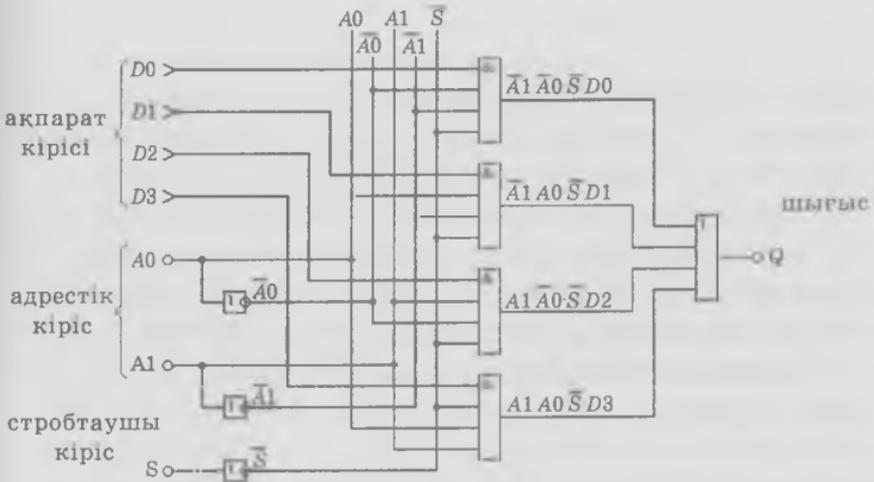
$$Q = \overline{A1} \cdot \overline{A0} \cdot \overline{S} \cdot D0 \vee \overline{A1} \cdot A0 \cdot \overline{S} \cdot D1 \vee A1 \cdot \overline{A0} \cdot \overline{S} \cdot D2 \vee A1 \cdot A0 \cdot \overline{S} \cdot D3.$$

3. Керекті элементтер санын анықтаймыз: 3 элемент НЕ, 4 элемент ИИ, 1 элемент ИЛИ.

Ескерту: ИИЛИ элементі өндірісте шығарылмайды. Бірақ біз мына жерде микросұлбалардан сұлба құруды керек етіп отырған жоқпыз, микросұлба құрылымы қарастырылғандықтан, логикалық микросұлбасы қажет етілмейді.

1. И, ИЛИ, НЕ базисінде мультиплексорды құрастырамыз (3.30-сурет).

Әр түрлі басқа мультиплексорлардың 2-1, 8-1 және 16-1 құрылымын қарастыруға болады.



3.30-сурет

3.12. Демультиплексорлар

Демультиплексор (demultiplexer) – мультиплексор сияқты сандық қондырғы, сандық техникада коммутациялау (қосып-ажырату) функциясын орындайды. Демультиплексор өзінің жалғыз ақпараттық кірісін өзінің бірнеше шығыстарына қосады.

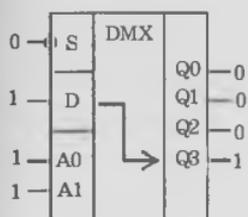
Ең қарапайым демультиплексор бір ақпаратты кіріс D -дан, екі басқарушы адрестік кірістер A_0 және A_1 , бір (немесе одан да көп) рұқсат беруші стробтаушы кіріс S және төрт шығыс Q_0 , Q_1 , Q_2 және Q_3 тұрады. Осындай мультиплексордың көрінісі 3.31-суретте көрсетілген.

Демультиплексордың жұмысы өте қарапайым: егер рұқсат етуші адрестік кіріске шығыстың екілік кодын берсек, онда ақпаратты кіріс берілген шығыспен қосылады. Белгілі бір уақытта сигнал ақпаратты кіріске келіп түсіп, керекті шығысқа қосылады, қалған шығыстарда көрсетілген сигнал өтпейді.

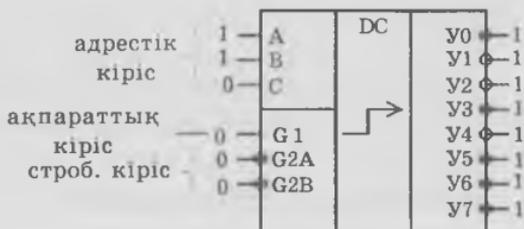
Мысалы, егер стробтаушы кіріс S активті рұқсат етуші сигнал 0 берсек (3.31-сурет), ал адрестік кіріске A_1 және A_0 11 сигналын берсек (3 санының екілік коды), онда ақпараттық кіріс D Q_3 шығысына қосылады: 1 сигналы дәл осы уақытта ақпараттық кіріске түссе, онда ол Q_3 шығысына келіп түседі. Қалған шығыстарда көрсетілген сигнал берілмейді, сондықтан Q_0 , Q_1 және Q_2 шығыстарында пассивті логикалық 0 сигналы қалыптасады. Арнайы демультиплексор микросұлбалары екі жағдайда ғана шығарылады.

1. Кез келген дешифратор микросұлбасында бір рұқсат етуші кіріс болса, онда оны демультиплексор ретінде қолдануға болады. Сондықтан, 3.6-тақырыпта айтылғандай, дешифратор микросұлбасы *дешифратор-демультиплексор* деп аталады. **Назараударыңыз:** $K555ИД6$ микросұлбасында бірде-бір рұқсат етуші кіріс жоқ, сондықтан оны демультиплексор ретінде қолдануға болмайды. Егер дешифраторды демультиплексор ретінде қолданса, онда ақпаратты кіріс ретінде D рұқсат етуші кіріс болып саналады (дешифраторда рұқсат беруші кіріс болғандықтан, біреуі ғана рұқсат етуші кіріс болып есептеледі, қалғандары стробтаушы бо-

лып есептеледі), ал адрестік ретінде кодқа арналған кірістер.



3.31-сурет



3.32-сурет

Мысал ретінде *KP1533ИД7* микросұлбасын демультимплексор ретінде ақпаратты кірістен шығысқа **3** қосылса немесе ақпаратты кіріске **0** сигналы берілген жағдайда микросұлбаның барлық кірістері және шығыстарының қорытындысын көрсету керек.

Ең алдымен қорытындыны анықтаймыз. Кез келген рұқсат етуші кіріс (*G1, G2A, G2B*) ақпаратты болып есептеледі, мысалы *G1* (3.2-сурет). Онда қалған *G2A* және *G2B* кірістер стробтаушы болып саналады.

Код үшін *A, B, C* кірістері адрестік кірістер ретінде қолданылады. *G1* ақпаратты кірісіне **0** сигналын береміз. *A, B, C* адрестік кірістеріне **3** санының екілік коды **011** беріледі (*ескертеміз*: төменнен жоғары қарай). Рұқсат етуші **0** сигналын екі стробтаушы кіріске *G2A, G2B* берген кезде (белгіленген кіріс статикалық терістеу болғандықтан, бұл жерде **0** активті сигнал болып саналады) ақпаратты кіріс *G1* *У3* шығысына қосылады. Осы кезде **0** сигналы *G1* кірістен *У3* шығысына келіп түседі, осы жерде логикалық **1** қалыптасады (*G1* кірісі – тура, ал *У3* шығысы – терістеу болғандықтан, берілген **0** сигналы шығыста **1** сигналына ауысады). *У0, У1* және *У2* шығыстары іске қосылмайды. Шығыста пассивті **1** сигналдары орналастырылады (бұл жерде **1** пассивті сигнал болып немесе статикалық терістеу шығыс ретінде болып тұр).

2. МДП мультиплексор микросұлбасының құрылымын (екі жақты өткізгішті қасиеті бар) демультимплексор ретінде

қолдануға болады, шығыстарын D ақпараттық кіріс ретінде қолдануға, ал ақпараттық кірісті шығыс ретінде қолдануға болады, ал адрестік кірістер сол күйінде адрестік кіріс болып қалады.

Сөздік

екі жақты – двухсторонний – *bilatiral*

өткізгішті – проводимость – *conduction*

3.13. Сандық коммутатор туралы түсінік. Тізбекті түрдегі коммутатор

Сандық коммутатор – бұл қондырғының қосылу қабілеті бар:

а) өзінің бірнеше ақпаратты кірістерін бір ғана шығысқа қоса алады;

ә) өзінің бір-ақ ақпаратты кірісін бірнеше шығыстарға қоса алады;

б) өзінің бірнеше ақпарат кірістерінің біреуін бірнеше шығыстарының біреуіне ғана қоса алады.

Бірінші түрдегі коммутатор – мультиплексор, ал екінші түрінде – демультимплексор. Коммутатор – бірнеше мультиплексорлардан (демультимплексорлардан) тұратын қондырғы.

Осы тақырып C коммутатор түрінің құрылу әрекеті мен жұмыс әрекетін оқып-үйренуге арналған. Кез келген сандық коммутатор құрылымы екі каскадтан тұрады: бірінші каскад коммутатордың бірінші түріне жатады, ал екінші каскады коммутатордың екінші түріне жатады. Бірінші каскадтың шығысы екінші каскадтың кірісіне қосылып магистральды желіні туғызады. Коммутациялайтын микросұлбаны таңдаған кезде (мультиплексор және демультимплексор) мына көрсеткіштерге назар аудару керек: сапасы жақсы болу керек және тез әсер етуші және қуатты аз керек ететін микросұлбаның саны қалайда аз болуы керек.

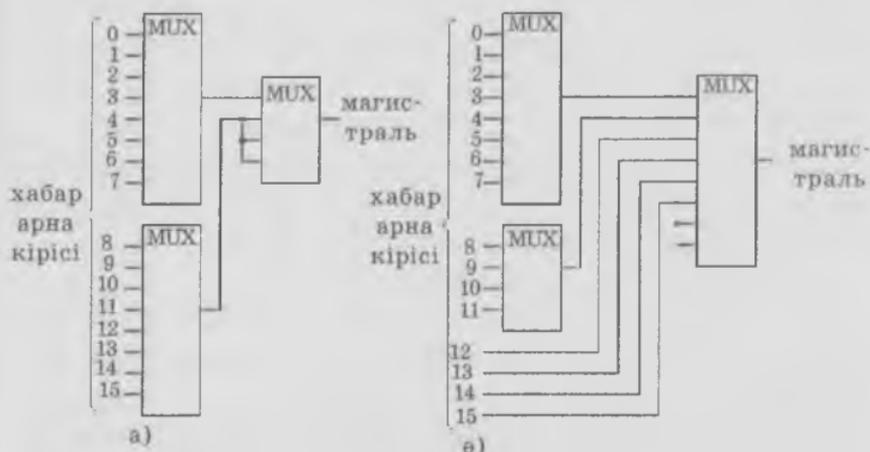
Мысал: 16 кірісті және 9 шығысты коммутатордың принципіалды электрлі сұлбасын құрастырамыз. Сұлбада №10 кіріске №8 шығысты қосу кезінде ақпараттың өтуі мен басқарушы (стробтаушы және адрестік) тізбектер қалай қосылғанына назар аудару керек.

1. Коммутатор құрылымында стробтаушы және адрестік кірістер көмегінсіз коммутаторлаушы элементтер жұмысын қарастырамыз. Керекті кірісті керекті шығысқа қосу кезінде элементтер түрі мен санын анықтауымыз керек.

Ескерту: Оқу мақсатында 4 және 8 ақпараттық шығыстары бар коммутациялаушы элементтерді пайдаланумен шектелеміз.

а) Кіріс каскады 16 кірістің кез келгенін магистраль желіге қосуға қабілеті болу керек, сондықтан бұл жерде мультиплексор қолданылады. Бір мультиплексорлы микросұлбада берілген кіріс саны ақпараттық кіріс санынан асып тұрғандықтан, кіріс каскадының сұлбасы бірнеше микросұлбадан құралады және мультиплексорлық тарауды құрайды, бұл жерде бір ярусты микросұлба шығыстары келесі ярусты микросұлбасының ақпаратты кірісіне жалғанады (3.33-сурет).

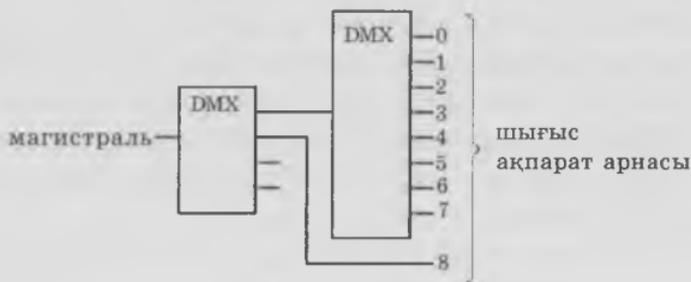
Осы жағдайда каскадты үлестіру екі тең мәнді тәсілмен құруға болатынына назар аудару қажет (3.33, а және 3.33, ә-сурет), әрқайсысында екі 8-1 және бір 4-1 микросұлба қолданылады.



3.33-сурет

Ескерту: Микросұлбадағы қолданбай қалған кірістерді бос қалдыруға болмайды, оларды арнайы түрде бір жерге жалғау керек. Бос қалған ақпараттық кірістерді кез келген көрші тұрған кіріске қосуға болады немесе ортақ сымға (құрылғының корпусы) қосуға болады. Қай тізбекке жалғанса да жұмыстың дұрыс істеуіне әсер етпейді.

б) **Шығыс каскадының** кез келгені 9 кірістің біреуіне магистралды желіні қосу қабілеті болу керек, сондықтан ол демультимплексордан тұрады. Берілген шығыс саны мультимплексордың бір микросұлба шығысынан көп болғандықтан, бұл каскадта бірнеше микросұлба қолданылуы мүмкін. Сондықтан оны демультимплексор тарауы деп атайды (3.34-сурет). Бұл жерде де бір ярусты микросұлба шығысы келесі ярусты микросұлбаның ақпаратты кірістеріне жалғанады.



3.34-сурет

Ескерту: Біз бірінші рет шығыстың бос қалған кезін көрін тұрмыз (осы жағдайда бірінші ярусты микросұлбаның екі шығысы қолданылмайды). **Ескеру қажет:** қолданылмаған шығыстарды бос қалдыруға болады.

Кіріс каскадының шығысын, шығыс каскадының ақпараттық кірісімен жалғастырған кезде коммутатордың құрылымдық сұлбасын аламыз (3.35-сурет).

2. Микросұлбаны таңдаймыз.

Кіріс каскадында құрамында 8-1 мультимплексоры бар бір КР1533КП7 микросұлбасы және 4-1 мультимплексоры бар КР1533КП2 микросұлбасы қолданылады.

Қолданылған микросұлбамыздың түрі КР1533 сериялы ТТЛШ құрылымды болғандықтан, шығыс каскадында де-

мультиплексор орнына мультиплексор микросұлбасын қолдануға болмайды. Сондықтан бұл жерде дешифраторларды қолданамыз: 1-4 демультиплексор ретінде *КР1533ИД4* микросұлбаның бір дешифраторын (бұл микросұлбада дешифратор екеу), ал 8-1 демультиплексоры ретінде *КР1533ИД7* микросұлбасының дешифраторы қолданылады.

Ескерту: *КР1533ИД4* микросұлбаның 2×4 дешифраторының орнына *КР1533ИД14* микросұлбасының аналогты дешифраторын алуға болар еді. Бірақ бұл жағдайда ақпарат ретінде бір ғана рұқсат ету $1G$ кірісін қолдану керек, сонда демультиплексордың стробтаушы кірісі болмайды.

3. Коммутатордың электрлі принципіалды сұлбасын құрастырамыз (*3.36-сурет*).

Сұлбаны құру алдында шығыс каскадындағы өрбір дешифратордың қандай кірісі ақпаратты кіріс болатынын, ал қандай кірістері стробтаушы және қандай кірістері адрестік кіріс болатынын анықтап алу керек, соның ішінде ең маңыздысы – ақпаратты кірісті таңдау.

Егер ақпарат коммутатордың кез келген кірісіне түсіп, тиісті шығысқа түзу өтетін болса, онда келесі варианттар қарастырылады:

– *D4.1* микросұлбасының ақпарат кірісі ретінде – $1C$ инверсті рұқсат ету кірісі қолданылады, *D5* микросұлбасында – инверсті рұқсат ету кірісі ретінде $G2A$ немесе $G2B$, ал магистралі *D3* микросұлбасының шығысына тура қосылады.

Сонда сигналдар коммутатор арқылы өтеді, олардың жұп саны бір рет терістеледі: №8 шығысына берілгенде *D4.1* элемент шығысында және ақпараттық кірісінде екі рет; №0 ... 7 шығыстарына берілгенде *D5* микросұлбасының шығысында және ақпаратты кірісінде, *D4.1* элемент шығысында және ақпаратты кірісінде төрт рет. Сонымен, сигналдар екілік терістеу заңы бойынша өзінің тура мәндерін сақтап қалады.

D4.1 элементінде ақпарат ретінде тура рұқсат ету $1G$ кірісін, ал *D5* микросұлбасында инверсті рұқсат етуші $G2B$ (немесе $G2A$) кірісін қолдануға болады, ал магистральды *D3* микросұлбасының инверсті шығысына қосуға (*3.36-сурет*) болады. Сонда сигналдар коммутатор арқылы өтеді, олардың жұп саны тағы да бір рет терістеледі: №8 шығысына

берілгенде *D4.1* элементінің шығысында және *D3* микросұлбасының шығысында екі рет; *0 ... 7* шығыстарына берілгенде *D5* микросұлбасының шығысында және ақпаратты кірісінде, *D4.1* элемент шығысында, *D3* микросұлба шығысында төрт рет. Сонымен, сигналдар екілік терістеу заңы бойынша өзінің тура мәндерін сақтап қалады. Мұнда көрсетілген таңдалған ақпарат кірістері: *D4.1* микросұлбасының *C1* кірісі және *D5* микросұлбасының *G1*, *G2A* кірістері стробтаушы ретінде екенін, ал *D4.1* микросұлбасының *A*, *B* кірістері мен *D5* микросұлбасының *A*, *B*, *C*-адрестік ретінде екенін анықтайды.

Оқушыларға өзіндік жұмыс ретінде ұсынылады: егер шығыстағы ақпаратты терістеу түрінде алу талап етілгенде, берілген коммутатор сұлбасының қандай варианттарды қолданылатынын табу.

Сұлбаны құрастыруда келесі қарапайым ережелерді қолдану қажет:

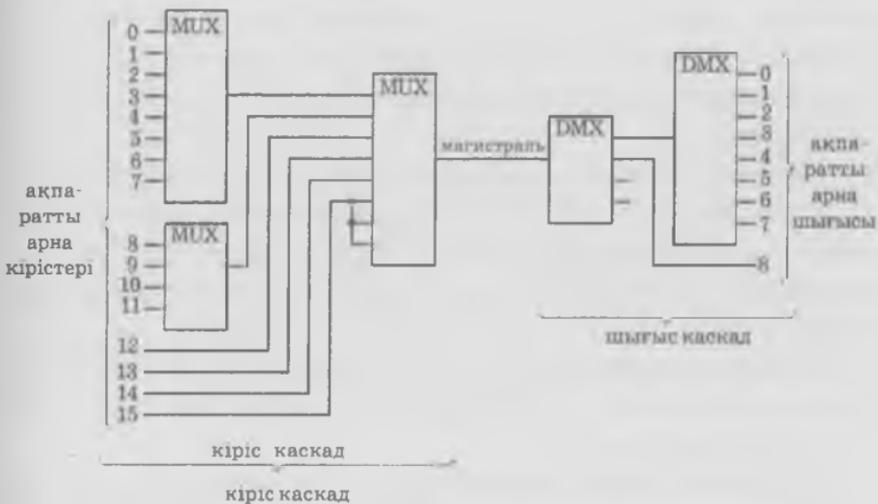
– ақпараттың коммутатор арқылы өту кезінде оның барлық ярустары жұмыс істеу керек, яғни барлық микросұлбалардың жұмыс істеуіне рұқсат берілуі керек. Сондықтан микросұлбаның барлық стробтаушы кірістерін ортақ бір тізбекке жалғастыру керек. Бірақ, бұл жерде ескеру керек, *D5* микросұлбасында стробтаушы кіріс *G1* (барлық қалғандарынан басқа) тура статикалық, сол себептен оны бөлек шығару керек;

– бір ярусты микросұлбаның адресі кірістерін (3.36-суретте бір яруста *D1* және *D2.1* элементтері орналасқан) басқару тізбектерін азайту үшін параллельді түрде жалғайды.

Ескерту: Назар аударыңыздар, 3.36-суретте оң жағында сызылған адресі кірістер, принципіалды сұлбаны құру ережесіне анықталған дәрежеде қайшылық келтіреді. Бірақ сұлбаны құруда, нақты блоктар және платалар (кіріс немесе шығыс екеніне қарамай) микросұлбаның сол жағында немесе оң жағында орналасуы, фактілі клеммалардың орналасуына байланысты және арнайы стандартқа сәйкес сызылады.

4. Осы микросұлбаға байланысты элемент тізімін жазамыз.

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1</i>	<i>KP1533KP7</i>	1	
<i>D2</i>	<i>KP1533KP2</i>	2	1 элем. қолданылмайды
<i>D3</i>	<i>KP1533KP7</i>	1	
<i>D4</i>	<i>KP1533ИД4</i>	1	1 элем. қолданылмайды
<i>D5</i>	<i>KP1533ИД7</i>	1	



3.35-сурет

5. Берілген жалғастырулар үшін коммутатор жұмысын талдаймыз.

Алдымен стробтаушы кіріске рұқсат етуші сигналды береміз: 1 – №0 кірісінде, осы сигнал *D5* микросұлбасының тура статикалық кірісіне келіп түседі; 0 – №1 кірісінде, осы жерден сигнал барлық элементтердің инверсті статикалық кірістеріне барып түседі.

Берілген №10 ақпараттық канал кірісінен ақпарат, *D2.1* элементінің *1C2* ақпараттық кірісіне түседі. Осы элементтің *A, B* адрестік кірістеріне 10 (*1C2* кірісін шығысқа қосу керек болғандықтан, 2 санының коды беріледі) және ақпарат *1C2* кірісінен *D2.1* элементінің *1У* шығысына

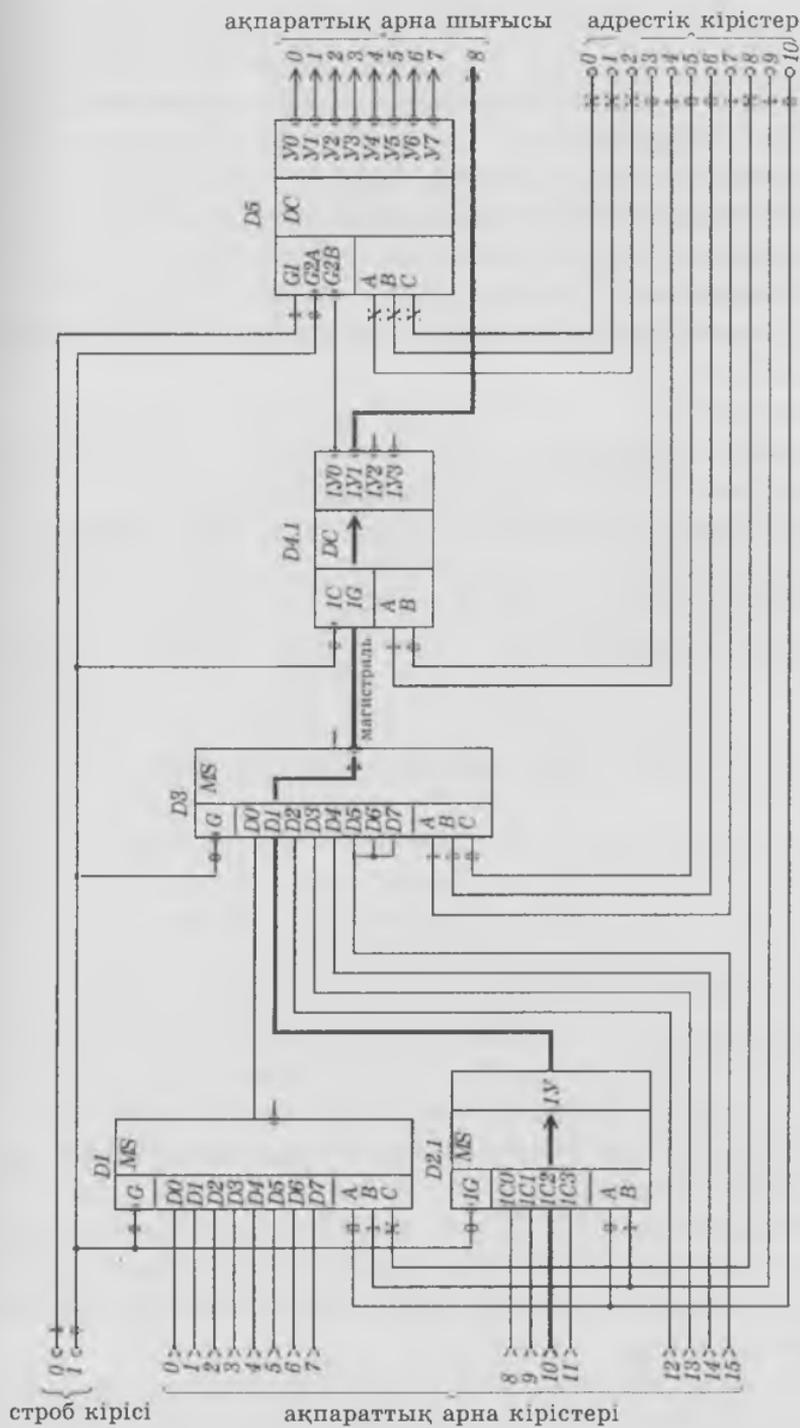
өтіп, содан соң *D3* микросұлбасы *D1* ақпараттық кірісіне түседі. Берілген элементтің *A, B, C* адрестік кірістеріне **001** (*1* санының коды, *D1* кірісін шығысқа қосу үшін) беріледі және ақпарат *D1* кірісінен *D3* микросұлбаның инверсті шығысына өтіп, содан соң магистральға және *D4.1* элементінің *1G* кірісіне түседі.

Ескерту: №9, 10 адрестік кірістен **10** коды *D2.1* элементінің *A* және *B* адрестік кірістеріне ғана емес, сонымен қатар *D1* элементінің *A, B* адрестік кірістерінен өтеді. Осы жағдайда ақпарат ағыны бұл микросұлбадан өтпейді, оның адрестік кірісіндегі сигналдар мәні бөрібір. *C* кірісі «*x*» белгісімен көрсетілген, сонымен қатар олардың *A, B* кірісінде **10** мәні болуы мүмкін. Сол себептен бір ярусты микросұлбаның адрестік кірістері параллельді жалғанулары керек.

D4.1 элементінің адрестік кірісінде **01** сигнал деңгейін (*1* санының коды, *1G* кірісін *1Y1* шығысына қосу керек болғандықтан) орнатамыз және ақпарат *1G* кірісінен *D4.1* элементінің *1Y1* шығысына өтіп, содан соң №8 шығыс арнасына түседі.

D5 микросұлбасының *A, B, C* адрестік кірістері бөрібір болғандықтан, осы жағдайдағы ақпарат ағындары осы микросұлбадан өтпейді.

Ақпарат сандық аппаратура ағындарынан код түрінде өтеді. Мысал үшін, осы жерде **1011** кодын қалай өткізу керек? Код түрінде берілген сигналды тиісті арна бойынша тізбектей өткізу керек: алдымен *1*, содан соң *0, 1*, тағы да *1*. Сондықтан біздің құрған сұлбамыз тізбекті түрдегі бір разрядты коммутатор болады.



3.36-сурет

демультиплексорлы тарам – демультиплексорное дерево – *demultiplexed tree*

каскад – каскад – *cascade, stage*

екі каскадты – двухкаскадный – *two-stage*

коммутатор – коммутатор – *commutator*

коммутация – коммутация – *commutation, switching*

мультиплексор тарамы – мультиплексорное дерево – *multiplexed tree*

құрылымды – структурный – *structural, structured*

құрылымды сұлба – структурная схема – *structure chart*

қысқартылған – упрощенный – *simplified*

жиі кездесетін жағдай – частый случай – *special case, special situation*

жүп – четный – *even*

ярус – ярус – *tier*

3.14. Параллельді коммутатор

n -разрядты код сөзін коммутациялау үшін разрядтары сәйкес параллельді түрдегі коммутаторлар құрылады. Мұндай коммутаторлардың функциясы мен құрылу принципін келесі мысалда қарастырамыз: 5 кірісті 4-разрядты арналы және 1 шығысты 4-разрядты арналы коммутатордың принципіалды электрлік сұлбасын әдістемелеу. Арна шығысына 1010 коды берілетін 2 арна кірісін қосу үшін сұлбаның барлық шығыстарына сигнал мәнін көрсету керек.

Коммутатор сұлбасын құруда коммутацияланатын элемент түрін анықтаймыз.

Өзінің бірнеше ақпараттарының біреуін жалғыз шығысқа қосатын бізге тиісті коммутатор a түріне жатады (өткен тақырыптың басын қараңыз). Сондықтан ол тек мультиплексордан құралған.

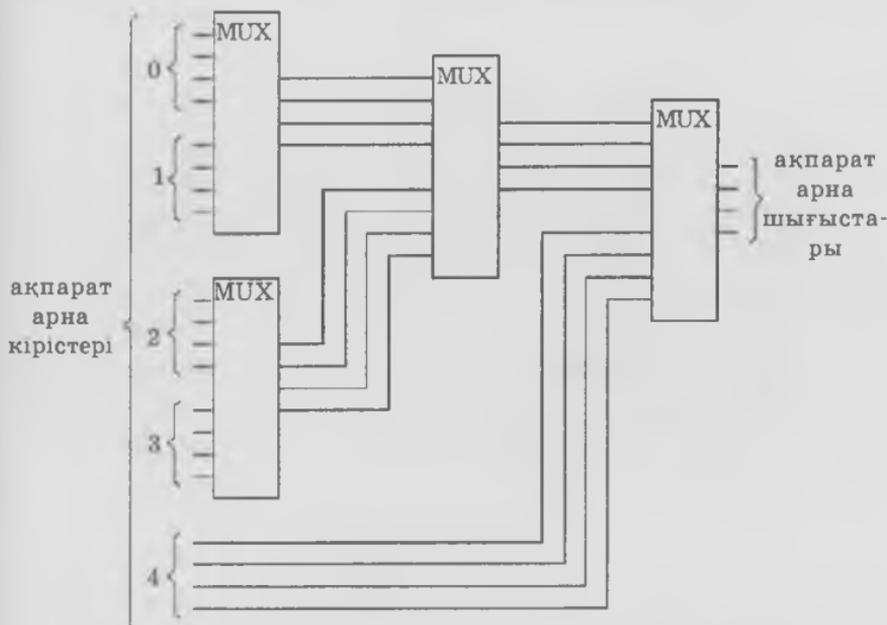
Тапсырма бойынша коммутатор арналары 4-разрядты болғандықтан, берілген тапсырманы бір, екі, және 4 разрядты мультиплексор көмегімен үш тәсілмен шешуге болады.

1-нұсқа. 4 разрядты мультиплексорды қолдану.

1. Микросұлбаны таңдау.

Бізге тиісті 4 разрядты мультиплексор *КР1533КП16* микросұлбаның құрамына кіреді. Еске саламыз, көрсетілген мультиплексор екі 4 разрядты арнаны коммутациялауға қабілетті 2-1 селектор-мультиплексор ретінде қарастыруға болады.

2. Коммутатор құрылымын өңдейміз (*3.37-сурет*) және бір мезгілде тиісті микросұлба санын анықтаймыз.



3.37-сурет

Құрылған сұлбадан біздің жағдайымызда *КР1533КП16* төрт микросұлбаны қолдану керек екенін көруге болады.

3. Коммутатордың принципіалды электрлік сұлбасын құрамыз (*3.38-сурет*). Өткен тақырыптағы 3-пунктінің соңында жазылған ереже осы жерге де қатысты.

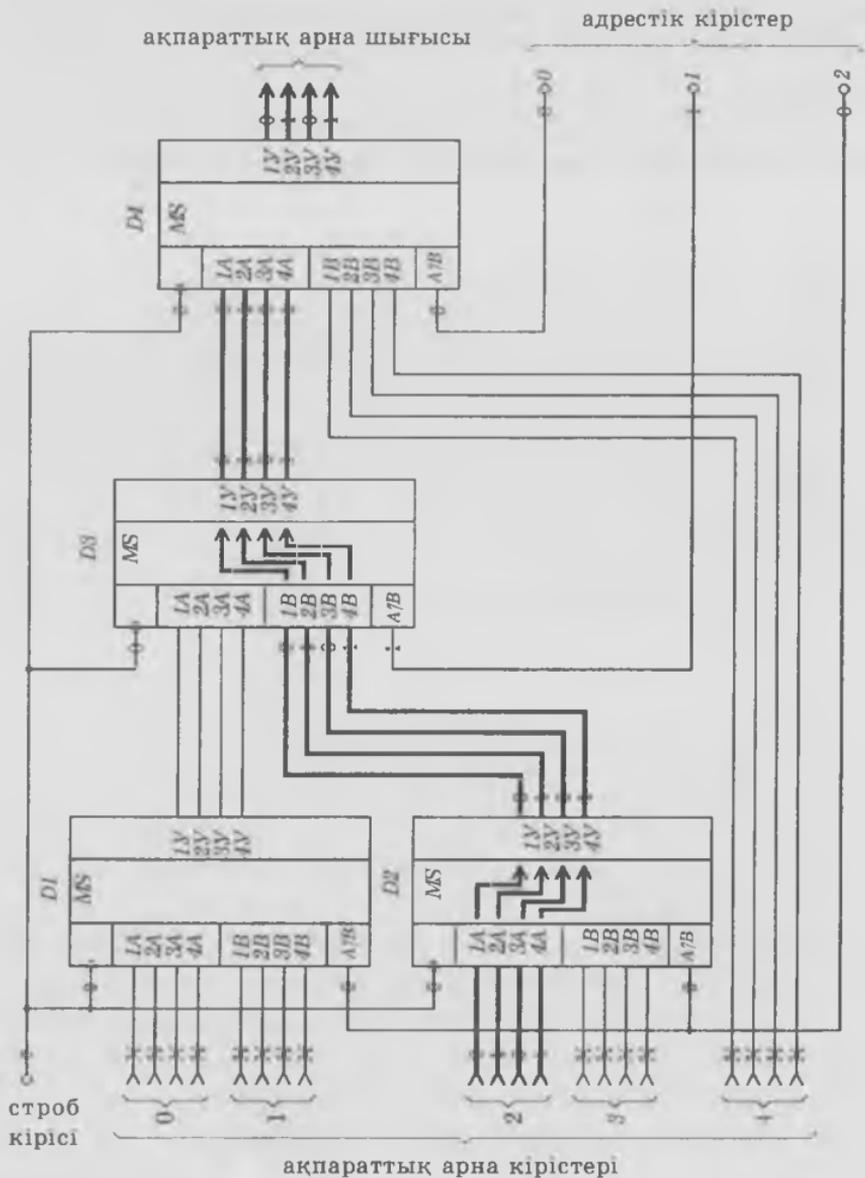
4. Осы сұлбаға элемент тізімін құрамыз:

3.15-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1 ... D4</i>	<i>КР1533КП16</i>	<i>4</i>	

5. Сұлбада көрсетілген сигнал мәндерін түсіндірейік.

Стробтаушы кіріске активті рұқсат етуші сигнал 0, ал D2 микросұлбасының 1A ... 4A кірісіне жалғанатын №2 ақпаратты арна кірісіне берілген 1010 кодын береміз.



3.38-сурет

Осы ИМС-ның А/В адрестік кірісіне 0 сигналын орнатамыз (шығысқа А кірісін қосу керек), микросұлба 1А ... 4А кірістерін 1У ... 4У шығыстарына қосады және 1010 коды А кірісінен У шығысына, содан соң D3 микросұлбасының 1В ... 4В кірісіне беріледі. Осы ИМС-ның А/В адрестік кірісіне 1 сигналын орнатамыз (шығысқа В кірісін қосу керек), микросұлба 1В ... 4В кірістерін 1У ... 3У шығысына қосады және 1010 коды В кірісінен У шығысына, содан соң D4 микросұлбасының 1А...4А кірісіне беріледі. Осы ИМС-ның А/В адрестік кірісіне 0 сигналын орнатамыз (шығысқа А кірісін қосу керек), микросұлба 1А...4А кірістерін 1У...4У шығыстарына қосады және 1010 коды А кірісінен У шығысына және содан соң шығыс арнаға беріледі. № №0, 1, 3, 4 кіріс арналарында сигнал мөндері әр түрлі, өйткені көрсетілген арналар сол уақытта қосылмаған.

2-нұсқа: Бір разрядты мультиплексорды қолдану.

1. Мультиплексор санын анықтап, микросұлбаны таңдаймыз.

Арна саны 4 разрядты болуы керек, сол себептен 4 мультиплексорды қолданамыз. Тапсырма бойынша сұлба 5 арнаны коммутациялайды, сондықтан әрбір мультиплексордың ақпаратты кірістері бестен аспауы керек.

Осы шарттан соң 8-1 селектор-мультиплексордан тұратын КР1533КП7 төрт микросұлбасын таңдаймыз.

2. Коммутатор сұлбасының құрылымын өңдейміз (3.39-сурет).

Осы суретте 2 арна бойынша төрт разрядты код сигналының жүру жолын көрсетеміз. Өйткені, принципіалды электрлі сұлбада оны көрсете алмаймыз.

3. Коммутатордың принципіалды электрлік сұлбасын сызамыз (3.40-сурет).

Сызба ауданын кішірейту үшін және оқушыларды нақты сұлба, блок, платалармен таныстыру үшін біз тәжірибе жүзінде өте кең қолданылатын қалың сызықты, сандары келіп-кететін жалғастырғыш желі жанында жазылатын, *топтық байланыс желісін* ақпарат тізбегінде қолданамыз.

5. Осы сұлбаға элемент тізбегін құрамыз:

3.16-кесте

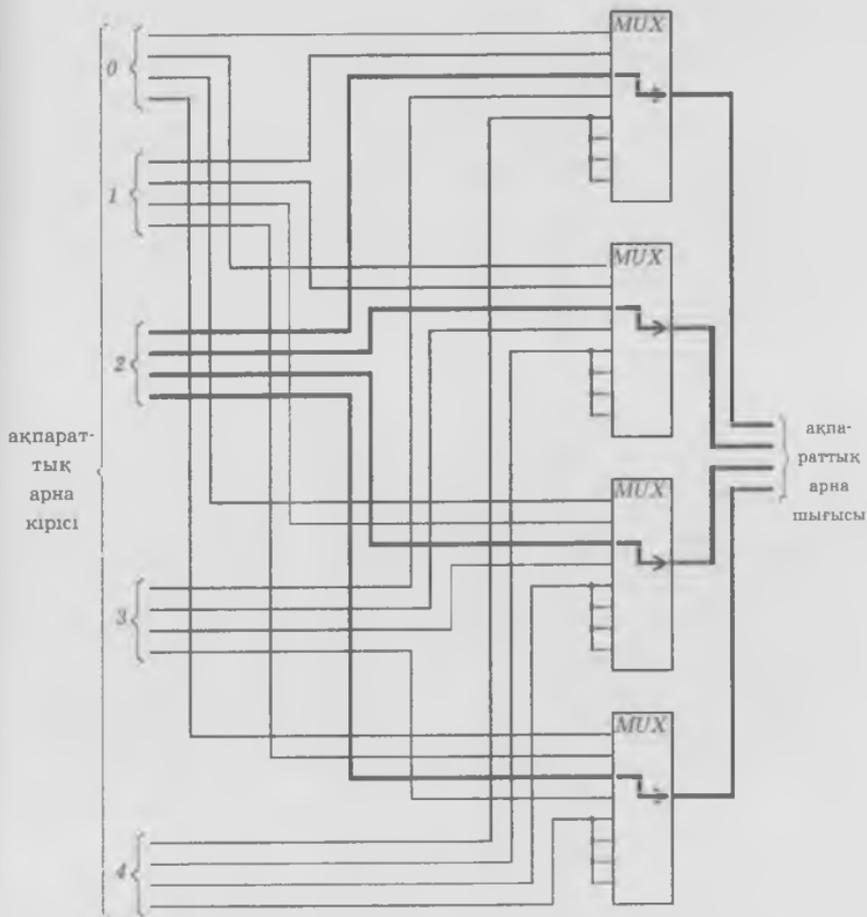
Позиция шарты	Аталуы	Саны	Ескерту
D1 ... D4	КР153ЗКП16	4	

6. Сұлбада көрсетілген сигналдар мөндерін түсіндірейік.

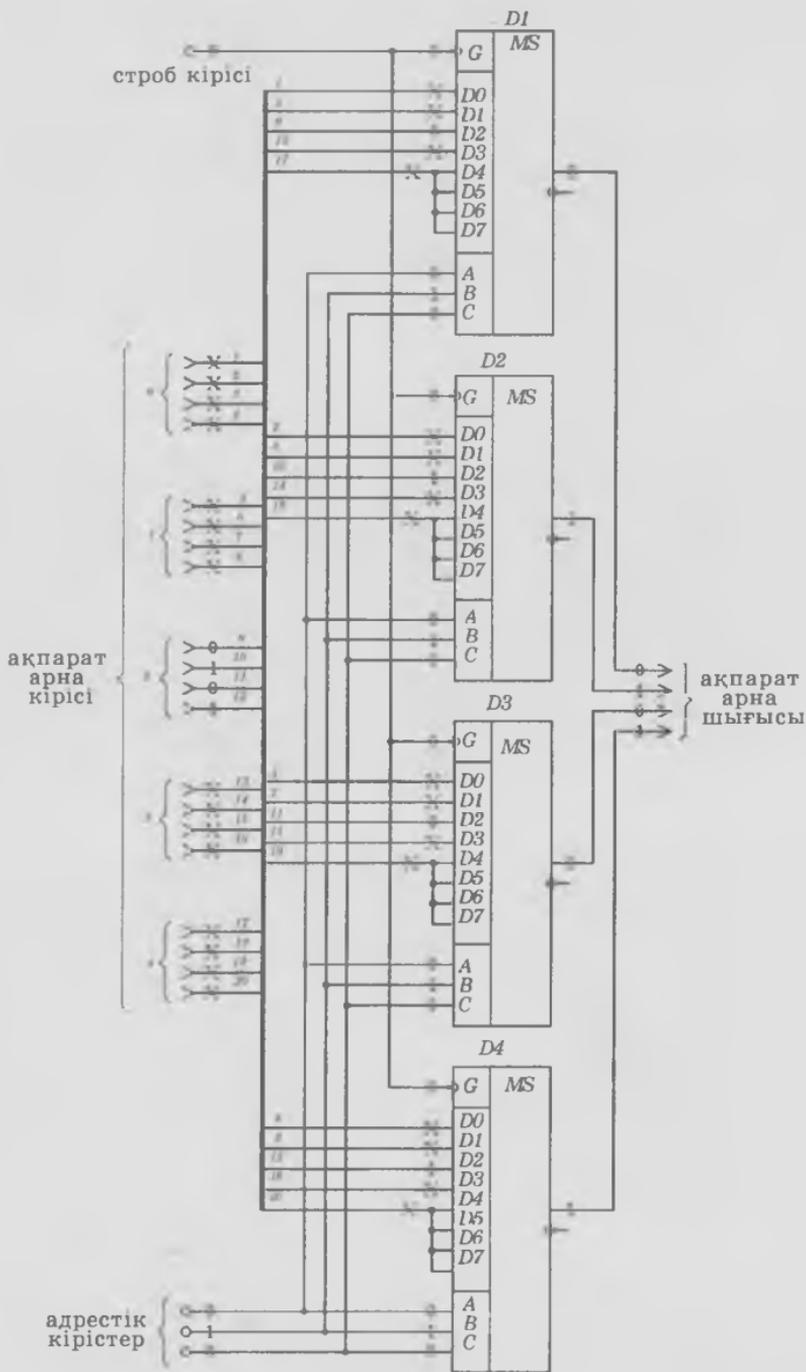
Стробтаушы кіріске активті рұқсат етуші сигнал 0 орнатамыз, ал $D2$ микросұлба мультиплексорының кірісіне бір мезгілде берілетін 1010 коды №2 ақпаратты арна кірісіне: $1 - D4$ микросұлбасының $D2$ кірісіне, $0 - D3$ микросұлбасының $D2$ кірісіне, $1 - D2$ микросұлбасының $D2$ кірісіне, $0 - D1$ микросұлбасының $D2$ кірісіне беріледі. 010 сигналы (бұл 2 санының коды, оны $D2$ ақпарат кірісінің шығысына қосу керек) адрес кірісіне берілгенде, барлық мультиплексор өздерінің $D2$ ақпарат кірістерін түзу шығысқа, ал берілген сигнал 1010 коды $D2$ кірісінен түзу шығысқа, содан соң ақпарат арнасының шығысына өтеді. № №0, 1, 3, 4 кіріс арналарындағы сигналдар мәні әр түрлі, өйткені сол уақытта көрсетілген арналар қосылмаған.

3-нұсқа: Мультиплексордың әр түрлі разрядтарда қолданылуы.

1. Коммутатордың құрылымын өңдейміз және сонымен бір мезгілде мультиплексор түрі мен санын анықтаймыз (3.41-сурет).



3.39-сурет



3.40-сурет

Осы суретте берілген 2 арнасы бойынша төрт разрядты сигналдың өту жолын көрсетеміз. Өйткені, принципиалды электрлік сұлбада оны көрсете алмаймыз.

Алдыңғы жағдайлардан айырмашылығы – әр түрлі мультиплексордың: 2 екі разрядты 4-1 және 1 төрт разрядты 2-1 қолданылуында.

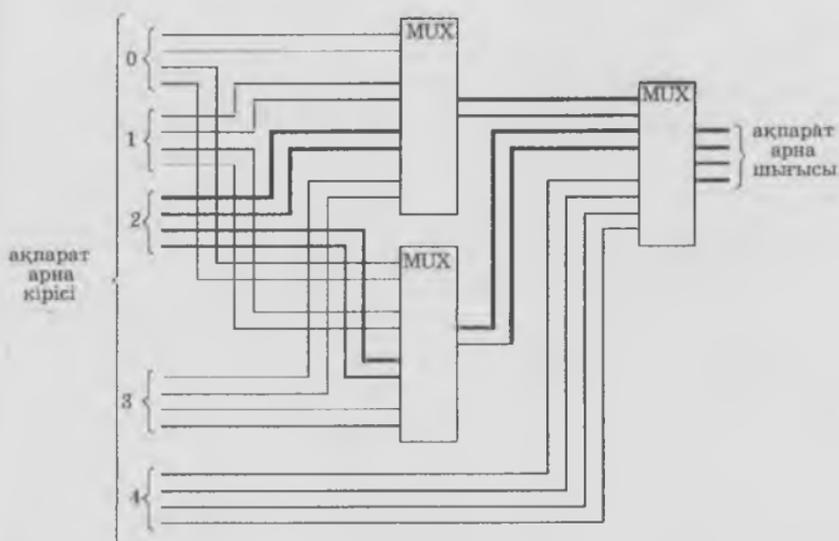
Екінші яруста тұрған бір төрт разрядты мультиплексор 2-1 және екі разрядты мультиплексор 4-1 қолдануға болады. Сәйкес КР1533КП2 микросұлба екеу және екеуі де жартылай қолданылады. Сонымен қоса, оқушылар тақырыпты қорытындылау үшін осындай вариантқа өздік жұмыс істеуі керек, яғни құрылымдық сұлбасын құруы тиіс.

2. Микросұлбаны талдау.

Төрт разрядты мультиплексор 2-1 ретінде екі КР1533КП2 микросұлбаны (еске саламыз, әрбір осындай ИМС-сын екі разрядты мультиплексор 4-1 ретінде қарастыруға болады) және бір КР1533КП16 микросұлбаны қарастыруға болады.

3. Коммутатордың принципиалды электрлік сұлбасын қарастырамыз (3.42-сурет).

Алдыңғы вариант сияқты, бұл жерде де ақпарат тізбегінде (бірінші қатар үшін) сызба ауданын азайту үшін топтық байланыс желісін қолданамыз.

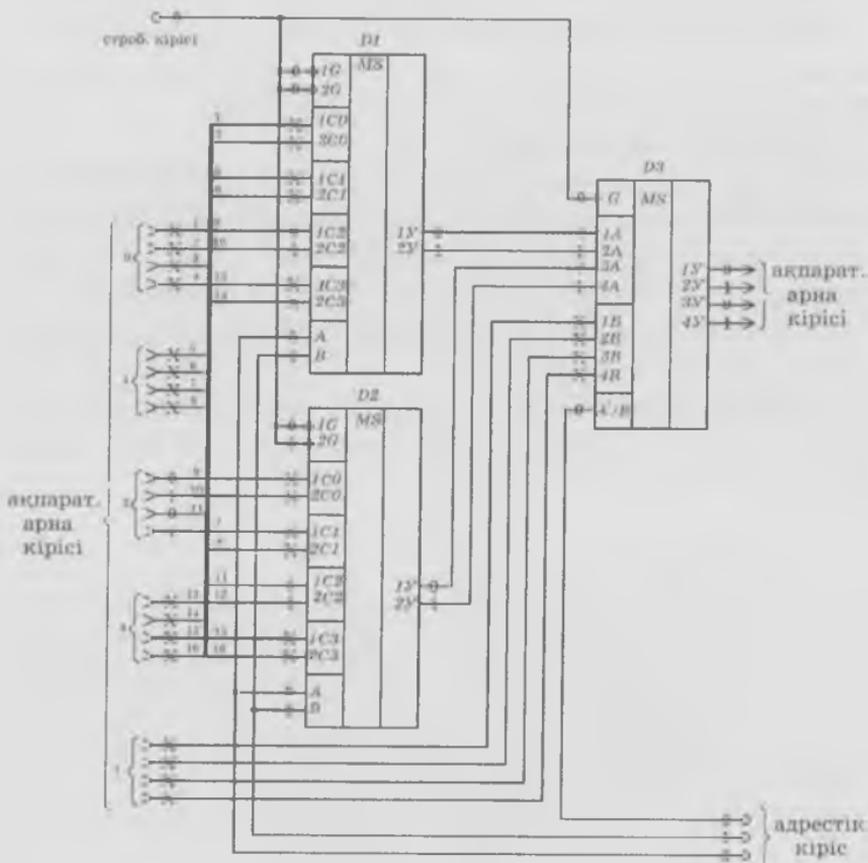


3.41-сурет

4. Осы сұлбаға элемент тізімін құрамыз:

3.17-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1 ... D2</i>	<i>KP1533KP12</i>	<i>2</i>	
<i>D3</i>	<i>KP1533KP16</i>	<i>1</i>	



3.42-сурет

5. Көрсетілген сұлбадағы сигнал мәнін түсіндірейік.

Стробтаушы кіріске активті рұқсат етуші 0 сигналын орнатамыз, екі бөлікке бөлінетін берілген 1010 кодын №2 ақпарат арнасының кірісіне береміз: кіші жартысы 10-D1 микросұлбаның 1C2, 2C2 кірісіне, ал үлкен жартысы 10-D2 микросұлбаның 1C2, 2C2 кірісіне береміз. 10 сигналы A, B адрес кірістеріне берілгенде (бұл 2 санының коды, екі микросұлбаның 1C2, 2C2 кірістерін 1У, 2У шығыстарына қосамыз), D1, D2 мультиплексорлар өздерінің 1C2, 2C2 кірістерін 1У, 2У шығыстарына қосады және 1010 кодының сигналы 1C2, 2C2 кірістерінен 1У, 2У шығыстарына, содан соң D3 микросұлбасының 1A ... 4A ақпарат кірістеріне беріледі. Осы ИМС-ның A'/B адрестік кірісіне 0 сигналын орнатамыз (шығысқа A кірісін қосу керек) және микросұлба 1A ... 4A кірістерін 1У ... 4У шығыстарына қосады, ал 1010 коды A кірісінен У шығысына, содан соң ақпарат арнасының шығысына беріледі. 0, 1, 3, 4 арна кірісінде сигнал мәндері әр түрлі, өйткені көрсетілген арна сол уақытта қосылмаған.

Осы жағдайдағы барлық үш нұсқаның сұлбаларының сапалық бағасын салыстырайық.

Көріні отырғандай, көбінесе шашпаң қимылдайтын – 2-нұсқа сұлбасы (3.40-сурет), өйткені әрбір сигнал кодының кідіруін тек бір ғана микросұлба көрсетеді. 1 (3.38-сурет) және 3-нұсқа (3.42-сурет) сұлбалары екі есе нашар қимылдайды, өйткені максималды сигнал жолы 2 микросұлба арқылы өтеді.

Аппаратура шығыны бойынша ең жақсыға 3-нұсқадағы сұлба жатады, өйткені бұл жерде 3 микросұлба қолданылады. 1 және 2-нұсқадағы сұлбалар нашар, өйткені оларда 4-микросұлба қолданылады.

Екі параметр бойынша ең нашар 1-нұсқаны алып тастасақ, онда екі нұсқаның біреуін таңдауымыз қажет болады. 2-нұсқа сұлбасының тез қимылдауы екі есе екенін және аппаратура шығыны шамалы екенін есептесек, онда 2-нұсқаны таңдауға болады.

разрядты – разрядность – *digit capacity*

коммутациялау – коммутировать – *commute*

есептеп шығару – вычисление – *calculation, computation*

3.15. Бағдарламамен сипатталатын логикалық қондырғы

1.3-тақырыпта айтылып кеткендей, сандық техника элементтері және әр түрлі сандық қондырғылар (әмбебап) мамандандырылған көпфункционалды сандық қондырғы *БИС* және *СБИС* құрамына кіретін орта дәрежелі интеграциялы микросұлба түрінде шығарылады. Жеке *СҚ* микросұлба тобының орнына көпфункционалды *БИС* және *СБИС* қолдануда аппаратура өлшемі және қолданылатын қуаты азаяды, тез қимыл іс-әрекеті артады. *БИС* және *СБИС* өңдеу, біріншіден, әр түрлі *БИС* және *СБИС* көп шығаруда экономикалық тиімді, қымбат және ұзақ процесс, екіншіден, мамандандырылған берілген өнімнің қолданылу аймағы шектеледі және әр түрлі *БИС*, *СБИС* санының көбеюінен өнімнің бағасы артады.

Сол себептен сандық техникада қондырғылар мен элементтерді өңдеуде үшінші бағыт: нақты аппаратураны өңдеушінің қалауы бойынша жұмыс алгоритмі бағдарламамен сипатталатын логикалық құрылғы ретінде немесе бағдарламалы интегралды логикалық сұлба (*ПЛИС*) ретінде пайда болады. Олар көпфункционалды *БИС* және *СБИС* сияқты (әмбебап) жоғарғы технологияда дайындалады және 60 немесе одан да көп кіші және орта интегралды дәрежелі *ИМС* алмастыруға қабілетті болады. Ерекшелігі:

1. Жұмыс алгоритмі тиісті бағдарламаның есте сақтауына енгізілген (әмбебап) көпфункционалды *БИС* және *СБИС* қарағанда, *ПЛИС* микросұлбалары ішкі құрылымның өзгеруімен, сыртқы жалғастырулармен және нақты тиісті сигналдардың кірістеріне берілу жолдарымен өндіріледі.

2. Нақты аппаратураларға арнап шығарылатын мамандандырылған көпфункционалды БИС, СБИС қарағанда ПЛИС микросұлбалары әртүрлі аппаратураларға арналып шығатын бағдарлама қабілеттілігімен ерекшеленеді.

Логикалық функцияны тарату үшін қарапайым ПЛИС ретінде ИМС мультиплексорын қолданудың бірнеше мысалын қарастырайық. Бұл жағдайда логикалық айнымалы X жартысы мультиплексордың адрестік кірістері ретінде, ал жартысы – (*настроечных*) реттелген сигнал ретінде (нақты белгіленген сигналдардың қажеттілігімен бірге) мультиплексордың ақпаратты кірістеріне беріледі.

4 ақпаратты кірістері $D0 \dots D3$ және екі адресі кірістері $A0, A1$ бар мультиплексор көмегімен үш айнымалы функциясын тарату керек. Бұл жерде адресің орнына кез келген екі айнымалыны қолданамыз, мысалы: $X_2(A0)$ және $X_3(A1)$. 3.13-кестеде әрбір D кірісіне өзінің көпмүшесі СДНФ (стробтаушы кірісті S есептемегенде) сәйкес:

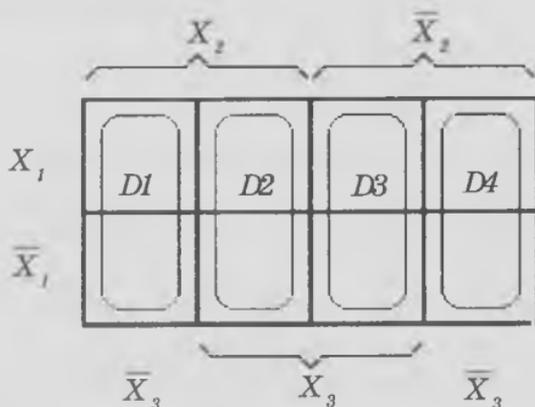
$$D0 = \overline{A1} \cdot \overline{A0} (\overline{X_3} \cdot \overline{X_2});$$

$$D1 = \overline{A1} \cdot A0 (\overline{X_3} \cdot X_2);$$

$$D2 = A1 \cdot \overline{A0} (X_3 \cdot \overline{X_2});$$

$$D3 = A1 \cdot A0 (X_3 \cdot X_2).$$

Сонымен қатар, берілген функцияны минимизациялау үшін Вейч картасында өзінің ауданы болады (3.43-сурет).



3.43-сурет

Айнымалы X_1, X_2, X_3, X_4 төрт функция ы, 8 ақпаратты кірісі $D0 \dots D7$ және үш адресті кірісі $A0, A1, A2$ бар мультиплексор көмегімен тарату қолайлы. Бұл жерде адрестің орнына кез келген үш айнымалыны қолданамыз, мысалы: $X_2(A0)$, $X_3(A1)$ және $X_4(A2)$. $(A0)$, $(A1)$ және $(A2)$. Әрбір D кірісіне өзінің көпмөнді $СДНФ$ (стробтаушы кірісті есептемегенде) сәйкес:

$$\begin{aligned} D0 &= \bar{A2} \cdot \bar{A1} \cdot \bar{A0} (\bar{X}_4 \cdot \bar{X}_3 \cdot \bar{X}_2); & D1 &= \bar{A2} \cdot \bar{A1} \cdot A0 (\bar{X}_4 \cdot \bar{X}_3 \cdot X_2); \\ D2 &= \bar{A2} \cdot A1 \cdot \bar{A0} (\bar{X}_4 \cdot X_3 \cdot \bar{X}_2); & D3 &= \bar{A2} \cdot A1 \cdot A0 (\bar{X}_4 \cdot X_3 \cdot X_2); \\ D4 &= A2 \cdot \bar{A1} \cdot \bar{A0} (X_4 \cdot \bar{X}_3 \cdot \bar{X}_2); & D5 &= A2 \cdot \bar{A1} \cdot A0 (X_4 \cdot \bar{X}_3 \cdot X_2); \\ D6 &= A2 \cdot A1 \cdot \bar{A0} (X_4 \cdot X_3 \cdot \bar{X}_2); & D7 &= A2 \cdot A1 \cdot A0 (X_4 \cdot X_3 \cdot X_2). \end{aligned}$$

Сонымен қатар, берілген функцияны минимизациялау үшін Вейч картасында өзінің ауданы болады (3.44-сурет).

1-мысал. У1 функциясын тарату үшін (2.1-кесте) мультиплексорлы (ПЛИС қызметін орындайды) ЦУ сұлбасын қарастыру қажет. Ол үш айнымалының функциясы болады. Сондықтан 4 ақпаратты кірісті және Вейч картасында 8 клеткадан тұратын мультиплексорды қолданамыз.

1. $СДНФ$ жазамыз (2.1-тақырыпты қараңыз):

$$Y = \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \vee \bar{X}_1 \cdot \bar{X}_2 \cdot X_3 \vee X_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \vee X_1 \cdot X_2 \cdot X_3.$$

2. Вейч әдісімен минимизациялаймыз. Алдымен Вейч картасын сызамыз, содан соң толтырып, әрбір D жеке аудандарға клеткаларды топтастырамыз (3.45-сурет). 3.43-суретін қолдана отырып, клеткаларды минимизация шешімі жеке D аудандарға толтырамыз:

$$D0 = \bar{X}_2 \cdot \bar{X}_3;$$

$D1 = 0$ ($D1$ ауданында бірлік клеткалары жоқ);

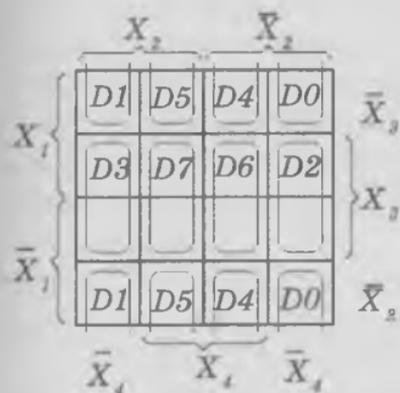
$$D_2 = \bar{X}_1 \cdot \bar{X}_2 \cdot X_3; \quad D_3 = X_1 \cdot X_2 \cdot X_3$$

3. Алынған мәннің X_2 және X_3 қысқартамыз. Олар мультиплексордың адрестік кірістері ретінде қолданылады. Сонда:

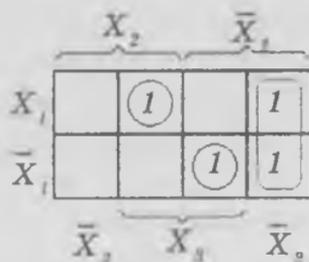
$D0 = 1$ (екі айнымалыны да қысқартамыз); $D1 = 0$; $D1 = 0$;

$D2$ кірісінде реттелген сигналды қалыптастыру үшін қосымша HE элементін қолдану керек. Сонымен қатар,

$D0$ кірісінде тұрақты логикалық 1 деңгейді алу үшін тағы да бір HE элементін қолдану керек (2.9-тақырыпты қараңыз).



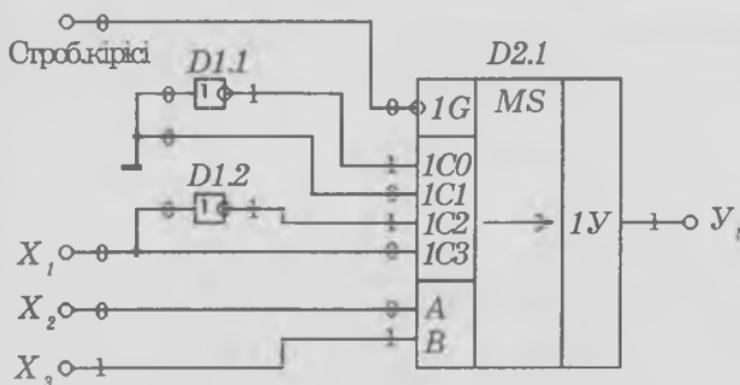
3.44-сурет



3.45-сурет

4. Микросұлбаны таңдаймыз: бір $KP1533KP2$ (4-1 мультиплексордың біреуін қолданамыз) және бір $KP1533ЛН1$ микросұлбалары.

5. СҚ сұлбасын құрамыз (3.46-сурет).



3.46-сурет

Ескерту:

– $KP1533KP2$ микросұлбасының бірінші мультиплексорындағы стробирлі кіріс $S - 1G$ шартымен, ақпаратты кірістері $D0 \dots D3 - 1C0 \dots 1C3$, ал адресі кірістері $A0, A1 - A, B$ шарттарымен белгіленген.

– X_2, X_3 және X_4 кірістері мультиплексордың адресілік кірістері ретінде қолданылады, ал X_1 кірісі HE элементімен

бірге және белгіленген (фиксацияланған) сигнал 0 мен 1 реттелген сигналдың қалыптастыру жүйесін құрайды;

– тұрақты логикалық деңгей 0 ($1C1$ кірісінде) және логикалық 1 ($1C0$ кірісінде) 2.9 -тақырыпта жазылғандай қалыптасады: $1C1$ кірісі корпусқа жалғанады, себебі тұрақты логикалық деңгей 0 қамтамасыз ету үшін; ал кіріс $1C0$ – қосымша HE элементінің шығысына жалғанады (кірісі корпусқа жалғанған), себебі тұрақты логикалық деңгей 1 қамтамасыз ету үшін.

Құралған сұлбаны функциясын тарататын 2.3 -тақырыптағы 2.12 , 2.16 -суреттерімен және 2.4 -тақырыптағы 2.20 -суретімен және 2.5 -тақырыптағы 2.23 -суретімен салыстырайық. *ПЛИС* (осы жағдайда – мультиплексор) шыныменен бірнеше орта дәрежелі интеграциялы микросұлбаны алмастыра алады деген қорытындыға келеміз.

6. Осы сұлбаға элемент тізімін құрамыз:

3.18-кесте

Позиция шарты	Аталуы	Саны	Ескерту
$D1$	$KP1533ЛН1$	1	4 элем. қолданылмайды
$D2$	$KP1533КП2$	1	1 элем. қолданылмайды

7. Кез келген кодтың бір кірісі үшін статикалық режимде $СҚ$ жұмысын орындайық.

Кірістерге мысал ретінде сигнал берейік: $X_1=0$, $X_2=0$, $X_3=1$. Сұлба бойынша мультиплексордың ақпаратты кірістеріне: $1C0 = 1$, $1C1 = 0$, $1C2 = 1$, $1C3 = 0$ сигналдары орнатылғанын анықтаймыз. 10 сигналы (2 санының коды) X_2 және X_3 кірістерімен мультиплексордың B, A кірістеріне беріледі. Сол себептен $1G$ стробтаушы кірісінде рұқсат етуші сигнал 0 болуы салдарынан мультиплексор өзінің ақпаратты кірісін $1C2$ $1U$ шығысына қосады, 1 сигналы $1C2$ кірісінен микросұлбаның $1U$ шығысына, содан соң $U1$ шығысына жүріп өтеді. Алынған шешімді ақиқат кестесі бойынша тексереміз (2.1 -кесте): шынында да, көрсетілген кіріс сиг-

налының мөнінде Y_1 шығысында 1 сигналы қалыптасуы қажет. Сонымен, біздің сұлбамыз дұрыс жұмыс істейді.

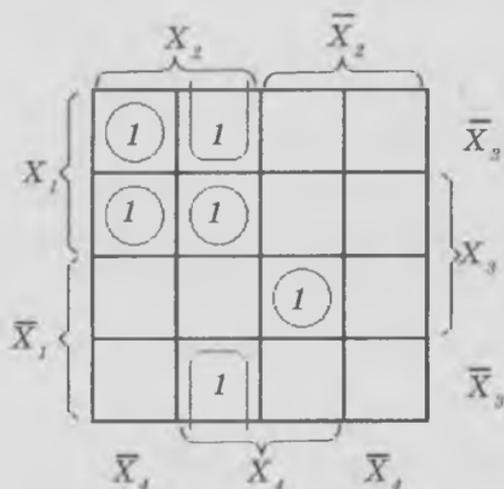
2-мысал. 2.8-тақырыптағы Y_4 функциясын (2.18-кестені қараңыз) тарату үшін мультиплексорлы (ол ПЛИС қызметін атқарады) CQ сұлбасын құрамыз. Ол төрт айнымалының функциясы болып табылады. Сондықтан 8 ақпаратты кірісті мультиплексорды және 16 клеткалы Вейч картасын қолданамыз.

1. $CДНФ$ жазамыз (2.8-тақырыпты қараңыз):

$$Y_4 = \overline{X_1} \cdot \overline{X_2} \cdot X_3 \cdot X_4 \vee \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 \vee X_1 \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} \vee X_1 \cdot X_2 \cdot \overline{X_3} \cdot X_4 \vee X_1 \cdot X_2 \cdot X_3 \cdot \overline{X_4} \vee X_1 \cdot X_2 \cdot X_3 \cdot X_4.$$

2. Вейч әдісімен минимизациялаймыз. Вейч картасын сызып толтырамыз, әрбір D ауданын жеке клеткалармен топтастырамыз (3.47-сурет), 3.44-суретін қолдана отырып, тағы да әрбір жеке D ауданы үшін минимизация шешімін жазамыз:

$$\begin{aligned} D0 &= 0; & D4 &= 0; \\ D1 &= X_1 \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4}; & D5 &= X_2 \cdot \overline{X_3} \cdot X_4; \\ D2 &= 0; & D6 &= \overline{X_1} \cdot \overline{X_2} \cdot X_3 \cdot X_4; \\ D3 &= X_1 \cdot X_2 \cdot X_3 \cdot \overline{X_4}; & D7 &= X_1 \cdot X_2 \cdot X_3 \cdot X_4. \end{aligned}$$



3.47-сурет

3. Алынған мәннің X_2 , X_3 және X_4 қысқартамыз. Олар мультиплексордың адрестік кірісі ретінде қолданылады. Сонымен, соңғы мәнді жазамыз:

$$D0=0; \quad D1=X_1; \quad D2=0; \quad D3=X_1;$$

$$D4=0; \quad D5=1; \quad D6=\bar{X}_1; \quad D7=X_1.$$

$D6$ кірісінде реттік (настроечных) сигналды қалыптастыру үшін сұлбаға қосымша HE элементін орнату қажет. Сонымен қатар, $D5$ кірісінде тұрақты логикалық деңгей 1 алу үшін тағы да бір HE элементін қолданамыз.

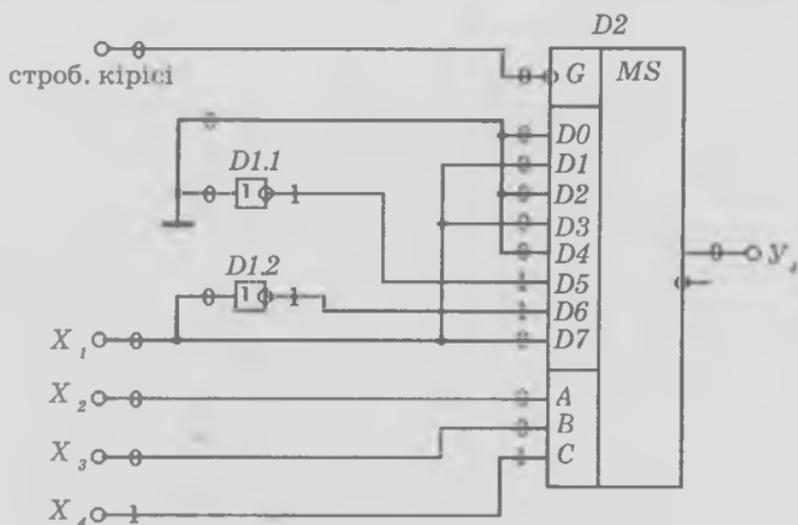
4. Микросұлбаны таңдаймыз: бір $KP1533KP7$ және бір $KP1533ЛН1$.

5. $СҚ$ сұлбасын түземіз (3.48-сурет).

Ескерту:

– мультиплексорда $KP1533KP7$ микросұлбасының стробирлі кірісі S G әрпімен, ал адресі кірістері $A0, A1, A2$ – A, B, C әрптерімен белгіленген.

– X_2, X_3 және X_4 кірістері мультиплексордың адресі кірістері ретінде қолданылады. Ал X_1 кірісі HE элементімен бірге және белгіленген сигналдар 0 мен 1 реттелген (настроечных) сигналдардың қалыптастыру жүйесі болып табылады.



3.48-сурет

6. Осы сұлбаға элемент тізімін құрамыз:

3.19-кесте

Позиция шарты	Аталуы	Саны	Ескерту
<i>D1</i>	<i>KP1533ЛН1</i>	<i>1</i>	4 элем. қолданылмайды
<i>D2</i>	<i>KP1533КП7</i>	<i>1</i>	

7. Кез келген бір кіріс коды үшін статикалық режимде СҚ жұмысына талдау жасаймыз.

Мысалы, кірістерге сигнал береміз: $X_1=0, X_2=0, X_3=0, X_4=1$. Сұлба бойынша, мультиплексордың ақпаратты кірістерінде: $D_0 = 0, D_1 = 0, D_2 = 0, D_3 = 0, D_4 = 0, D_5 = 1, D_6 = 1, D_7 = 0$ сигналдары орналастырылады. 100 сигналы (4 санының коды) X_4, X_3 және X_2 кірістерінен мультиплексордың *C, B, A* адрестік кірістеріне беріледі. Сондықтан *G* стробтаушы кірісінде рұқсат етуші *0* сигналы болғандықтан, мультиплексор өзінің ақпаратты кірісін *D4* түзу шығысқа қосады, *0* сигналы *D4* кірісінен микросұлбаның түзу шығысына, содан соң *У4* шығысына жүріп өтеді. Алынған шешімді ақиқат кестесімен салыстырамыз (2.18-кесте): шынында да, көрсетілген кіріс мәндерінде *У4* шығысында *0* сигналы қалыптасуы қажет. Сонымен, сұлба дұрыс жұмыс істейді.

Сөздік

алгоритм – алгоритм – *algorithm*

шығуы – выпуск (продукции) – *yield*

реттелетін – настраиваемый – *customizable*

реттелген – настроенный – *tuning*

бағдарланған – программируемый – *programmable, programmed*

профильденген – профилирование – *profiling*

қайта профильденген – перепрофилирование – *reprofiling*

мамандандыру – специализация – *specialization*

мамандандырылған – специализированный – *application-specific*

әмбебап – универсальный – *universal, multipurpose*

белгіленген, өзгертілмеген, тұрақты – фиксированный, неизменный, постоянный – *constant, permanent, settled*

қалыптастыру – формирование – *formation*

3.16. Екілік кодтарды арифметикалық қосу. Екілік қосындылар

Екілік қосынды (binary adder) – екі екілік кодтың арифметикалық қосындысын орындайтын сандық қондырғы. Кейінірек біз оны қосынды (сумматор) деп атаймыз. Олар микропроцессор мен АЛУ (3.21-тақырыпты қараңыз) микросұлбасының құрамы болып және өзіндік мән болып табылады.

Екілік кодтың арифметикалық қосындысы келесі қиын емес қатынастарды қолданады:

$$0 + 0 = 0; \quad 0 + 1 = 1; \quad 1 + 0 = 1;$$

$$1 + 1 = 10 \text{ (екілік код түріндегі 2 саны).}$$

Алдыңғы үш жағдай кез келген арифметикаға қолайлы, ал ең соңғы жағдай ерекше. Екі логикалық сигнал 1-дің логикалық қосындысы $1 \vee 1 = 1$ болады, ал арифметикалық қосындысы $1 + 1 = 10$ (екілік кодтағы екі) болады. Сондықтан логикалық қосындыны (ИЛИ элементі қолданады) арифметикалық қосындымен (қосынды-сумматор қолданады) шатастырмау керек.

Екі көпразрядты екілік кодтың арифметикалық қосындысы тағы бір вариантты береді: $1 + 1 + 1 = 11$ (екілік код түріндегі 3 саны).

Егер арифметикалық қосуда екі санның шешімі екі санныан тұратын разряд болса, онда кіші сан жауап ретінде қолданылады, ал үлкен сан келесі разряд қосындысына жазылады. Соңғысы берілген разрядтан келесі разрядқа көшуші немесе алмасушы (перенос) деп аталады және *P*, *C* немесе *CR* (ағылшынша «carry») деп белгіленеді. 10 шешімінен арифметикалық қосуда $(1 + 1)$ 0 сигналы жауап болады

(«нөл» жазамыз), ал 1 сигналы келесі разрядқа көшеді («ойдағы бір»).

Жоғарыда айтылғанды ескере отырып, екі көп разрядты кодқа арифметикалық қосуды орындайық (қазіргі жағдайда төрт разрядты):

Ескерту: сыртқы алмасудың қызметі төменде көрсетілген; қазіргі жағдайда ол 0-ге тең. Өйткені, қосу шешімін бұзбау үшін (исказить).

Жеке алынған бір разрядтың арифметикалық қосындысы (3.49-суретте қалың шрифтпен көрсетілген) бір разрядты қосынды (сумматор) деп аталатын сандық қондырғыны береді (3.50-сурет).

Көрсетілген (кез келген) разрядта үш санның арифметикалық қосындысы орындалады:

A – бірінші A қосқыш саны,

B – бірінші B қосқыш саны,

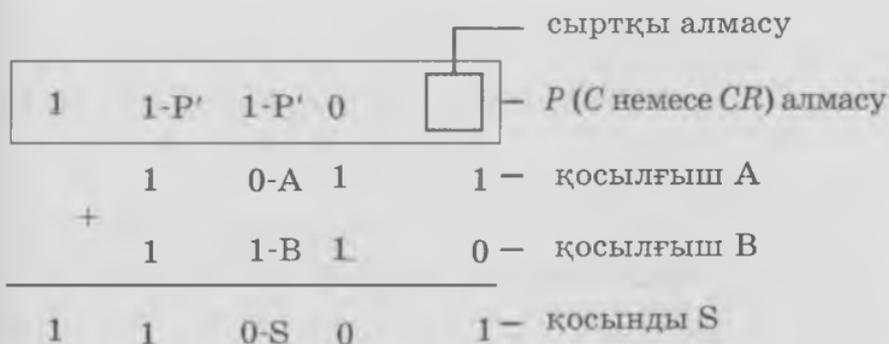
P – алдыңғы разрядтан көшкен сан,

Бір разрядты қосынды (сумматор) үш сәйкес кірісті болу керек.

Шешімінде екі сан қалыптасады:

S – қосынды саны,

P' – келесі разрядқа көшетін сан.



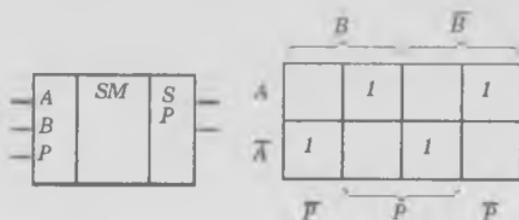
3.49-сурет

Сол себептен бір разрядты қосынды (сумматор) екі сәйкес шығысты болады. Бір разрядты қосынды (сумматор) құрылымын қарастырайық. Ол үшін алдымен жоғарыда

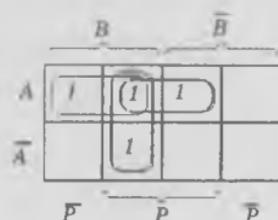
көрсетілген екілік кодтың арифметикалық қосу ережесін қолдана отырып, ақиқат кестесін түземіз (3.20-кесте).

3.20-кесте

Кіріс			Шығыс	
<i>A</i>	<i>B</i>	<i>P</i>	<i>P'</i>	<i>S</i>
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	1	0
1	1	1	1	0



3.50-сурет



3.51-сурет

Екі шығысқа да СДНФ жазамыз:

$$S = \bar{A} \cdot \bar{B} \cdot P \vee \bar{A} \cdot B \cdot \bar{P} \vee A \cdot \bar{B} \cdot \bar{P} \vee A \cdot B \cdot P;$$

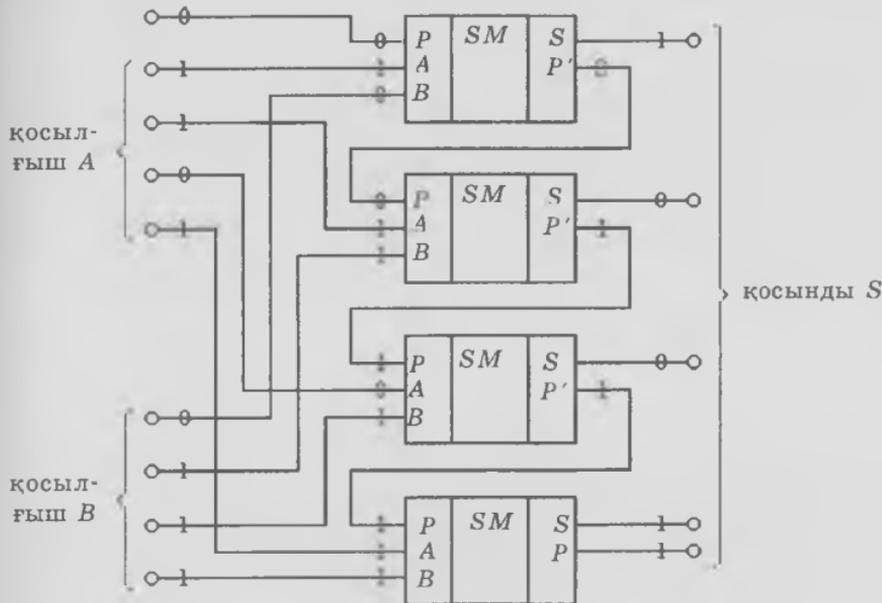
$$P' = \bar{A} \cdot B \cdot P \vee A \cdot \bar{B} \cdot P \vee A \cdot B \cdot \bar{P} \vee A \cdot B \cdot P.$$

Вейч әдісі бойынша минимизациялаймыз (3.51-сурет): Суреттен көретініміз, логикалық мән *S* үшін минимизацияланбайды, себебі бірлік клеткаларды топтастыру мүмкін емес.

Сондықтан МДНФ *S* шығысы үшін СДНФ-ға сәйкес болады:

$$S = \bar{A} \cdot \bar{B} \cdot P \vee \bar{A} \cdot B \cdot \bar{P} \vee A \cdot \bar{B} \cdot \bar{P} \vee A \cdot B \cdot P.$$

сыртқы алмасу



3.52-сурет

3.51-суреті бойынша P' шығысына МДФ-ны жазамыз:

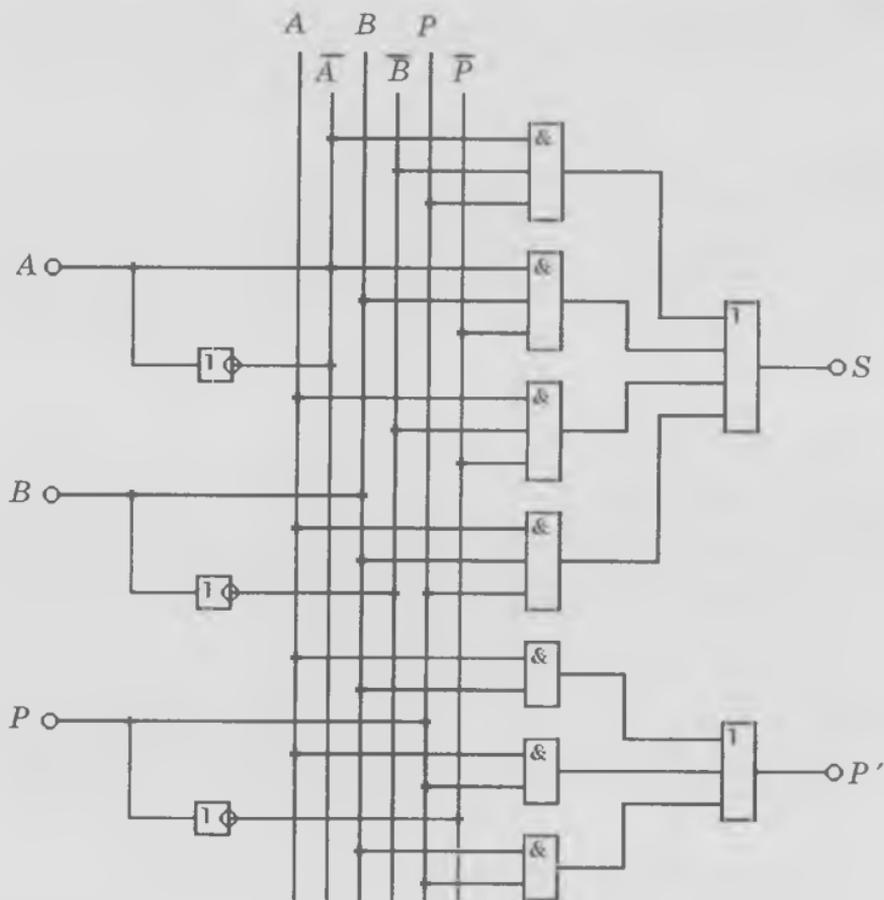
$$P' = A \cdot B \vee A \cdot P \vee B \cdot P$$

Тиісті логикалық элемент санын анықтаймыз:

- S үшін: 3 элемент НЕ + 4 элемент ЗИ + 1 элемент ИЛИ;
- P' үшін: 3 элемент 2И + 1 элемент ЗИЛИ.

Ескерту: ИЛИ және ЗИЛИ элементтері жеке микросұлба түрінде шығарылмайды. Бірақ біз бір разрядты қосындының (сумматор) құрылымын көретін болғандықтан (логикалық элементті микросұлбасын құрмаймыз), тиісті ИМС таңдау қажет емес.

Бір разрядты қосынды көмегімен көп разрядты екілік кодтардың арифметикалық қосындысын орындайтын көп разрядты қосындыны орындауға болады. Көп разрядты қосынды сұлбасындағы бір разрядты қосынды саны қосқыш разряд санымен анықталады. Мысал ретінде төрт разрядты қосынды құрылымын қарастырайық (3.53-сурет).



3.53-сурет

Сандық сигнал көмегімен, алдыңғы тақырыпшада қарастырылған екі төрт разрядты кодтың арифметикалық қосындысын осы сұлбада көрсетейік. **Ескеру қажет:** үлкен разрядтың ең соңғы көшуі қосындыға қосылады.

Микросұлба қосындысының таңбалануы – ИМ. Орта дәрежелі интеграциялы ИМС ретінде төрт разрядты қосынды шығарылады. Мысалы, *K555ИМ6* (3.54-сурет) микросұлбасы, құрылу негізі 3.53-суретте көрсетілген (оның аналогты микросұлбасы – «Texas Instruments» фирмасы шығарған SN74LS283N микросұлба). Бұл жерде 3.53-суреттегі сұлбадан ерекшелігі – С әрпімен ішкі алмасу кірісі, С4 – ең

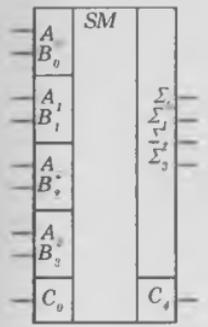
соңғы алмасу шығысы, Σ символымен – шығыс қосынды белгіленген.

Ішкі алмасу кірісі P (3.53-сурет) немесе C (3.54-сурет) разрядтың өсуінде қолданылады. Мысалы, екі сегіз разрядты кодты қосу керек:

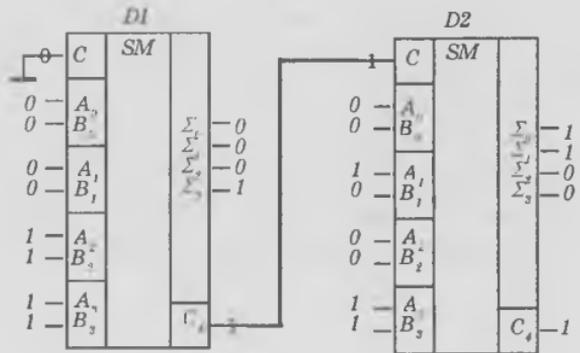
Сыртқы алмасу

$$\begin{array}{r}
 100011000 \\
 + 00011000 \\
 \hline
 00011000 \\
 \hline
 100011000
 \end{array}$$

- алмасу сигналы



3.54-сурет



3.55-сурет

Мұны тек екі төрт разрядты қосынды орындай алады (3.55-сурет), бірінші $D1$ кіші төрт разрядтының арифметикалық қосындысын, ал екінші $D2$ – үлкен төрт разрядтының арифметикалық қосындысын орындайды. $D1$ шығысындағы ең соңғы алмасу сигналы $C4$ (мысалда ол қалың шрифтпен көрсетілген) $D2$ микросұлбасының C ішкі алмасу кірісіне түсу керек және үлкен разряд қосындысында ескерілу қажет. $D1$ микросұлбасының сыртқы алмасу кірісі бұл жағдайда қолданылмайды. Сондықтан бұл жерде тұрақты логикалық деңгей 0 корпусқа қосу арқылы (ортақ сымға) қосудың бұрмаланбайтын шешімін қамтамасыз ету керек.

АЛҚ (арифметикалық-логикалық қондырғы) – АЛУ (арифметико-логическое устройство) – *ALU (arithmetic and logic unit)*

көп разрядты – многоразрядный – *multibit, multidigit*
көп разрядты сан – многоразрядное число – *many-digit number*

көшу немесе алмасу – перенос – *carry*

сыртқы алмасу – внешний перенос – *external carry*

алмасу сигналының кірісі, алмасудың кіріс сигналы – вход сигнала переноса, входной сигнал переноса – *carry input*

алмасу сигналының шығысы, алмасудың шығыс сигналы – выход сигнала переноса, выходной сигнал переноса – *carry output*

алмасу сигналы – сигнал переноса – *carry signal*

алмасу тізбегі – цепь переноса – *carry circuit*

алмасу саны – цифра переноса – *carry digit*

қосқыш – слагаемое – *summand*

қосу – сложение – *addition*

арифметикалық қосу – арифметическое сложение – *arithmetic addition*

қосынды – сумматор – *adder, summator*

екілік қосынды – двоичный сумматор – *binary adder*

бір разрядты қосынды – одноразрядный сумматор – *one-column (one-digit, single-digit) adder*

3.17. Екілік-ондық қосынды

Кейбір жағдайда (көбіне, микрокалькуляторлар мен микропроцессорларда) қосындылар (сумматор) «8421» екілік-ондық код түрінде арифметикалық қосуды орындау мүмкіндігі болуы керек. Бұл жағдайда операция шешімі барлық уақытта дұрыс бола бермейді: егер бір разряд санын қосуда алынған қосынды 9-дан асып кетсе, онда «8421» кодына 6 санын қосу арқылы түзету талап етеді. Мысалды қарастырайық.

1-мысал. 3 пен 5 санын «8421» екілік-ондық код түрінде арифметикалық қосу арқылы орындау қажет ($3 + 5 = 8$). 3.2-кесте көмегімен берілген санды «8421» код түрінде көрсетеміз:

$$3_{10} = 0011_{8421}; \quad 5_{10} = 0101_{8421}$$

қосуды орындаймыз (алмасу сигналын көрсетпейміз, оны тек ойда сақтаймыз):

$$\begin{array}{r} + 0011 \\ 0101 \\ \hline 1000 \end{array}$$

Алынған 1000 коды (3.2-кестені қараңыз) – «8421» кодында 8 саны, біз күткен шешімге толық сәйкес келеді. Қосынды (8 саны) 9-дан аспайды, сондықтан шешімді түзету керек емес.

2-мысал. 6 және 7 сандарын «8421» екілік-ондық код түрінде арифметикалық қосу арқылы орындау қажет ($6 + 7 = 13$). 3.2-кесте көмегімен берілген санды және шешімді «8421» код түрінде көрсетеміз:

$$6_{10} = 01108421; \quad 7_{10} = 01118421;$$

$13_{10} = 0001\ 0011_{8421}$ (бірінші 0 мәнін жазбаса да болады, сондықтан шешім: 10011) қосуды орындаймыз:

$$\begin{array}{r} + 0110 \\ 0111 \\ \hline 1101 \end{array}$$

Алынған 1101 коды «8421» кодындағы күткен шешімге сәйкес келмейді, қосынды (13 саны) 9-дан үлкен, сондықтан $6_{10} = 0110_{8421}$ санын қосу арқылы түзету талап етіледі:

$$\begin{array}{r} + 1101 \\ 0110 \\ \hline 10011 \end{array}$$

Енді алынған шешім – 13 саны «8421» кодына сәйкес келеді.

«8421» екілік-ондық кодында арифметикалық қосуды орындау үшін екілік қосынды (сумматор) $S_0 \dots S_3$ және S_4 шығысына ОКБ ондық коррекция блоғы қосылады. Ол алынған шешімді коррекциялау үшін 6 санын қосуда тағы бір қосымша екілік қосындыны немесе түзету кодын қалыптастыруда қосымша тізбекпен коррекция болмағандағы 0 кодын көрсетеді.

6 коды (0110) – 0 кодын (0000) айырмашылығы екі – 1 және 2-разрядтардағы бірліктердің болуында. Көрсетілген разрядтардың санын корректорлы деп атап, У белгілейміз. Егер қосу шешімі 9-дан үлкен болса (10 санынан 18-ге дейін), онда 6 санын қосу арқылы корректорленеді, сонда $У = 1$. Бұл сигнал «8421» екілік-ондық код ретінде көрсетілетін үлкен 4-разряд қосындысын (ең соңғы алмасу) қалыптастырады. Біздің жағдайда 1-ге тең (ең соңғы мысалды қараңыз). 3.1-кестесін қолдана отырып, 3.19-кестесінің көмегімен мүмкін болатын шешімдерді көрсетейік:

$\Sigma_3 \dots \Sigma_0$ шығысындағы функцияға СДНФ жазамыз (бұл жағдайда $S_4=0$, сондықтан оны есептемесе де болады), функцияны Z әрпімен белгілейік:

$$Z = \Sigma_3 \cdot \overline{\Sigma_2} \cdot \Sigma_1 \cdot \overline{\Sigma_0} \vee \Sigma_3 \cdot \overline{\Sigma_2} \cdot \Sigma_1 \cdot \Sigma_0 \vee \Sigma_3 \cdot \Sigma_2 \cdot \overline{\Sigma_1} \cdot \overline{\Sigma_0} \vee \Sigma_3 \cdot \Sigma_2 \cdot \overline{\Sigma_1} \cdot \Sigma_0 \vee \Sigma_3 \cdot \Sigma_2 \cdot \Sigma_1 \cdot \overline{\Sigma_0} \vee \Sigma_3 \cdot \Sigma_2 \cdot \Sigma_1 \cdot \Sigma_0$$

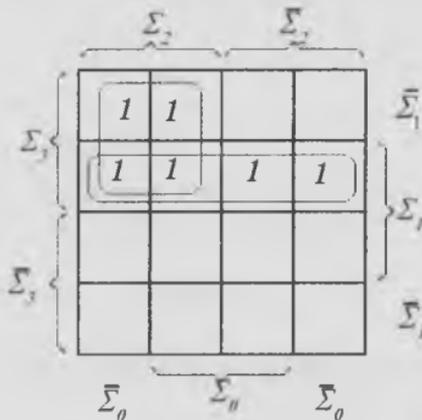
Вейч әдісімен минимизациялаймыз (3.56-сурет):

$$Z = \Sigma_3 \cdot \Sigma_2 \vee \Sigma_3 \cdot \Sigma_1$$

3.21-кестеде шығысында 1 сигналы (қосынды – 16, 17, 18 сандарының) немесе 10 ... 15 сандарының қосындысы (3.21-кестесіндегі – функция Z) болғанда түзеткіш сигнал $У = 1$ болады.

Қосынды шешімі	Екілік қосынды (сумматор) шығысындағы сигнал					Түзеткіш (корректирующий) сигнал
	C_4	$?_3$	$?_2$	$?_1$	$?_0$	$У$
10	0	1	0	1	0	1
11	0	1	0	1	1	1
12	0	1	1	0	0	1
13	0	1	1	0	1	1
14	0	1	1	1	0	1
15	0	1	1	1	1	1
16	1	0	0	0	0	1
17	1	0	0	0	1	1
18	1	0	0	1	0	1

Алынған логикалық мәнді тарату үшін 2 элемент 2И және 1 элемент ЗИЛИ (ЗИЛИ элементі жеке микро-сұлба түрінде шығарылмайды, бірақ біздің есебіміз ОКБ құрылымын қарастыруымыз керек) қажет.

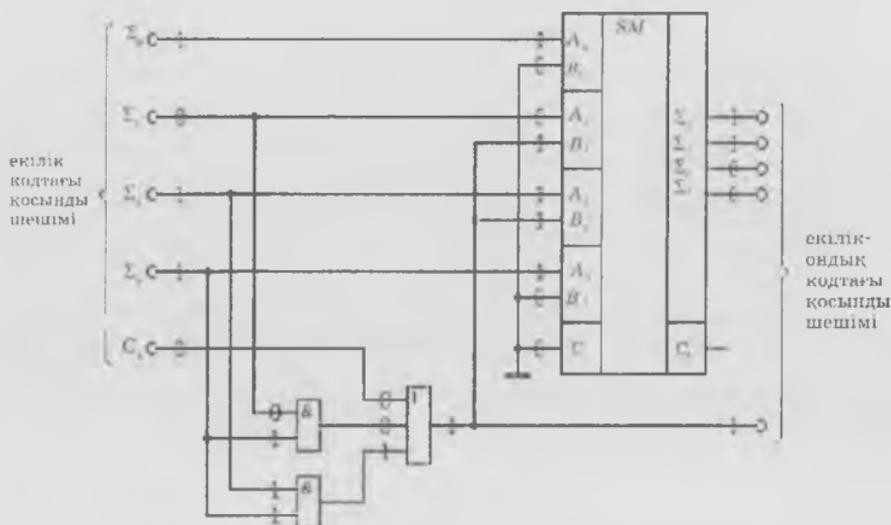


3.56-сурет

Ескерту: 0 (0000) және 6 (0110) түзету кодының 0 мен 3-разрядтарындағы нөлдері сәйкес екінші екілік қосынды B_3 және B_0 кірістерін корпусқа (ортақ сымға) қосқанда қалыптасады.

3.57-суретте 6 және 7 сандарының қосынды шешімінің түзетілуді көрсетілген (2-мысалды қара). Оқушылардың өзіндік жұмыс ретінде басқа сандардың қосындысы арқылы ОКБ жұмысының шешімін қарастыруына болады.

ОКБ кешеніндегі екілік қосынды екілік-ондық қосынды деп аталады. Мұндай қосындылардың өзіндік мәндері болмайды және жеке микросұлба ретінде шығарылмайды, тек көпфункционалды СҚ (мысалы, микропроцессор) микросұлбаларының бір бөлімі бола алады.



3.57-сурет

Сөздік

екілік-ондық қосынды – двоично-десятичный сумматор – *binary decade adder*

түзету – корректировка – *update, updating*

корректрлеу, түзетуді енгізу – корректировать, вносить поправки – *correct*

түзететін – корректирующий – *corrective, correcting*

коррекция – коррекция – *correction*

микромалькулятор – микрокалькулятор – *microcalculator*

3.18. Көп разрядты қосындының шапшаңдығын жоғарылату

Ескеру қажет, көп разрядты қосындының (сумматор) (3.53-суретті қараңыз) шығысында сәйкес сигнал деңгейлерінің қосынды шешімі тез орындалмайды, алмасу сигналын қалыптастыру процесінде кіші разрядтан бастап тізбектей орындалады. Сондықтан разряд санының көбеюімен көп разрядты қосындының жұмыс істеу жылдамдығы (қимылдау әрекеті) төмендейді. Сонымен, көпразрядты қосындыны құруда тез қимылдау әрекетін жоғарылату есебі пайда болады.

Бұл есепті қазіргі кезде бір мезгілде барлық разрядта сигналдарды қалыптастыратын АЖАС – алмасуды жылдамдататын арнайы сұлба көмегімен шешеді. АЖАС – көп функционалды СК және қосынды микросұлбаларында орналасады, сонымен қатар жеке арнайы микросұлба ретінде шығарылады (3.21-тақырыбына қосымшаны қараңыз).

Төрт разрядты сұлба мысалында АЖАС құрылу принципін қарастырайық. Қандай жағдайда бірінші бір разрядты қосынды шығысында 1 сигналы қалыптасады (3.53-суретін қараңыз). Қарастырылатын бір разрядты қосындыны ескере отырып, оның ақиқат кестесін қараймыз (3.18-кестесі). Сигналы 4, 6, 7 және 8-қатарда алынады. Осындай жағдайлардың белгісін енгіземіз:

1. $Y_0=1$, егер $A_0=1$ және $B_0=1$, болса, P_0 кез келген мәнінде (7 және 8-қатар, 3.18-кестеде). Y_0 үшін СДНФ жазамыз:

$$Y_0 = A_0 \cdot B_0 \cdot \overline{P_0} \vee A_0 \cdot B_0 \cdot P_0$$

$A_0 \cdot B_0$ жақша сыртына шығарамыз:

$$Y_0 = A_0 \cdot B_0 \cdot (P_0 \vee \overline{P_0})$$

P_0 кез келген мәнінде жақша ішінде 1 болады, сондықтан:

$$Y_0 = A_0 \cdot B_0 \cdot 1 = A_0 \cdot B_0$$

2. $Z_0=1$, егер $A_0=0$, $B_0=1$, $P_0=1$ немесе $A_0=1$, $B_0=1$, $P_0=1$ (3.18-кестеде 4 және 6-қатар) болса, онда СДНФ жазамыз:

$$Z_0 = \overline{A_0} \cdot B_0 \cdot P_0 \vee A_0 \cdot \overline{B_0} \cdot P_0$$

P_0 жақша сыртына шығарамыз:

$$Z_0 = P_0 \cdot (\overline{A_0} \cdot B_0 \vee A_0 \cdot \overline{B_0})$$

X_0 белгісі ретінде $(\overline{A_0} \cdot B_0 \vee A_0 \cdot \overline{B_0})$ шамасын аламыз, сонда:

$$Z_0 = P_0 \cdot X_0$$

Сонымен, $Y_0 = 1$ немесе (операция ИЛИ) $Z_0 = 1$ болғанда $P_0 = 1$ болады, сондықтан:

$$P_1 = Y_0 \vee Z_0 = Y_0 \vee P_0 \cdot X_0$$

Егер бір разрядты қосынды S сигналынан басқа (P' шығысы болмайды, өйткені ол сигнал АЖАС қалыптастырады), Y және X белгі сигналдарын берсе, онда оның сұлбасы өзгереді (3.52-суретті қараңыз) және түрі 3.60-суретінде көрсетілгендей болады, ал оның графикалық кескін шарты 3.58-суретте көрсетілген (Y және X шығыстары инверсті екені төменде айтылады).

Екілік инверсия заңын және Морганның екі формасын да қолдана отырып, P_1 мәні үшін қарапайым түрлендіруді қолданамыз және тиісті элемент санын анықтаймыз:

$$\begin{aligned} P_1 &= \overline{Y_0 \vee P_0 \cdot X_0} = \overline{(Y_0) \cdot (P_0 \cdot X_0)} = \overline{(Y_0)} \cdot \overline{(P_0 \cdot X_0)} = \\ &= \overline{Y_0} \cdot \overline{P_0 \vee Y_0 \cdot X_0} = (\overline{Y_0} \cdot \overline{P_0}) \downarrow (\overline{Y_0} \cdot \overline{X_0}) \end{aligned}$$

2 элемент 2И + 1 элемент 2ИЛИ-НЕ.

3.53-суреттегі сұлбаға ұқсас екінші бір разрядты қосындының P_2 шығысы үшін:

$$\begin{aligned} P_2 &= Y_1 \vee P_1 \cdot X_1 = Y_1 \vee \underbrace{(Y_0 \vee P_0 \cdot X_0)}_{\eta} \cdot X_1 = \overline{Y_1 \vee Y_0 \cdot X_1 \vee P_0 \cdot X_0 \cdot X_1} = \\ &= \overline{(Y_1) \cdot (Y_0 \cdot X_1) \cdot (P_0 \cdot X_0 \cdot X_1)} = \overline{(Y_1)} \cdot \overline{(Y_0 \vee X_1)} \cdot \overline{(P_0 \vee X_0 \vee X_1)} = \\ &= \overline{(Y_1)} \cdot \overline{(Y_0 \cdot \overline{P_0} \vee Y_0 \cdot \overline{X_0} \vee Y_0 \cdot X_1 \vee X_1 \cdot \overline{P_0} \vee X_1 \cdot \overline{X_0} \vee X_1 \cdot X_1)}; \end{aligned}$$

X_1 кез келген мәнінде: $X_1; \overline{X_1} \cdot \overline{X_1} = \overline{X_1}$, сондықтан P_2 үшін мән мына түрде болады:

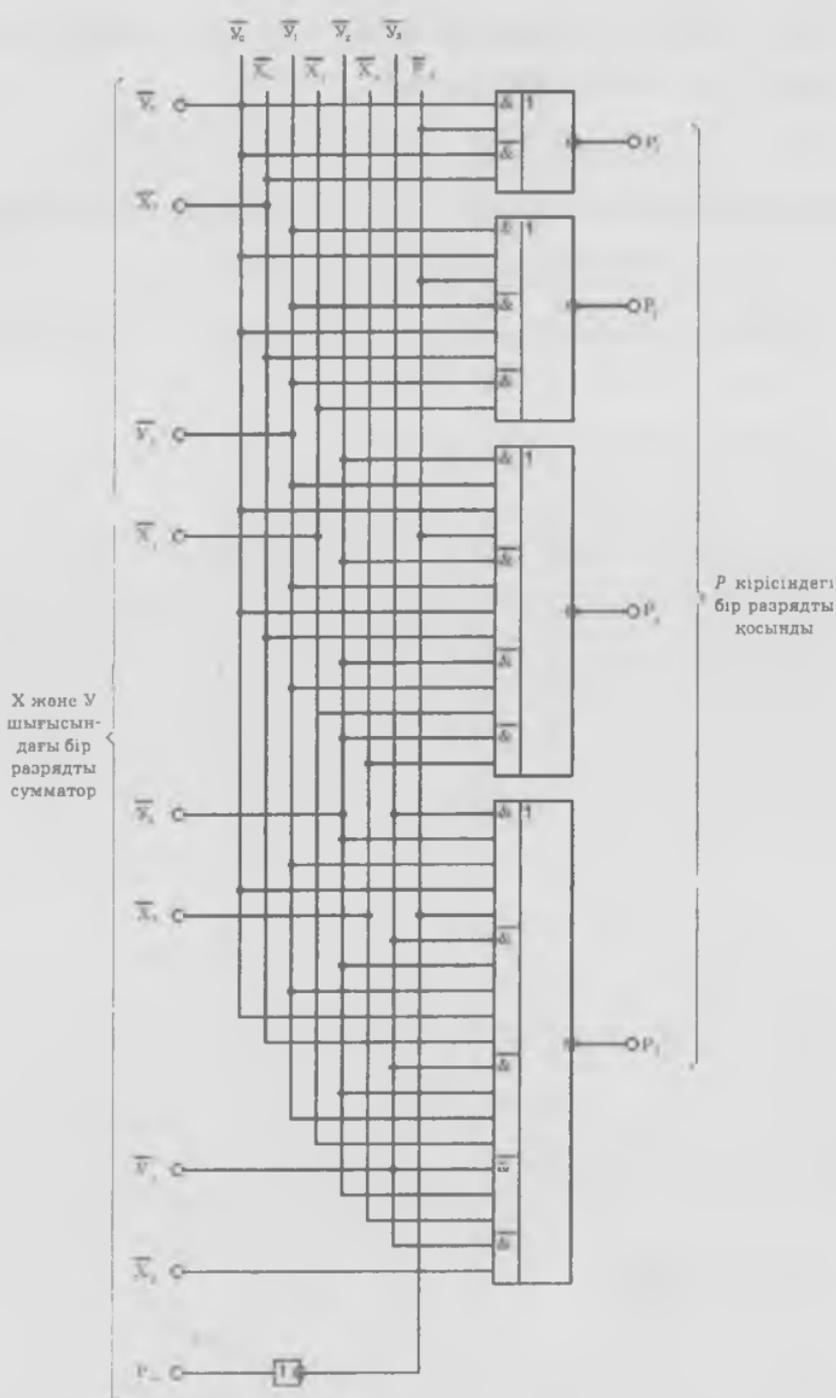
$$P_2 = \overline{(Y_1)} \cdot \overline{(Y_0 \cdot P_0 \vee Y_0 \cdot X_0 \vee Y_0 \cdot X_1 \vee X_1 \cdot P_0 \vee X_1 \cdot X_0 \vee X_1)};$$

ең соңғы төрт көп мәндінің $\overline{X_1}$ жақша сыртына шығарамыз:

$$P_2 = \overline{(Y_1)} \cdot [\overline{Y_0 \cdot P_0 \vee Y_0 \cdot X_0 \vee X_1 \cdot (Y_0 \vee P_0 \vee X_0 \vee 1)}];$$

1 мен кез келген сигналдың логикалық қосындысы (жақша ішіндегі мән) барлық уақытта 1 береді, сонымен:

$$\begin{aligned} P_2 &= \overline{(Y_1)} \cdot \overline{(Y_0 \cdot P_0 \vee Y_0 \cdot X_0 \vee X_1)} = \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{P_0} \vee \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{X_0} \vee \overline{Y_1} \cdot X_1 = \\ &= \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{P_0} \downarrow \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{X_0} \downarrow \overline{Y_1} \cdot X_1 \end{aligned}$$



3.58-сурет

1 элемент $2И + 2$ элемент $3И + 1$ элемент $ЗИЛИ-НЕ$

P_3 және P_4 үшін логикалық мәннің дұрыстығын оқушылар өз бетінше жұмыс жасау арқылы байқауға болады:

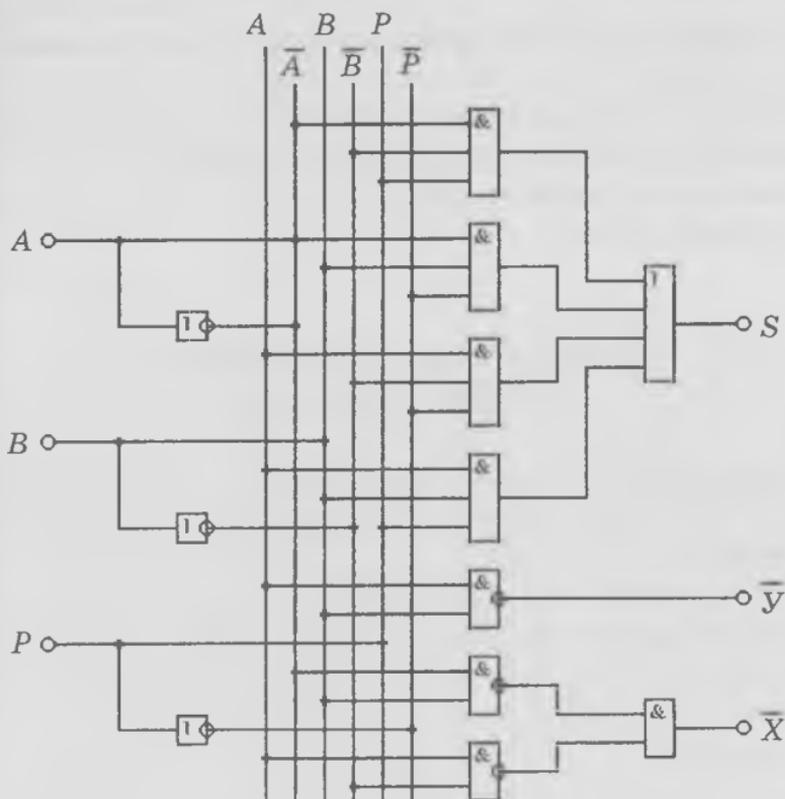
$$P_3 = \overline{Y_2} \cdot \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{P_0} \downarrow \overline{Y_2} \cdot \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{X_0} \downarrow \overline{Y_2} \cdot \overline{Y_1} \cdot \overline{X_1} \vee \overline{X_2} \cdot \overline{X_1}$$

1 элемент $2И + 1$ элемент $3И + 2$ элемент $4И + 1$ элемент $4ИЛИ-НЕ$.

$$P_4 = \overline{Y_3} \cdot \overline{Y_2} \cdot \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{P_0} \downarrow \overline{Y_3} \cdot \overline{Y_2} \cdot \overline{Y_1} \cdot \overline{Y_0} \cdot \overline{X_0} \downarrow \overline{Y_3} \cdot \overline{Y_2} \cdot \overline{Y_1} \cdot \overline{X_1} \downarrow \overline{Y_3} \cdot \overline{Y_2} \cdot \overline{X_2} \downarrow \overline{Y_3} \cdot \overline{X_3}$$

1 элемент $2И + 1$ элемент $3И + 1$ элемент $4И + 2$ элемент $5И + 1$ элемент $5ИЛИ-НЕ$.

Сыртқы алмасу сигналын P_0 терістеу үшін АЖАС сұлбасына тағы да бір НЕ элементін қосуға болады. АЖАС сұлбасын құрамыз (3.59-сурет).



3.59-сурет

АЖАС шығысындағы $P1 \dots P4$ барлық белгілер X және Y үшін логикалық мән терістеу түрде бір разрядты қосындымен қалыптасады. Сондықтан бір разрядты қосындының сәйкес шығыстары да терісті (инверсті) болу керек. Берілген талапты орындау үшін Y және X логикалық мәндерінің сол және оң бөлімдерін терістеуді қамтамасыз етеміз:

$$Y = A \cdot B = A/B; \text{ 1 элемент 2 И-НЕ}$$

$$\overline{X} = \overline{A} \cdot B \vee A \cdot \overline{B} = (\overline{A} \cdot B) \cdot (A \cdot \overline{B}) = (\overline{A}/B) \cdot (A/B);$$

2 элемент 2И-НЕ+1 элемент 2И

Бір разрядты қосынды (сумматор) сұлбасын түземіз (3.59-сурет). Оның графикалық кескін шарты 3.58-суретте көрсетілген.

Сөздік

жұмыс істеу жылдамдығы – скорость срабатывания – *response speed*

алмасуды жылдамдату қосындысы – сумматор с ускоренным переносом – *carry-look-ahead adder*

жылдам алмасу – ускоренный перенос – *high-speed (look-ahead) carry*

3.19. Екілік кодтардың айырмасы. Екілік субтрактор

Субтрактор (ағылшынша «*subtract*» – алу (вычитать) – бұл екі екілік кодты алуды (шегеруді) орындайтын сандық қондырғы.

Бұл іс-әрекет сандық жүйеде бірліктердің тізбектей қосылуымен барлық сандардың терістеуін қалыптастыратын қосымша код түріндегі айыру (вычитание), екілік сандардың арифметикалық қосындысын өңдейді.

1-мысал:

$$A = 810 = 1000_2;$$

$$B = 510 = 0101_2;$$

$$A - B = 8 - 5 = 3_{10} = 0011_2.$$

Азайтқышты (вычитаемое) B (5 саны) қосымша код түрінде көрсетеміз:

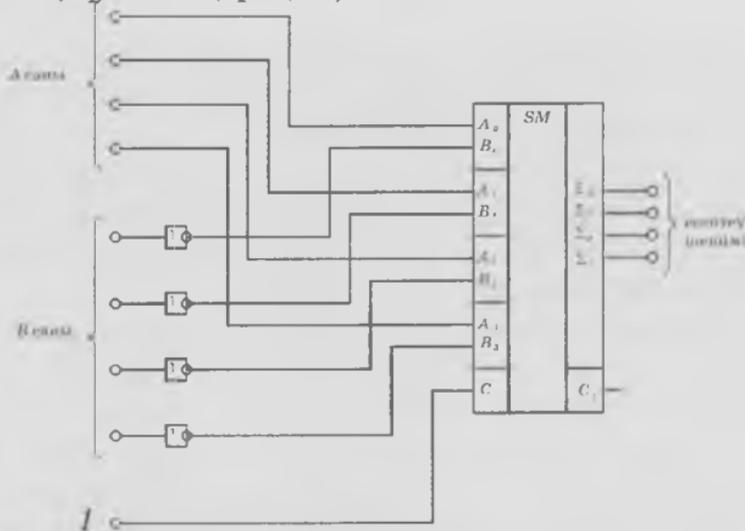
$$B_{\text{қос.}} \Rightarrow 0101 \Rightarrow 1010 + 1 = 1011;$$

Ал содан соң A санын қосымша код B санымен арифметикалық қосуды орындаймыз:

$$A + B_{\text{қос.}} = \begin{array}{r} 1000 \\ 1011 \\ \hline 10011 \end{array}$$

ең соңғы алмасу есептелмейді, сол себептен субтрактор сұлбасындағы (3.60-сурет) C_4 шығысы қосылмаған.

Сонымен, сандық техникада екілік кодтардың арифметикалық айырма операциясы екі басқа операциялардың орындалуымен алмасады: азайтқыш B (оны NE элементі орындайды) логикалық терістеу операциясы және A санының азайтқыш B қосымша кодымен (ол қосынды көмегімен орындалады) арифметикалық қосу операциясы. Бірліктердің қосылуы C қосынды сыртқы алмасу кірісінде тұрақты логикалық 1 деңгейін орнату арқылы орындалады (2.9-тақырыпты қараңыз).



3.60-сурет

Екі екілік кодтың арифметикалық айырмасын орындайтын төрт разрядты екілік субтрактор (3.61-сурет) құрылымын қарастырамыз.

Алгебралық айырма үлкен разряд сигнал мөнімен анықталатын алынған шешімнің белгісін есептеуді талап етеді: 0 – шешімі оң санды, 1 – теріс санды болады. Ең соңғы жағдайда ол 1-дің тізбектей қосылуымен барлық сигналдардың түзу инвертирленуімен алмасатын қосымша кодты анықтайды.

2-мысал:

$$A = 2_{10} = 0010_2;$$

$$B = 7_{10} = 0111_2;$$

$$A - B = 2 - 7 = -5_{10} = -0101_2.$$

Азайтқыш B (7 саны) қосымша код түрінде көрсетеміз:

$$B_{\text{қос}} = \Rightarrow 0111 \Rightarrow 1000 + 1 = 1001;$$

Ал содан соң A санын B санының қосымша кодымен арифметикалық қосуды орындаймыз:

$$\begin{array}{r} A + B_{\text{қос}} = 0010 \\ + 1001 \\ \hline 1011_{\text{қос}} \end{array}$$

Алынған шешімнің үлкен разряды (бөлінген) 1 құрайды, сондықтан берілген сан теріс және қосымша кодты анықтайды. Оны тура кодқа айналдырамыз:

$$1011_{\text{қос}} = 0100 + 1 = -0101, 5 \text{ санының кодын анықтайды.}$$

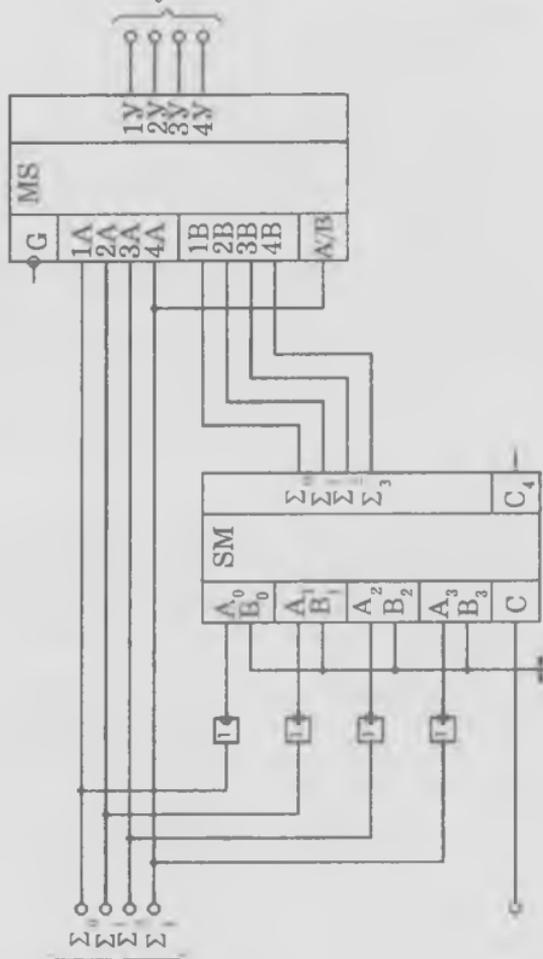
Алгебралық айырманы орындайтын субтрактор 3.61-суреттегі сұлбаны береді. Оның шығысына 3.62-суретте көрсетілгендей қосымша блок қосылады.

Егер айырма шешімі – оң сан болса, онда бірінші қосынды $\Sigma 3$ шығысында A'/B кірісіне түсетін 0 пайда болады. Сол себептен мультиплексор A кірісін U шығысына қосады, сонда айырма шешімі шығысқа өзгеріссіз өтеді. Ал, егер айырма шешімі – теріс сан болса, онда бірінші қосынды $\Sigma 3$ шығысында B кірісін шығысқа қосатын 1 пайда болады. Сол себептен айырма шешімі қосымша кодтан тура

кодқа түрленеді: алдымен *HE* элементінің көмегімен инвертирленеді, содан соң екінші қосынды (сумматор) алынған кодқа *C* сыртқы алмасу кірісінде қолданылатын 1-ді қосады. Осы қосындының (сумматор) *B* кірісінде корпусқа қосылатын нөлдер орындалады (1 қосылуына кедергі келтірмейтін).

Айырма құрылғысы өзіндік мәнге ие болмайды, сондықтан жеке микросұлба түрінде шығарылмайды. Олар басқа микросұлбалардың құрамына енеді, мысалы, сандық компаратор, *АЛҚ*, микропроцессорларда.

Есептеу шешімі



субтрактор шығысынын

3.61-сурет

алгебралық – алгебраический – *algebraic*

айыру – вычитать – *subtract*

айыру қондырғысы – вычитающее устройство – *subtractor*

азайтқыш – вычитаемое – *subtrahend*

қосымша код (екілік есептеу жүйесіндегі сан) – дополнительный код (числа в двоичной системе счисления) – *complement-on-two, two's complement*

белгі (сан) – знак (числа) – *(number) sign*

теріс – отрицательный – *negative*

тура код – прямой код – *true form*

3.20. Сандық компараторлар

Компаратор (ағылшынша «*compare*» – салыстыру) – бұл қондырғы, сандық техникада екі A және B екілік кодтың шамаларын салыстырады. Сол себептен үш мүмкін болатын шешімнің біреуі қолданылуы мүмкін: $A > B$, $A = B$ және $A < B$. Осыған сәйкес компаратордың үш шығысы болады және кез келген бір шығыста пайда болатын активті сигнал салыстыру шешімін көрсетеді.

Сандық техникада екілік кодтарды салыстыру олардың айырымымен орындалады (3.19-тақырыпты қараңыз). Салыстыру шешіміндегі сигналдың қалай қалыптасатынын қарастырайық.

$$1. A=B. \text{ Мысал: } \quad A = 5_{10} = 0101_2$$

$$\quad \quad \quad \quad \quad \quad \quad B = 5_{10} = 0101_2$$

$$\begin{array}{r}
 A-B \quad = 0101 \\
 \quad \quad \quad + 1010 \\
 \quad \quad \quad + \quad \quad 1 \\
 \hline
 \text{ең соңғы алмасу} \longrightarrow \underbrace{10000}_{\text{шешім}}
 \end{array}$$

1. $A > B$. Мысал:

$$A = 7_{10} = 0101_2$$

$$B = 4_{10} = 0101_2$$

$$\begin{array}{r} A-B = + 0111 \\ + 1011 \\ \hline 1 \end{array}$$

ең соңғы алмасу \longrightarrow $\underbrace{1\ 0011}_{\text{шешім}}$

1. $A > B$. Мысал:

$$A = 3_{10} = 0011_2$$

$$B = 8_{10} = 1000_2$$

$$\begin{array}{r} A-B = + 0011 \\ + 0111 \\ \hline 1 \end{array}$$

ең соңғы алмасу \longrightarrow $\underbrace{01011}_{\text{шешім}}$

Көрсетілген мысалдардан көруге болады:

а) $A < B$ болғанда, басқа жағдайларға қарағанда, ең соңғы алмасу $C_4 = 0$. Оны инвертирлейміз және алынған сигналды $A < B$ шығысына береміз: егер ол 1-ге тең болса, онда ол $A < B$ болатынын көрсетеді. Ал, егер ол 0-ге тең болса, онда ең соңғы алмасу $C_4 = 1$ және екі мүмкін болатын шешімнің біреуіне тең болады (1 және 2 пункттерін қараңыз): $A = B$ немесе $A > B$.

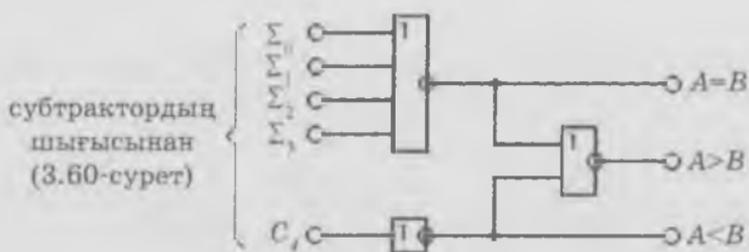
ә) Тек $A = B$ болғанда барлық разрядтың айырма шешімі нөлдерден тұрады және осы жағдайда $A = B$ шығысында активті сигнал 1 болады. $S0 \dots S3$ шығысындағы сигналдарға *ИЛИ-НЕ* операциясын қолдану керек. Егер бір разрядтың шешімі 1 болса (2 және 3-пункттерін қараңыз), онда *ИЛИ-НЕ* операция шешімі 0-ге тең болады, яғни мүмкін болатын қатынастарды көрсетеді: $A < B$ немесе $A > B$.

б) $A = B$ және $A < B$ шығыстарында пассивті сигнал 0 болса, онда шешім $A > B$ болады. Осы жағдайда шығыста

активті сигнал 1-ді алу үшін $A = B$ және $A < B$ шығыстарына **ИЛИ-НЕ** операциясын қолдану керек.

Айтылып кеткендерді ескере отырып, төрт разрядты компаратор құрылымын қарастырайық. Оның негізі шығысына салыстыру шешімдерін қалыптастыру блогі (3.62-сурет) қосылатын төрт разрядты екілік субтрактор (3.60-сурет) болып табылады.

Осы блоктың барлық үш жағдайдағы жұмысын талдауды оқушылар өздік жұмыстарында орындайды.



3.62-сурет

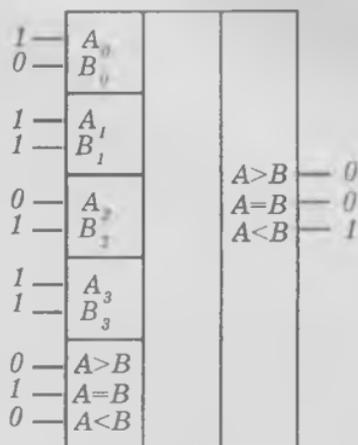
Микросұлбаның үшінші топ таңбалануының салыстыру құрылғысы C өрпімен белгіленеді, ал екінші өрпі нақты компаратор түрін көрсетеді. Сандық компаратор микросұлбалары басқа салыстыру құрылғысына жатады, сондықтан **СП** өрпітерімен таңбаланады.

Мысал ретінде аналогі «Texas Instruments» фирмасының **SN74LS185** микросұлбасы болатын **КР1533СП1** төрт разрядты сандық компаратордың микросұлбасын қарастырайық (3.63-сурет).

$A > B$, $A = B$, $A < B$ кірістері разрядтардың көбеюін қамтамасыз етеді: егер салыстыру кодының разряды төрттен үлкен болса, онда екі немесе одан да көп осындай микросұлбаны қолдану керек. $A > B$, $A = B$, $A < B$ шығыстарындағы бір микросұлбаға (кіші разрядтың салыстыруын орындайтын) сәйкес басқа микросұлбаның кірісіне (келесі разрядтардың салыстыруын орындайтын) қосылады және т.с.с.

Кіші разрядтардың салыстыруын орындайтын компаратордың (сонымен қатар, егер бір микросұлба қолданылса), $A > B$, $A < B$ кірістерінде тұрақты логикалық сигнал деңгейі 0,

ал $A=B$ кірісінде – тұрақты логикалық деңгей 1 болуы шарт. Оқушылардан ойлану және көрсетілген кірістердегі сигналдар мөнін логикалық түсіндіру талап етіледі.



3.63-сурет

3.64-суретте микросұлбаның сәйкес A және B кірістеріне берілетін $A = 1011_2 = 11_{10}$ және $B = 1110_2 = 14_{10}$, екілік кодтың салыстыруындағы ИМС-ның жұмыс істеуі көрсетілген. $A>B$, $A=B$, $A<B$ кірістерінде айтылып кеткен сигнал деңгейлері орнатылады. A саны B санынан кіші, сондықтан активті сигнал 1 $A<B$ шығысында қалыптасады, ал қалған шығыстарда пассивті сигнал 0 қалыптасады.

Сөздік

компаратор – компаратор – *comparator circuit, compare circuit, comparison circuit*

3.21. Арифметикалық-логикалық қондырғы АЛҚ

АЛҚ (*ALU – Arithmetic and logic unit*) – арифметикалық, логикалық және аралас операциялар жиынтығын орындайтын көп функционалды сандық қондырғы. Ол біз

білетін барлық қажетті элементтер мен құрылғылардан құралған. АЛҚ микросұлбасы басқа СҚ тобына жатады, ИП әріптерімен таңбаланады. Мысал ретінде аналогі «Texas Instruments» фирмасының SN74LS181 микросұлбасы бойынша реттелген АЖАС төрт разряды АЛҚ КР1533ИП3 микросұлбасын қарастырайық (3.65-сурет).

Өзінің ақиқат кестесімен (3.20-кесте) келісілген ол мынадай операцияларды орындайды:

– кіріс код сөздерінің жеке разрядтарында НЕ, И, ИЛИ, И-НЕ, ИЛИ-НЕ, «ИЛИ элементінсіз» логикалық операцияларын;

– сыртқы алмасудың ескеретін және ескермейтін арифметикалық қосу операцияларын;

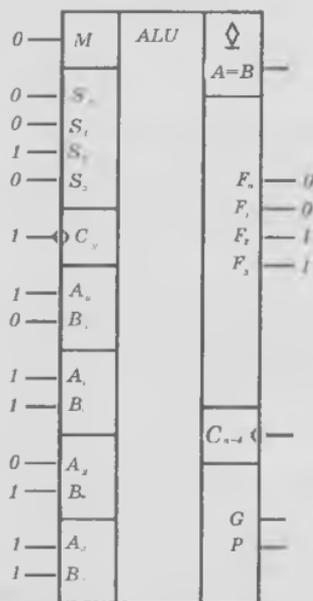
– нақты аралас жиынтығының (логикалық және арифметикалық) операцияларын;

– екілік кодтарды салыстыру.

– көрсетілген микросұлбаның шығыс анықтамаларын қарастырайық:

– $A_0 \dots A_3$ және $B_0 \dots B_3$ – берілген операцияларға қатысатын төрт разрядты код сөздеріне арналған кірістер.

– C_N – сыртқы алмасу кірістері.



3.64-сурет

M – жұмыс режимдерін басқару кірістері. $M=1$ болғанда АЛҚ логикалық операция санын орындайды. Егер $M=0$ болса, онда АЛҚ S кірісіндегі сигнал мәніне байланысты, анықтамадағы ақиқат кестесінде топтастырылған «Арифметикалық операциялар» тақырыбындағы арифметикалық, логикалық немесе аралас операцияларды орындайды.

$S_0 \dots S_3$ – жұмыс режимін таңдау кірістері. Бұл кірістегі сигналдар орындалатын нақты операцияны анықтайды.

Басқару кірістерін немесе жұмыс режимін таңдау әр түрлі режимде жұмыс істеу қабілеттілігі бар кез келген көп функционалды СҚ негізгі атрибуты болып табылады.

Кестеге ескерту:

– қаралған микросұлбаның C_N кірісі статикалық инверсті, сондықтан бұл жерде активті сигнал 0 болады («алмасумен»), ал пассивті («алмасусыз») – 1 ;

– «Арифметикалық операция» қатарында көбейту арифметикалық емес логикалық функцияны орындайды және код сөздерінің кіріс жеке разрядтарымен орындалады;

3.22-кесте

Функцияны таңдау				Орындалатын функция		
S_3	S_2	S_1	S_0	$M=1$ болғандағы логикалық операция	$M=0$ болғандағы арифметикалық операция	
					алмасусыз $C_N = 1$	алмасумен $C_N = 0$
0	0	0	0	\overline{A}	A	$A + 1$
0	0	0	1	$\overline{A \vee B}$	$A \vee B$	$(A \vee B) + 1$
0	0	1	0	$\overline{A \cdot B}$	$A \vee B$	$(A \vee B) + 1$
0	0	1	1	0	1	0
0	1	0	0	$\overline{A \cdot B}$	$A + A \cdot B$	$(A + A \cdot B) + 1$
0	1	0	1	\overline{B}	$(A \vee B) + A \cdot B$	$(A \vee B) + A \cdot B + 1$
0	1	1	0	$A \oplus B$	$A - B - 1$	$A - B$
0	1	1	1	$A \cdot B$	$A - B - 1$	$A \cdot B$
1	0	0	0	$\overline{A \vee B}$	$A + A \cdot B$	$A + A \cdot B + 1$
1	0	0	1	$\overline{A \oplus B}$	$A + B$	$A + B + 1$
1	0	1	0	\overline{B}	$(A \vee \overline{B}) + A \cdot B$	$(A \vee \overline{B}) + A \cdot B + 1$
1	0	1	1	$\overline{A \cdot B}$	$A \cdot B - 1$	$A \cdot B$
1	1	0	0	1	$A + A$	$A + A + 1$
1	1	0	1	$A \vee B$	$(A \vee B) + A$	$(A \vee B) + A + 1$
1	1	1	0	$A \vee B$	$(A \vee \overline{B}) + A$	$(A \vee \overline{B}) + A + 1$
1	1	1	1	A	$A - 1$	A

– $A + A$ шамасы A кіріс кодының бір разрядқа солға жылжу операция шешімін көрсетеді. Мысалы, $A = 1101$.

Сонда:

$$\begin{array}{r}
 A + A = \quad 1101 \\
 + \quad 1101 \\
 \hline
 \underbrace{11010}_A
 \end{array}$$

$F_0 \dots F_3$ – орындалған операция шешімдерін қалыптастыратын шығыстар.

$C_N + A$ – ең соңғы алмасу шығысы. Осы шығыстағы сигнал мәні тек арифметикалық іс-әрекеттің қосылуынан операцияның орындалуынан соң мәнге ие болады. Кез келген басқа операцияларды орындауда $C_N + A$ шығысында кіріс кодының мәні мен нақты операция түріне байланысты алдын ала анықталмаған сигнал пайда болады.

$A=B$ – кіріс екілік кодтарды салыстырудағы шығыстың теңдік белгісі. Сандық техникада екілік кодтарды салыстыру (3.20-тақырыпты қараңыз) олардың айырмасымен орындалады. $A=B$ шығысында пайда болған активті сигнал 1 , сыртқы алмасуды есептемей-ақ, тек айыру операциясын қолдану арқылы теңдікті дәлелдейді. Егер осы режимде $A=B$ шығысында код теңсіздігін көрсететін пассивті сигнал 0 пайда болса, онда олардың қатынасын, қарастырылып жатқан микросұлба шығысының инверсті екенін ескере отырып: $A > B, C_{n+4} = 0$ болғанда және $A < B, C_{n+4} = 1$ болғанда, ($A > B$ немесе $A < B$) C_{n+4} (3.20-тақырыбын қараңыз) шығысындағы сигнал арқылы байқауға болады. Кез келген басқа операцияларды орындауда $A=B$ шығысында кіріс кодының мәні мен нақты операция түріне байланысты алдын ала анықталмаған сигнал пайда болады.

Разрядтардың өсу салдарынан бірнеше микросұлбаның ашық коллекторлы шығыстары $A=B$ «И дәнекерлеу (монтаж)» сұлба бойынша топтастырылады (1.8-тақырыпты қараңыз), сонда осы топтастырылған шығыстағы сигнал, кіріс екілік кодтардың толық салыстыру шешімін береді.

3.64-суретте $A = 1011$ және $B = 1110$ екілік кодтары бар, $A + A \cdot \bar{B}$ операциясын орындайтын микросұлбаның жұмысын көрсетеміз.

A және B сандары микросұлбаның $A_0 \dots A_3$ және $B_0 \dots B_3$ сәйкес кірістеріне беріледі.

Берілген операцияны ақиқат кестесінен іздейміз (3.22-кесте) және оның сыртқы алмасусыз арифметикалық операция тобына жататынын анықтаймыз. Осы кестеден кірістегі сигнал мәнін табамыз: $M = 0, S_0 \dots S_3 = 0100, C_N = 1$.

$F_0 \dots F_3$ шығысында қандай операцияның шешімін алатынымызды анықтау үшін көрсетілген кіріс код сөзімен операцияның іс-қимылын орындаймыз. Алдымен B санын терістейміз: $\bar{B} = 0001$.

Содан соң көбейтуді орындаймыз (ескертеміз, бұл код сөзінің жеке разрядының логикалық көбейтілуі):

$$\begin{array}{r} A + \bar{B} = \\ \times \quad 1011 \\ \quad \quad 0001 \\ \hline \quad \quad 0001 \end{array}$$

Ең соңында арифметикалық қосуды орындаймыз:

Алынған төрт разрядты 1001 кодын $F_0 \dots F_3$ шығысында көрсетеміз. Ең соңғы алмасу C_{N+4} 1-ге тең, бірақ терістеу шығысында 0 қалыптасады.

Еске саламыз, $A = B$ шығысындағы сигнал тек сыртқы алмасусыз айыру операциясын орындайтын, A және B (олардың теңдігінде немесе теңсіздігінде) кіріс код аралығындағы қатынастың дұрыстығын дәлелдейді. Сондықтан осы жағдайда $A = B$ шығысындағы сигнал мәнін көрсетпейміз. Оның нақты мәнін микросұлбаны іс жүзінде қосу арқылы ғана анықтауға болады.

Соңғы алмасу

$$\begin{array}{r} C_{N+4} \quad \text{сыртқы алмасу } C_N \\ \boxed{1} \quad 1 \quad 1 \quad 0 \quad \boxed{0} \text{ — алмасу сигналы} \\ \quad \quad 1 \quad 0 \quad 1 \quad 1 \text{ — қосылғыш } A \\ + \quad \quad 1 \quad 1 \quad 1 \quad 0 \text{ — қосылғыш } A, \bar{B} \\ \hline 1 \quad 1 \quad 0 \quad 0 \quad 1 \text{ — қосынды} \end{array}$$

F-шығысында

Сөздік

реттелген – встроенный – *built-in, embedded, integrated*
функцияны таңдау – выбор функции – *function selection*
алмасудың таралу шығысы – выход распространения
переноса – *carry propagation output*

алмасудың қалыптасу шығысы – выход генерации пе-
реноса – *carry generation output*

теңсіздік – неравенство – *odds*

теңдік – равенство – *equality*

жылжу – сдвиг – *shift*

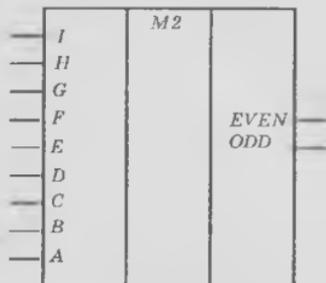
солға жылжу – сдвиг влево – *left shift*

3.22. Жұптық бақылау сұлбасы

Жұптық тексеру (бақылау) сұлбасы (*parity checker*) код сөзіндегі бірліктер санының жұп немесе тақ тексеруді орындайды. Оларды мәліметтерді беру кезіндегі қатені табуға қолданады.

Мұндай құрылғылардың микросұлбасы басқа СҚ тобына жатады, сондықтан **ИП** әрпімен таңбаланады.

Мысал ретінде аналогі «Texas Instruments» фирмасы шығарған *SN74LS280* микросұлбасы болатын *KP153ЗИП5 9* разрядты жұптық бақылау сұлбасын қарастырайық (*3.65-сурет*). Бұл микросұлбадағы разряд саны келесімен анықталады: ақпарат сандық арнада 8 разряд түрінде немесе 8 разрядты код сөзінде беріледі, ал ең соңғы разряд (жұптық разряд) жұптықты бақылау ретінде қолданылады (*3.23-тақырыпты қараңыз*).



3.65-сурет

9-разрядты код сөзі үшін $A \dots 1$ кірістерінде тақ немесе жұптықты анықтауда бірліктер саны тексеріледі.

EVEN және *ODD* шығыстарында тексеру шешімі қалыптасады: код сөзінің кірісіндегі активті сигнал, бірліктердің жұп санында (*белгі* немесе *жұптық жалау*).

EVEN жұп шығысында пайда болады, ал бірліктердің тақ санында – *ODD* тақ шығысында пайда болады. Естен шығармау керек, код сөзінің кірісінде бірліктер болмаған жағдайда микросұлба *EVEN* шығысында активті сигналды береді, өйткені 0 жұп сан.

ODD шығысындағы сигнал $A \dots 1$ кірісіндегі сигнал жиынтығымен бірге барлық уақытта жұп бірліктер санын береді. Шынында, егер бірліктер саны кіріс код сөзінде жұп болса, онда *ODD* шығысында жұпты және $A \dots 1$ кірісінде жалпы бірлік санын қалдырып, *ODD* шығысында 0 қалыптасады. Егер бірліктер саны кіріс код сөзінде тақ болса, онда *ODD* шығысында 1 қалыптасады, $A \dots 1$ кірісінде жалпы бірлік саны және *ODD* шығысы жұп болады.

Микросұлба өте қарапайым түрде жұмыс істейді, сондықтан оның жұмыс істеуіне мысал келтірмейміз.

Осындай қондырғылардың құрылу принципін қарастырайық.

$H, I; F, G$ және т.с.с. кіріс код сөзінің сегіз разрядын жұптарға бөлеміз (X_n, X_{n+1} жалпы түрде) және бір жұбы (екі разрядты 1 код сөзі) мен Y_n бір жұп шығысы үшін ақиқат кестесін түземіз (*3.23-кесте*).

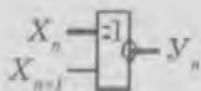
3.23-кесте

кіріс		шығыс	
X_{n+1}	X_n	X_u	
0	0	1	← жұптағы бірліктердің жұп саны
0	1	0	← жұптағы бірліктердің тақ саны
1	1	1	←
			←

Оны ақиқат кестесіндегі «ИЛИ элементінсіз» (1.2-кесте) логикалық элементпен салыстырғанда көреміз, кескіні жоғарыдағы 3.67-суретте көрсетілген «ИЛИ-НЕ элементінсіз» элемент жұмысын 3.21-кесте түсіндіреді.

Осындай элементтердің әрбір жұбы осы сияқты операциялармен байланысқан, сондықтан сегіз разрядты кіріс код сөзінің жұптық бақылау сұлбасының құрылымы 3.68-суретте көрсетілген түрде болады.

Енді сұлбаны тоғызыншы разрядтың A кірісін қосу арқылы соңына дейін аяқтаймыз. Бұл мақсатқа жету үшін A , Q кірістері және $EVEN$ жұптық шығысы үшін ақиқат кестесін түземіз (3.22-кесте).



3.66-сурет

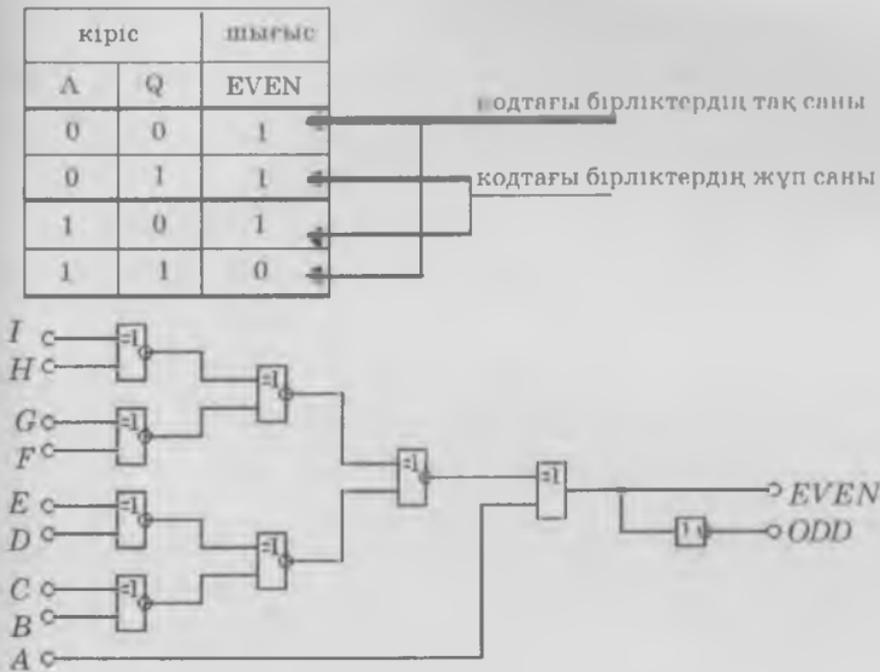


3.67-сурет

Егер кіріс код сөзінің сегіз разрядында бірліктер саны тақ ($Q = 0$) болса, ал A кірісінен 0 сигналы берілсе, онда барлық тоғыз разрядтағы бірлік саны тақ болып қалады, сондықтан $EVEN$ шығысында 0 қалыптасады.

Егер тағы да кіріс код сөзінің сегіз разрядында бірліктер саны тақ ($Q = 0$) болса, бірақ A кірісінен 1 сигналы берілсе, онда барлық тоғыз разрядтағы бірлік саны жұп болып қалады, сондықтан $EVEN$ шығысында 1 қалыптасады.

Қалған екі вариант үшін 3.22-кестені толтырамыз.



3.68-сурет

Алынған 3.22-кестесі «ИЛИ» элементінсіз элементінің ақиқат кестесін береді. Жұптық бақылау микросұлбасындағы *EVEN* және *ODD* шығыстары комплементарлы болса, онда *ODD* шығысындағы сигнал барлық уақытта *EVEN* шығысындағы сигналға қарама-қарсы болады. Сонда қорытынды жұптық бақылау сұлбасы 3.69-суретте көрсетілгендей болады.

Ескерту: алынған сұлба өте қарапайым, оны басқа логикалық элементтерде құруға болады.

Сөздік

жұпсыз – нечетность – *oddness*

тақ – нечетный – *odd*

қатені табу – обнаружение ошибки – *error detection*

мәліметтерді беру – передача данных – *data communication, data transfer, data transmission*

жұпты – четность – *evenness, parity*

жұптықты бақылау – контроль по четности – *parity check*

белгі, жұптық жалау – признак (флаг) четности – *parity flag*

жұптық разряд – разряд четности – *parity digit*

жұптықты/жұпсыз сұлбаны тексеру – сұлба проверки четности/нечетности – *parity/odd checker (generator)*

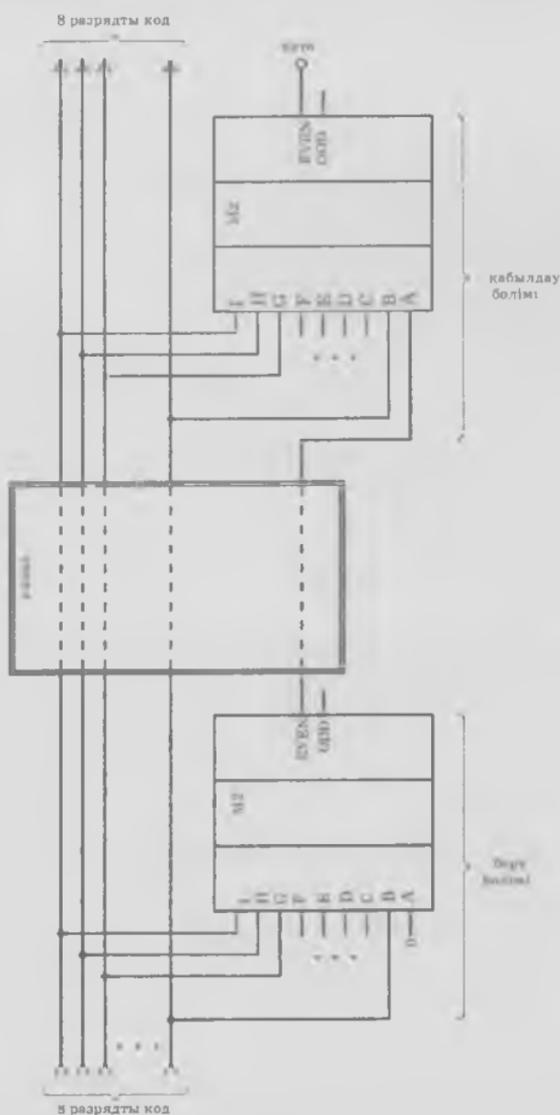
3.23. Жұптық бақылау көмегімен ақпаратты сақтау және берудегі қатені табу

8 разрядты код сөзімен берілетін байланыс арнасында берілетін ақпаратты берудегі жұптық бақылау микросұлбасының көмегімен жеке (дара) қатені табуды қарастырайық (3.69-сурет).

8 разрядты код сөзін арнада берумен бір мезгілде оның барлық разрядтары беру бөлігіндегі (осы микросұлбаның 9 кірісіне жұптықты тексеру шешіміне әсер етпейтін тұрақты логикалық деңгей 1-ді орнату керек) жұптықты бақылаудың бірінші сұлбасына енгізіледі. Ол жұп жалауын 1 (егер код сөзінде бірліктер саны жұп болса) немесе 0 (егер код сөзінде бірліктер саны тақ болса) қосымша жұптық бойынша бақылау желісінде беріледі. Арнада берілетін сегіз ақпаратты разряд 9 разрядты код сөзімен бірге жұптық жалауды құрайды. Сонымен, онда барлық уақытта бірліктер саны тақ болады: егер 8 разрядты код сөзінде бірліктер саны жұп болса, онда жұптық жалау 1, 9 разрядты код сөзіндегі жалпы бірліктер санын тақ санға айналдырады, ал егер 8 разрядты код сөзінде бірліктер саны тақ болса, онда жұптық жалау 0 жалпы бірліктер санын тақ күйінде қалдырады.

Арна бойынша 9 разрядты код сөзі жүрін өткеннен соң (жұптық бойынша бақылау желісіндегі жұптық жалауды қосқанда) қабылдау бөлігіндегі екінші жұптық бақылау

сұлбасының кірісіне беріледі. Егер бұл жұптықты бақылау сұлбасы пассивті сигнал 0 берсе, онда бірліктер саны тақ болады, яғни арна бойынша берілген ақпаратта бұрмалану болмайды (қате жоқ). Ал, егер жұптықты бақылау сұлбасы активті сигнал 1 берсе, онда код сөзі беру кезінде өзгереді және бірліктер қосындысы жұп болады, яғни арна бойынша ақпаратты беру кезінде қате болады – бақылаудың жұптық бойынша тапқан қатесі.



3.69-сурет

Мұндай бақылау әдісі жеке қатені және бірнеше жұпсыз қатені (код сөзіндегі разрядтың 3, 5, т.с.с. қатесін) табуға қабілетті, бірақ ол бірнеше жұпты қатені табуға қабілетсіз.

Бұдан басқа мұндай бақылау әдісі қатені табуға қабілетті, бірақ оны түзей алмайды.

Жұптықты бақылау көмегімен ақпаратты сақтауға арналған қондырғы жұмысының жеке қатесін табуға болады. Бұл жағдайда жұптықты бақылау сұлбасының біреуі ақпарат кірісіне, ал екіншісі ақпарат шығысына қойылады.

Жұптық бойынша бақылау құрылымының дамуында түзетуші Хэмминг кодын қолдануды талап етеді. Өйткені, ол қатені тек тауып қана қоймайды, сонымен бірге жеке қатені түзей де алады.

Сөздік

түзетуші Хэмминг коды – корректирующий код Хэмминга – *corrective Hamming code*

жұптық бойынша бақылау желісі – линия контроля по четности – *parity line*

жұптық бойынша бақылау арқылы табылған қате – ошибка, выявленная контролем по четности – *parity error, parity check error*

жұп сигналын қалыптастыру – формирование сигнала четности – *parity generation*

3.24. Түзетуші Хэмминг коды

Хэмминг кодын ұйымдастыру принципі мынадай: негізгі (*ақпаратты*) A код сөзіне $2^n = 1, 2, 4$ және т.с.с. (мұнда $n = 0, 1, 2, \dots$) нөмірлі позицияда орын алатын K *бақылау разряды* қосылады.

Мысал ретінде 4 разрядты ақпаратты екілік A коды үшін Хэмминг кодының құрылымын қарастырайық. Разрядтарын A_0, A_1, A_2 және A_3 белгілейік.

Бірінші бақылау разряды K_1 кодтағы 1-нөмірлі позицияда орын алады, ал екінші K_2 – 2-нөмірлі позицияда, үшінші K_3 – 4-нөмірлі позицияда орын алады. Қалған разрядтар ақпаратты 4 разрядты A кодынан орын алады. Келесі бақылау разряды 8-нөмірлі позициядан орын алу керек, бірақ ол позиция код сыртында орналасқан. Сол себептен төрт разрядты ақпаратты код A үшін бақылау разряд саны үшке тең. Сонымен, 4 разрядты ақпаратты код үшін Хэмминг кодының құрылымы мына түрде болады:

3.25-кесте

Хэмминг кодының позициялық нөмірі	7	6	5	4	3	2	1
Позиция мазмұны	A_3	A_2	A_1	K_3	A_0	K_2	K_1

K_1 бақылау разрядының мәні Хэмминг код позициясында, ең кіші разрядтағы позиция нөмірінің екілік түріндегі құрамында 1 болатын, бірліктердің жұп санын қамтамасыз етеді: бұл позиция 1 нөмірлерімен (екілік код $1 = 001$), $3(011)$, $5(101)$, $7(111)$.

K_2 бақылау разрядының мәні Хэмминг код позициясында, үлкен разрядтағы позиция нөмірінің екілік түріндегі құрамында 1 болатын бірліктердің жұп санын қамтамасыз етеді: бұл позиция 2 нөмірлерімен (екілік код $2 = 010$), $3(011)$, $6(110)$, $7(111)$.

K_3 бақылау разрядының мәні Хэмминг код позициясында, өте үлкен разрядтағы позиция нөмірінің екілік түріндегі құрамында 1 болатын бірліктердің жұп санын қамтамасыз етеді: бұл позиция 4 нөмірлерімен (екілік код $4 = 100$), $5(101)$, $6(110)$, $7(111)$.

Осыған байланысты Хэмминг кодының барлық позициясындағы 3.23-кестесінде көрсетілген нақты сигнал мәнін жалғастырамыз (3.24-кесте).

4 разрядты екілік код (3.24-кестеде ақ фонмен көрсетілген) мәні 3.1-кестесінен алынған.

Түсінікті болу үшін бақылау разрядының қалыптасуын толық қарастырайық. Жоғарыда айтылып кеткендей, K_1 , бақылау разрядындағы сигнал мәні Хэмминг кодының

позициясында 1, 3, 5, 7 нөмірлі жұп бірлік сандарын қамтамасыз етуі қажет.

3.26-кесте

Хэмминг кодының позиция нөмірі	7	6	5	4	3	2	1
Позиция мазмұны	A_3	A_2	A_1	K_3	A_0	K_2	K_1
Хэмминг кодының мәні	0	0	0	0	0	0	0
	0	0	0	0	1	1	1
	0	0	1	1	0	0	1
	0	0	1	1	1	1	0
	0	1	0	1	0	1	0
	0	1	0	1	1	0	1
	0	1	1	0	0	1	1
	0	1	1	0	1	0	0
	1	0	0	1	0	1	1
	1	0	0	1	1	0	0
	1	0	0	1	1	1	1
	1	1	1	1	1	1	1

3.26-кестеде жетінші позицияда (A_3) 0 сигналы орналасқан, бесіншіде (A_1) – 0 сигналы, үшіншіде (A_0) – 0 сигналы. K_1 бірінші позицияда жұп бірліктер санын қамтамасыз ету үшін 0 сигналы орын алу керек. Сонда көрсетілген позицияларда бірліктер болмайды (0 бірліктер), яғни жұп сан.

3.26-кестедегі екінші қатарда жетінші позицияда 0 сигналы орналасқан, бесіншіде – 0 сигналы, үшіншіде – 1 сигналы. K_1 бірінші позицияда жұп бірліктер санын қамтамасыз ету үшін 1 сигналы орын алу керек. Сонда көрсетілген позицияда екі бірлік болу керек, яғни жұп сан. Қалған басқа қатардағы K_1 , сонымен қатар өздерінің позициялары бойынша бақылау разрядтарының K_2 және K_3 мәндері де дәл осылай анықталады.

Ескерту: Бұл жағдайда төрт ақпарат разрядына 3 бақылау сәйкес келеді, яғни Хэмминг кодының жоғарғы артықшылығымен болады (бақылау разрядтары ақпаратымен салыстырғанда көп). Бұл дұрыс емес, өйткені код сөзінің үлкен разрядтықтары бақыланады және беріледі. Олар үшін

салыстырмалы артықшылық код сөзінің разрядтары өскен сайын салыстырмалы артықшылығы тез төмендейді.

Кез келген K бақылау разрядының шығу көзі ретінде жұптық бақылау сұлбасының ODD шығысын қолдануға болады: жоғарыда айтылып кеткен (3.22-тақырыпты қара), ODD шығысындағы сигнал осы сұлбаның кірісіндегі сигнал жиынтығымен жұп бірліктер санын береді. Сондықтан беру бөліміндегі сұлбада қатені табу және оны түзеу түзетуші Хэмминг коды көмегімен K бақылау разрядын қалыптастыратын сұлба (3.70-сурет) қойылады. Ол осы жағдайда $M2$ жұптықты бақылау үш сұлбасынан тұрады.

K_1 бақылау разрядын қалыптастыратын бірінші сұлба кірісіне (Хэмминг коды №1 позиция) A_0 сигналы (Хэмминг коды №3 позиция), A_1 сигналы (№5 позиция) және A_3 сигналы (№7 позиция) енгізіледі. K_2 және K_3 бақылау разрядтарын қалыптастыратын қалған екі сұлба кірісіне осы разрядтарға сәйкес сигналдар беріледі. 3.70-суретте $A = 0111_2 = 7_{10}$ код сөзі берілгендегі K бақылау разрядтарының қалыптасуы көрсетілген. Бұл жағдайда $K_1 = 0, K_2 = 0, K_3 = 0$ және Хэмминг коды (3.26-кестесімен салыстыру) мына түрде болады:

Қабылдау бөлімінде (3.70-сурет) $M2$ жұптықты бақылау үш сұлбасының көмегімен жоғарыда көрсетілген топтағы Хэмминг коды позициясының жұп бірліктер санын тексеру жүргізіледі.

3.27-кесте

Хэмминг кодының позициялық нөмірі	7	6	5	4	3	2	1
Позиция мазмұны	A_3	A_2	A_1	K_3	A_0	K_2	K_1
Хэмминг кодының мәні	0	1	1	0	1	0	0

Кодты беру процесінде өшу болды делік, 6-позицияда (A_2) 1 орнына 0 пайда болды, онда бұрмаланған Хэмминг коды мына түрде болады:

3.28-кесте

Хэмминг кодының позициялық нөмірі	7	6	5	4	3	2	1
Позиция мазмұны	A_3	A_2	A_1	K_3	A_0	K_2	K_1
Хэмминг кодының мәні	0	0	1	0	1	0	0

K_1 бойынша бірінші тексеру (ескертеміз: 1, 3, 5, 7 нөмірлі позиция) жұптың сақталуын көрсетеді (2 бірлік сақталды), яғни қате жоқ. Мұндай тексеру шешімі *ODD* шығысындағы 0 сигналымен белгіленеді.

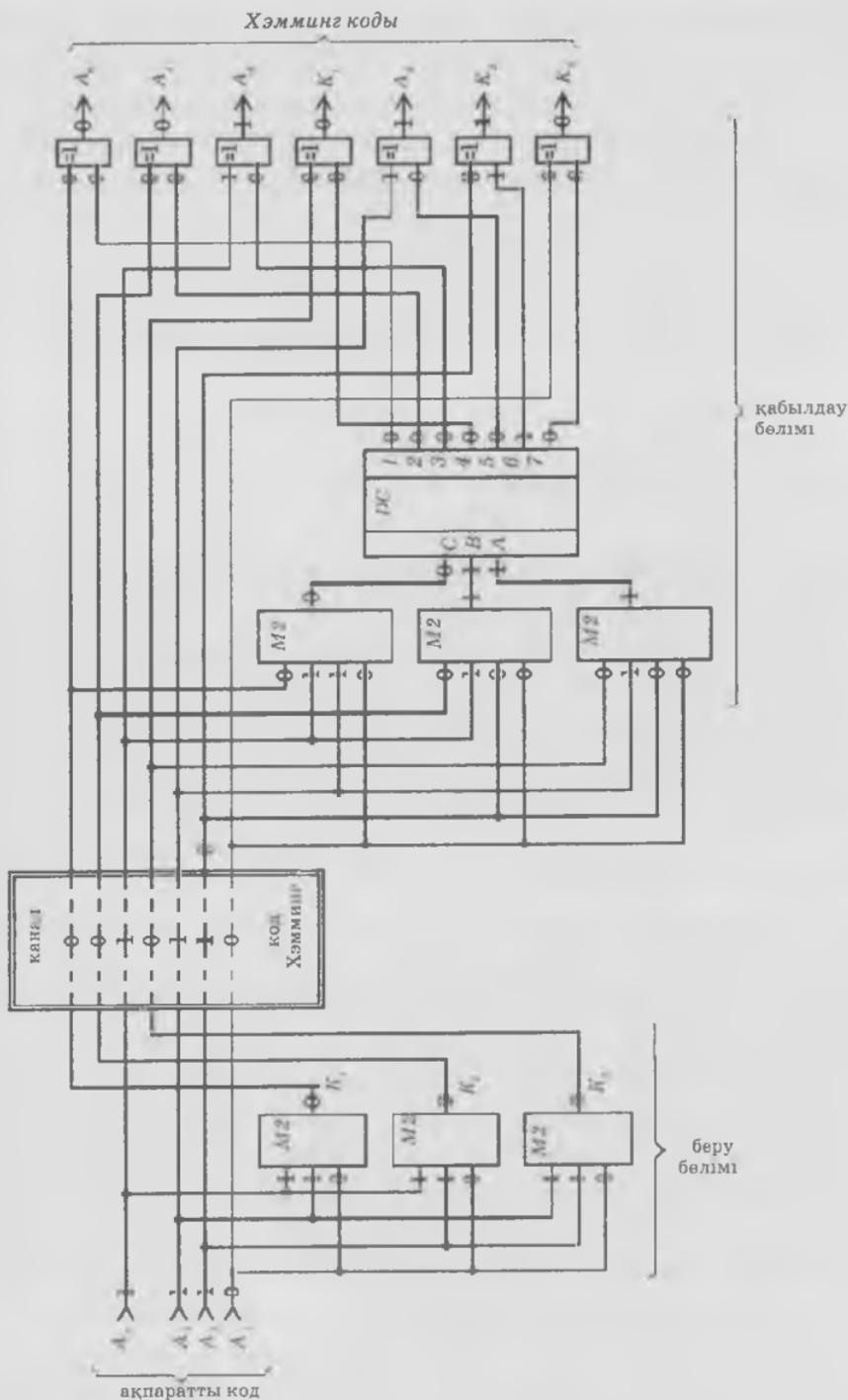
K_2 бойынша екінші тексеру (2, 3, 6, 7 нөмірлі позиция) жұптықтың бұзылуын көрсетеді (екі бірлік орнына бір бірлік қалады). Алынған шешім қатенің пайда болуын дәлелдейді және ол *ODD* шығысындағы 1 сигналымен белгіленеді.

K_3 бойынша үшінші тексеру де (4, 5, 6, 7 нөмірлі позиция) жұптықтың бұзылуын көрсетеді (екі бірлік орнына бір бірлік қалады). Алынған шешім тағы да қатенің пайда болуын дәлелдейді және ол *ODD* шығысындағы 1 сигналымен белгіленеді.

Алынған бақылау сигналдарының $K3K2K1 = 1102 = 610$ үш разрядты коды (синдром) өшу пайда болған Хэмминг кодының позиция нөмірін көрсетеді.

Бұл синдром активті сигнал 1-ді сәйкес 6-шығысқа беретін дешифратор кірісіне беріледі.

Енді осы алтыншы позицияда сигналдың дұрыс мәнін қайта құру керек. Оны өте қарапайым түрде жасауға болады: берілген позициядағы сигналды Хэмминг коды бойынша терістеу қажет. Көрсетілген операцияны «ИЛИ элементінсіз» элемент көмегімен орындауға болады. Берілген элементтің ерекшелігі бар (1.5-тақырыпты қараңыз): тұрақты 0 сигналы бар бір кіріс басқа кірістен шығысқа түзу өтеді, ал басқа кіріске берілетін тұрақты 1 сигналы бар кірісті, элемент оның сигналын терістейді. Сондықтан «ИЛИ элементінсіз» әрбір элементтің бір кірісіне Хэмминг кодының сигналы, ал екінші кірісіне дешифратор шығысындағы сигнал беріледі. Егер дешифратор шығысынан 0 сигналы (қате жоқ) берілсе, онда сәйкес позициядағы Хэмминг кодының сигналы элемент шығысына өзгеріссіз өтеді (осы жағдайдағы 1, 2, 3, 4, 5 және 7-позициядағы сигналдар). Ал, егер дешифратор шығысынан 1 сигналы берілсе (қате бар), онда «ИЛИ элементінсіз» элемент сәйкес позициядағы Хэмминг кодының сигналын терістейді (осы жағдайдағы 6-позициядағы), яғни дұрыс мәнін қайтадан қалпына келтіреді (осы жағдайдағы қате 0 сигналы дұрыс 1 сигналына терістеледі).



3.70-сурет

Ескертеміз, көрсетілген әдіс тек жеке қатені табуда және оны түзеуде қолданылады. Екілік қателерді табу және түзеу үшін Хэмминг кодына тағы бір бақылау разрядын (8-позиция – барлық код позициясында жұп бірліктер санын қамтамасыз етеді) қосу арқылы орындалады.

Сөздік

бақылау разряды – контрольный разряд – *check bit, check digit, check position*

асып кету – избыточность – *redundancy*

синдром – синдром – *syndrome*

Файр коды – код Файра – *Fire code*

3.25. Мажоритарлы бақылау түйіні

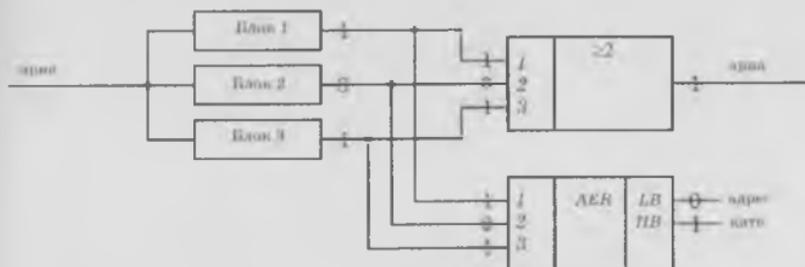
Жеке қателерді табу және түзеудің ең қарапайым түрі ақпаратты беру және сақтау ғана емес, сонымен қатар сандық аппаратураның кез келген блогындағы үш рет резервтеу болып табылады: үш бірдей сандық блоктың әрқайсысына арнадан барлық кіріс сигналдары беріледі. Барлық үш блоктың бір-біріне сәйкес шығыстары *МБТ* мажоритарлы бақылау түйініне (3.74-суретті қараңыз) қосылады. Ол пайда болған жеке қатені тауып және түзеп, өзінің шығысына, содан соң арнаға дұрыс сигналдарды береді. Мажоритарлы бақылау түйінінің *МБТ* саны әрбір блоктың шығыс санымен анықталады.

Кез келген *МБТ* (3.73-сурет) мажоритарлы элементтен және *AER* элементінен тұрады.

Мажоритарлы элемент (1.10-тақырыпты қараңыз) «үштен екі» дауысты құрылымы бойынша шығыс сигналын қалыптастырады. Бір блокта бұзылу болса, онда мажоритарлы элемент шығысындағы сигнал қалған екі блоктың дұрыс сигналымен орнатылады, яғни дұрыс болып арнаға беріледі.

Мысалы, 1 және 3-блоктар шығысында (3.71 сурет) дұрыс 1 сигналы қалыптасса, ал 2-блокта бұзылу пайда болып және оның шығысында дұрыс 1 сигналының орнына дұрыс емес 0 сигналы пайда болса, онда мажоритарлы эле-

мент кірісіне 1 және 3 блоктан дұрыс 1 сигналы, ал 2-блоктан дұрыс емес 0 сигналы беріледі. «Үштен екі» принципі бойынша, яғни үш сигналдың ішінде екі сигнал дұрыс болса, онда мажоритарлы элемент шығысында дұрыс 1 сигналы қалыптасады және арнаға беріледі.



3.71-сурет

AER элементі (ағылшынша address – адрес, error – қате) бұзылу пайда болған (сигналдар бір-бірінен ерекшеленеді) блоктың екі разрядты адресін (*нөмірін*) қалыптастырады. *AER* элементінің *HB* (*high-order bit* – үлкен разряд) және *LB* (*lower-order bit* – кіші разряд) шығыстарында 00 сигналдарының болуы барлық үш блокта бұзылулардың пайда болуын көрсетеді. Ал, егер олар бірдей сигнал берсе, онда блоктардың дұрыстығын көрсетеді.

Қарастырған мысалымызда 2 блокта бұзылу пайда болды (3.74-сурет), сондықтан *AER* элементі көрсетілген блоктың 10 (2 санының коды) адресін береді. Егер бұзылу блоктың ақау әсерінен пайда болса, онда көрсетілген код бойынша тиісті блок алынып, орнына дұрыс блок қойылады.

AER элементінің құрылымын қарастырайық. Ол үшін алдымен ақиқат кестесін түземіз (3.29-кесте).

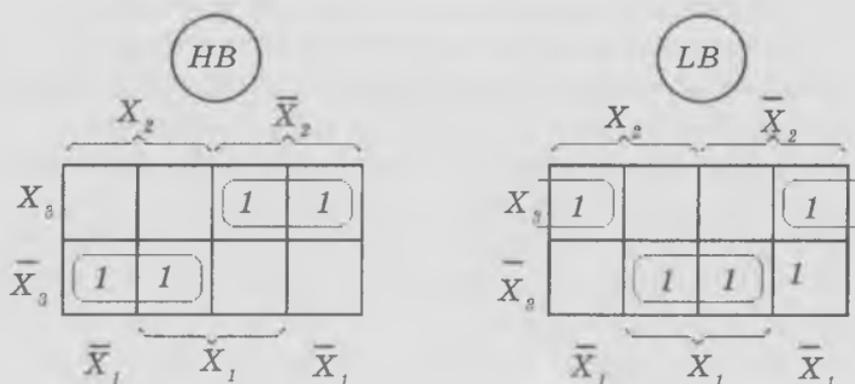
Кірістер			Шығыстар	
3	2	1	НВ	LB
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	1	1
1	0	0	1	1
1	0	1	1	0
1	1	0	0	1
1	1	1	0	0

НВ және LB шығыстары үшін СДНФ жазамыз:

$$\begin{aligned}
 НВ &= \bar{X}_3 \cdot X_2 \cdot \bar{X}_1 \vee \bar{X}_3 \cdot X_2 \cdot X_1 \vee \\
 &\vee X_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \vee X_3 \cdot \bar{X}_2 \cdot X_1;
 \end{aligned}$$

$$\begin{aligned}
 LB &= \bar{X}_3 \cdot \bar{X}_2 \cdot X_1 \vee \bar{X}_3 \cdot X_2 \cdot X_1 \vee \\
 &\vee X_3 \cdot \bar{X}_2 \cdot \bar{X}_1 \vee X_3 \cdot X_2 \cdot \bar{X}_1 \cdot X_3
 \end{aligned}$$

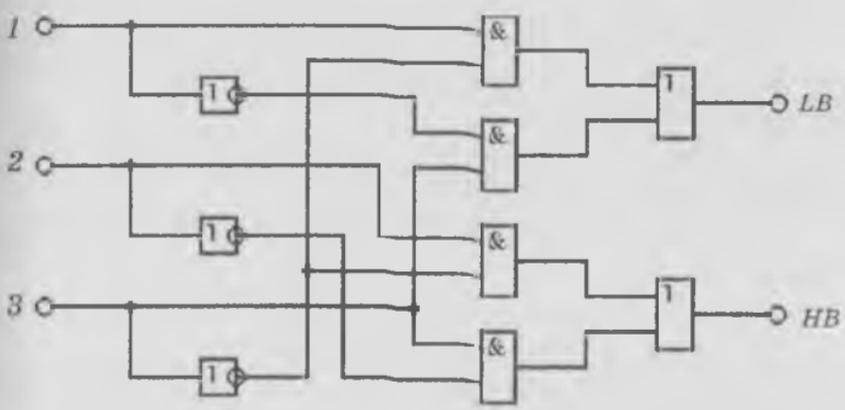
Вейчәдісімен екі мәнді де минимизациялаймыз (3.71-сурет).



3.71-сурет

Алынған логикалық мәнді үлестіру үшін: 3 элемент $НЕ$, 4 элемент $2И$ және 2 элемент $2ИЛИ$ керек.

АЕР сұлбасының құрылымын құрамыз (3.72-сурет).



3.72-сурет

Сөздік

- бұзылған* – неисправность – *fail, failure, fault*
- резервтеу* – резервирование – *backup*
- бұзылу* – сбой – *fault, fault error, soft fault, transient error*
- кездейсоқ бұзылған* – случайный сбой – *soft error, chance failure, random failure*

Бақылау сұрақтары және тапсырмалары

1. Екілік кодтың екілік-ондық кодтан айырмашылығы.
2. Қандай сигналдар активті және пассивті деп аталады?
3. Шифратор, дешифратор және код түрлендіргіш қандай қызмет атқарады?
4. Бірнеше шифратор, дешифратор және код түрлендіргіштері берілген:
 - оның қандай кірістері тура статикалық, қандай сигналдары активті болады?
 - микросұлбаның қандай кірісі статикалық инверсті және олардың қандай кірістері активті болады?
 - берілген микросұлбаның барлық шығыстарының қызметі қандай?
 - шифратор, дешифратор және код түрлендіргіштің жұмысын түсіндіру;
 - шифратор микросұлбасының ондық сандарды түрлендіруді орындаса, онда кіріс, шығыстарының сигналдарының мәнін көрсетіндер.
 - егер олар берілген код сөзін түрлендіретін болса, онда дешифратор микросұлбасының кіріс және шығыс сигналдарының мәнін көрсетіндер;
 - егер олар берілген сандарды бір кодтан екінші кодқа түрлендіретін болса, онда код түрлендіргіш микросұлбасының кіріс және шығыс сигналдарының мәнін көрсетіндер.
5. Ондық сандарды берілген кодқа түрлендіретін шифратордың принципіалды электрлік сұлбасын орындау.
6. Берілген кодты ондық санға түрлендіретін дешифратордың принципіалдық электрлік сұлбасын орындау.
7. Берілген бір кодты басқа түрге түрлендіруді орындайтын код түрлендіргішінің принципіалды электрлік сұлбасын орындау.
8. Мультиплексор, демультиплексор және сумматор қандай функцияны орындайды?
9. Мультиплексор мен демультиплексордың айырмашылығы.
10. Қандай қондырғыны демультиплексор ретінде қолдануға болады?

11. Берілген екілік кодтың арифметикалық қосындысын орындау:

– берілген сандардың қосындысын орындайтын көп разрядты сумматор сұлбасын сызу;

– сандық сигналдар көмегімен сұлбада қосу процесін көрсету.

12. Тізбектелген түрдегі сандық коммутаторды, мультиплексор және демультимплексор көмегімен берілген кіріс және шығыс ақпарат каналдарын көрсету:

– ақпараттың коммутатор арқылы жүру жолын көрсету.

13. Бірнеше нақты мультиплексор сұлбасы берілген:

– берілген микросұлбаның барлық шығыстарын көрсету;

– мультиплексордың жұмыс принципін көрсету;

– демультимплексор ретінде қолданылатын бірнеше микросұлбаның кескін шарттарын сызу;

– қандай кіріс ақпаратты, қандай кіріс адресті және қандай кіріс рұқсат етуші болып табылады?

– ақпаратты кіріске берілген сигнал түсетін болса, берілген ақпарат кірісін берілген шығысқа қосудағы микросұлбаның барлық кіріс және шығысындағы сигнал мәнін көрсету.

14. Бірнеше нақты демультимплексор сұлбасы берілген:

– берілген микросұлбаның барлық шығыстары көрсету;

– демультимплексордың жұмыс принципін көрсету;

– демультимплексор ретінде қолданылатын бірнеше микросұлбаның кескін шарттарын сызу;

– қандай кіріс ақпаратты, қандай кіріс адресті және қандай кіріс рұқсат етуші болып табылады?

– ақпаратты кіріске берілген сигнал түсетін болса, берілген ақпарат кірісін берілген шығысқа қосудағы микросұлбаның барлық кіріс және шығысындағы сигнал мәнін көрсету.

15. Сандық компаратор, жұптықты бақылау сұлбасы және субтрактор қандай функцияларды орындайды?

16. АЛҚ дегеніміз не?

17. Оның орындайтын операцияларын атаңыздар.

18. Сандық компаратор, жұптыққа бақылау және АЛҚ микросұлбалары берілген:

– осы микросұлбалардың барлық шығыстарының қызметі қандай?

– сандық компаратор микросұлбасы берілген кодты салыстырудағы кіріс және шығысындағы сигналдардың мөнін көрсету.

ӘДЕБИЕТТЕР

1. Болгов В. Цифровые интегральные микросхемы устройств охранно-пожарной сигнализации. – Воронеж, 1997.
2. Болгов В., Скрыль С., Алексеенко С. Основы микропроцессорной техники. – Воронеж, 1997.
3. Болгов В.В. Цифровые устройства и микропроцессоры. Учебно-методическое пособие. – Воронеж, 1998.
4. Номоконова Н.Н. Комбинационные и последовательностные цифровые устройства /Учебное пособие по курсу: «Цифровые устройства и микропроцессоры. – Владивосток: ДВГТИ, 1994.
5. Номоконова Н.Н. Микропроцессорные системы. Лабораторный практикум. – Владивосток: ДВГТИ, 1996.
6. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства /Учебное пособие для вузов. – СПб.: Политехника, 1996.
7. Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХВ – Санкт Петербург, 2000.
8. Пухальский Г.И., Новосельцева Т.Я. Проектирование дискретных устройств на интегральных микросхемах / Справочник.
9. Цифровая и вычислительная техника: Учебник для вузов /Евреинов Э.В., Бутыльский Ю.Т., Мамзелев И.А. и др. Под ред. Евреинова Э.В. – М.: Радио и связь, 1991.
10. Григорьев В. Л. Программирование однокристальных микропроцессоров. – М.: Энергоатомиздат, 1987.
11. Григорьев В.Л. Архитектура и программирование арифметического сопроцессора. – М.: Энергоатомиздат, 1991.
12. Микропроцессоры и микропроцессорные комплекты интегральных микросхем / Справочник: в 2-х томах / Под ред. Шахнова В.А. – М.: Радио и связь, 1988.
13. Финогенов К.Г. Самоучитель по системным функциям MS-DOS. – Изд. 2, перераб. и дополн. – М.: Радио и связь, Энтроп, 1995.
14. Абель П. Язык ассемблера для IBM PC и программирования / Пер. с англ. Сальникова Ю.В. – М.: Высш. шк., 1992.

15. Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре. – Л.: Энергоатомиздат, 1986.

16. Микропроцессоры и микро-ЭВМ в системах автоматического управления /Справочник/Хвощ С.Т., Варлинский Н.Н., Попов Е.А. Под общ. ред. Хвоща С.Т.– Л.: Машиностроение, Ленингр. отд., 1987.

17. Компьютеры: Справочное руководство. В 3-х томах. Пер. с англ. /Под ред. Хелмса Г. М.: Мир, 1986.

18. Микро-ЭВМ /Пер. с англ./Под ред. Дирксена А. – М.: Энергоатомиздат, 1982.

19. Шило В.Л. Популярныe цифровые микросхемы: Справочник. – М.: Радио и связь, 1988.

МАЗМҰНЫ

Кіріспе.....	3
1-тарау. Логикалық элементтер	
1.1. Сандық қондырғы мен сандық сигналдар жайлы мәліметтер.....	6
1.2. Логикалық элементтер жайлы мәліметтер.....	9
1.3. Интегралды микросұлбалар (ИМС). ИМС таңбалау.....	18
1.4. ИМС құрылымы.....	21
1.5. Логикалық элементтердің ИМС-ы.....	23
1.6. ИМС жұмысын сипаттайтын негізгі параметрлер.....	27
1.7. Әр түрлі құрылымдағы ИМС салыстырмалы сипаттамалары.....	31
1.8. Ашық коллекторлы шығысты элементтер.....	33
1.9. Буферлі элементтер, қайталағыштар, шиналы қалыптастырғыштар.....	35
1.10. Мажоритарлы элементтер.....	39
1.11. Деңгей түрлендіргіш.....	41
2-тарау. Сандық қондырғылар	
2.1. Логикалық функция.....	44
2.2. Вейч әдісімен логикалық функцияны минимизациялау.....	47
2.3. И, ИЛИ, НЕ базисіндегі СҚ сұлбалар.....	55
2.4. И-НЕ базисіндегі СҚ сұлбасы.....	71
2.5. ИЛИ-НЕ базисіндегі СҚ сұлбасы.....	77
2.6. Әр түрлі базисті элементті сұлба.....	82
2.7. Сұлбаның сапалы салыстырмалы бағасы.....	86
2.8. Төрт кірісті сандық қондырғы.....	87
2.9. Сұлбаны ықшамдау.....	94
2.10. Сигналдар жарысы туралы түсінік.....	96
3-тарау. Аралас сандық қондырғы	
3.1. Есептеу жүйесі. Кодтар.....	102
3.2. Активті және пассивті сигналдар. Статикалық басқару әдісі.....	112

3.3. Шифраторлар.....	113
3.4. Шифратордың құрылымы.....	119
3.5. Шифратордағы басымдылық және рұқсат етуді ұйымдастыру принципі.....	125
3.6. Дешифраторлар.....	127
3.7. Дешифратордың құрылымы.....	132
3.8. Кодты түрлендіргіш және сегментті сандық индикатор.....	138
3.9. Кодты түрлендіргіштің құрылымы.....	143
3.10. Мультиплексорлар.....	150
3.11. Мультиплексордың құрылымы.....	156
3.12. Демультиплексорлар.....	158
3.13. Сандық коммутатор туралы түсінік. Тізбекті түрдегі коммутатор.....	160
3.14. Параллельді коммутатор.....	168
3.15. Бағдарламамен сипатталатын логикалық қондырғы.....	178
3.16. Екілік кодтарды арифметикалық қосу. Екілік қосындылар.....	186
3.17. Екілік-ондық қосынды.....	192
3.18. Көп разрядты қосындының шапшаңдығын жоғарылату.....	197
3.19. Екілік кодтардың айырмасы. Екілік субтрактор.....	202
3.20. Сандық компараторлар.....	206
3.21. Арифметикалық-логикалық қондырғы АЛҚ.....	209
3.22. Жұптық бақылау сұлбасы.....	214
3.23. Жұптық бақылау көмегімен ақпаратты сақтау және берудегі қатені табу.....	218
3.24. Түзетуші Хэмминг коды.....	220
3.25. Мажоритарлы бақылау түйіні.....	227
Әдебиеттер.....	233

«Кәсіптік білім» сериясы

**Айғараева Ғайни Әбдібайқызы
Асанова Қарлығаш Сәрсенбайқызы
Нысанов Мұрат Алекұлы**

**САНДЫҚ ҚОНДЫРҒЫЛАР ЖӘНЕ
МИКРОПРОЦЕССОРЛЫҚ ЖҮЙЕЛЕР**

Оқулық

Редакторы Маржан Абсалықова
Техникалық редакторы Раушан Тұрлынова
Көркемдеуші редактор Жеңіс Қазанқаров
Корректоры Алмагүл Есенгабулова
Компьютерде беттеген Ақерке Сқақова